



Agenzia nazionale per le nuove tecnologie, l'energia e lo sviluppo economico sostenibile



Ministero dello Sviluppo Economico

RICERCA DI SISTEMA ELETTRICO

Sviluppo di un BMS (Battery Management System)
con sistema di bilanciamento attivo
per sistema batterie al LiFePO_4 da 48 Vn - 100 Ah

F. Baronti, G. Fantechi, R. Roncella, R. Saletti



UNIVERSITÀ DI PISA

Report RdS/2012/088

SVILUPPO DI UN BMS (BATTERY MANAGEMENT SYSTEM) CON SISTEMA DI BILANCIAMENTO ATTIVO PER SISTEMA BATTERIE AL LIFEPO₄ DA 48 Vn - 100 AH

F. Baronti, G. Fantechi, R. Roncella, R. Saletti (Università di Pisa, Dipartimento di Ingegneria dell'Informazione)

Settembre 2012

Report Ricerca di Sistema Elettrico

Accordo di Programma Ministero dello Sviluppo Economico - ENEA

Area: Razionalizzazione e risparmio nell'uso dell'energia elettrica

Progetto: Studio per lo sviluppo di materiali innovativi per il risparmio di energia nel settore elettrico con particolare attenzione ai materiali per i mezzi di trasporto collettivi: nuovi materiali e componenti innovativi per i mezzi di trasporto

Responsabile del Progetto: Giuseppe Barbieri, ENEA

Indice

Sommario	4
Introduzione	5
Descrizione delle attività svolte e risultati	6
<i>Architettura del BMS</i>	7
<i>Progetto elettrico</i>	9
L'alimentazione dei diversi sotto-circuiti	9
L'intelligenza di scheda	10
Il chip di controllo e misura	12
La matrice di commutazione	13
Il convertitore DC/DC	14
Le interfacce di comunicazione: CAN e I ² C	15
<i>Progetto geometrico</i>	17
<i>Progetto HDL per il dispositivo PLD</i>	20
<i>Protocollo di comunicazione CAN</i>	22
Messaggi ricevuti dalla scheda	23
CAN message transmitted by the BMS	24
<i>Progetto del firmware di scheda</i>	26
Funzioni intrinseche di acquisizione e sicurezza	26
<i>Progetto del software LabVIEW su personal computer</i>	27
Visualizzazione dei dati di cella	27
Protezione e gestione degli errori	28
Bilanciamento di carica tra le celle della batteria	30
Stima dello stato di carica	31
Schermata di Debug	32
Conclusioni	33
Riferimenti bibliografici	34
Abbreviazioni ed acronimi	35

Sommario

La presente relazione descrive il progetto del prototipo del sistema elettronico di monitoraggio e gestione (BMS) per un modulo composto da 4 celle al litio (LiFePO_4). Benché il sistema sia destinato a gestire una ben precisa tipologia di celle con finalità dimostrative, la progettazione ha tenuto conto della possibilità di adattarsi a celle di diversa taglia (30, 60 e 100 Ah), con diverse funzioni (avviamento o trazione), realizzando moduli componibili per la realizzazione di batterie composte da un numero di celle fino a 16. Uno dei punti qualificanti dell'architettura scelta è la sua modularità e flessibilità, per cui si può usare la stessa organizzazione architettonica per ottenere un BMS per il controllo di batterie con diverse tipologie e partizionamento delle celle. Il sistema progettato presenta inoltre come caratteristica saliente la possibilità di svolgere la funzione di equalizzazione dello stato di carica delle celle in modo attivo, con trasferimenti di carica tra le celle ad alta efficienza, piuttosto che limitarsi a dissipare in calore l'energia contenuta nelle celle più cariche, come normalmente avviene nella maggior parte dei sistemi commercialmente disponibili.

Nella relazione viene descritta l'architettura implementata, motivando la selezione dei principali componenti adottati. Nei successivi paragrafi è presentato il progetto elettrico, con la spiegazione del funzionamento delle principali sezioni in cui è articolato e quindi il progetto geometrico, in cui sono individuate e descritte le interfacce, con le celle e con l'esterno, dell'unica scheda elettronica che implementa il sistema.

Il progetto del BMS fa uso di dispositivi programmabili, che garantiscono versatilità e possibilità di adeguamento del sistema a variazioni di specifiche e all'uso di diversi tipi di cella, secondo le diverse applicazioni a cui i moduli saranno dedicati. Quindi le ultime tre parti della descrizione delle attività descrivono il software sviluppato per la prima validazione del sistema e distribuito secondo tre livelli gerarchici funzionali: un primo livello dedicato alla programmazione del dispositivo logico programmabile (PLD) al cui hardware sono affidate funzioni di sicurezza intrinseca nell'attivazione di interconnessioni interne che coinvolgono le celle; un secondo livello con il firmware di scheda in grado di svolgere funzionalità basiche di acquisizione e controllo; un terzo livello, per il momento affidato a un personal computer esterno, ma destinato a essere incorporato nel firmware della scheda che gestisce il modulo "master", con funzioni di visualizzazione e che ospita gli algoritmi più evoluti per la stima dello stato di carica e per il bilanciamento tra le celle.

Introduzione

Nell'ambito dell'accordo di collaborazione tra ENEA e Università di Pisa, inserito nel Progetto 3.5 “Risparmio di energia elettrica nei mezzi di trasporto: nuovi materiali e componenti innovativi nei mezzi di trasporto”, la disponibilità di un sistema di controllo e gestione dell'accumulatore di energia con prestazioni superiori a quanto disponibile allo stato dell'arte, assume un ruolo strategico e appare essenziale per conseguire gli obiettivi generali dell'accordo di programma a cui la presente attività è riconducibile.

In particolare, per permettere l'ampia diffusione dei sistemi di accumulo basati sulle tecnologie più attuali, cioè basati su celle al litio di varia tipologia, occorre superare la criticità costituita da una intrinseca fragilità di queste celle rispetto alle varie forme di abuso: sovratensione, sovracorrente, eccessiva carica, ma anche eccessiva scarica con conseguente accelerazione della degradazione delle prestazioni o anche danneggiamento permanente delle celle[1]-[4]. Conseguentemente, l'adozione della chimica litio-ioni richiede la presenza di un battery management system (BMS), la cui funzionalità e complessità varia in base ai requisiti dell'applicazione nella quale viene utilizzata la batteria [5]-[8].

Inoltre, nelle classiche configurazioni di tipo serie (con uguale valore assoluto di carica estratta o inserita in ciascuna cella), la scarsa tolleranza a sovra e sotto-scarica si traduce nell'impossibilità di recuperare con una carica completa protratta una condizione di eventuale sbilanciamento nello stato di carica di ciascuna cella, dovuta a valori diversi di capacità effettiva e a valori diversi della corrente di auto scarica [5],[9]-[11].

Partendo da questi presupposti è stato studiato, progettato e realizzato un sistema elettronico da associare a un modulo di 4 celle di tipo LiFePO_4 , in grado di garantire il monitoraggio continuo della tensione di ciascuna cella, della temperatura in diversi punti del modulo e, con l'aggiunta di un sensore a effetto Hall, della corrente di modulo. A partire dai valori acquisiti, il sistema è in grado di eseguire, per integrazione della corrente, una stima della carica scambiata con l'esterno e di attivare funzioni di sicurezza per impedire l'insorgere e il protrarsi di situazioni di rischio.

Il sistema inoltre è in grado di trasferire carica in modo attivo dal modulo nel suo complesso verso ciascuna cella, implementando strategie di bilanciamento con elevati rendimenti energetici. Questa caratteristica contraddistingue il sistema progettato da altre soluzioni già disponibili commercialmente, in cui il bilanciamento viene perseguito applicando selettivamente ad alcune celle carichi dissipativi. In questo modo viene limitata la quantità di calore generato internamente al modulo e ridotto il costo energetico delle operazioni. Nella realizzazione dell'elettronica di controllo del singolo modulo si è tenuto conto dell'esigenza di comporre batterie con più moduli, sino a un massimo di 4, mantenendo per l'intera batteria e senza la necessità di circuiti addizionali, le stesse prestazioni di monitoraggio e gestione garantite per il singolo modulo. Nella Figura 1 è mostrata l'architettura del BMS quando la batteria è composta da 4 moduli. Inoltre, con l'aggiunta di semplici elementi addizionali, è possibile realizzare batterie con tensioni superiori a quelle dei 4 moduli, sempre garantendo la possibilità di bilanciamento complessivo. Durante tutte le fasi della progettazione e nella selezione dei componenti si sono adottati criteri di economicità e facilità di produzione, in modo da facilitare il trasferimento dei risultati ottenuti con il prototipo in una eventuale produzione di serie. È da segnalare inoltre che l'architettura scelta gode di modularità e flessibilità per cui può essere adattata a configurazioni e partizionamenti diversi della batteria.

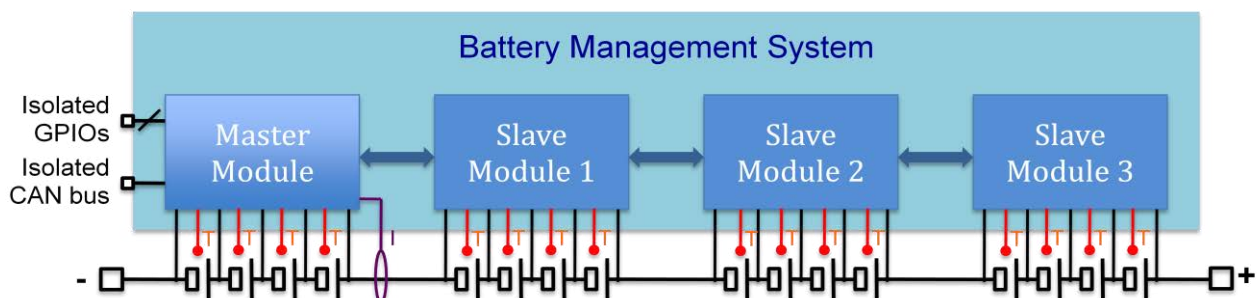


Figura 1 Architettura del BMS per la gestione di 4 moduli

Descrizione delle attività svolte e risultati

Prima di passare alla descrizione dettagliata del progetto, conviene richiamare le caratteristiche principali delle celle che si intendono gestire, così come fornite dal costruttore [12]. L'obiettivo della progettazione è infatti quello di giungere a un unico hardware, che con opportune procedure di personalizzazione prevalentemente di tipo software, sia adatto a tutte le taglie di cella e a tutte le configurazioni che si prevede di realizzare.

A questo proposito, le indicazioni relative alle diverse configurazioni da realizzare e le specifiche delle celle sono state desunte da un precedente rapporto predisposto da ENEA [13]. Le batterie prescelte nel lavoro citato sono prodotte dall'azienda HiPower e hanno le caratteristiche descritte in Tabella I.

Una verifica di curva di carica e scarica eseguita in laboratorio su una cella del tipo HP-PW-60AH ha confermato le specifiche del produttore, evidenziando la grande difficoltà che si ha nelle celle LiFePO₄ a legare la tensione a vuoto con lo stato di carica. La prova è stata eseguita caricando e scaricando la cella con impulsi di corrente pari a C/20 della durata di 10 min ed eseguendo la misura di tensione a vuoto dopo un tempo di riposo anch'esso pari a 10 min. Il risultato, mostrato nella Figura 2, conferma la presenza di un ampio plateau del valore di tensione, mantenuto per stati di carica dal 20 all'80 % circa e allo stesso tempo di una fascia di isteresi la cui ampiezza raggiunge escursioni superiori alla variazione di tensione del plateau stesso.

Questo comportamento rende impossibile la stima dello stato di carica delle celle con una semplice misura della tensione a vuoto della batteria e richiederà grande cautela nell'interpretazione dei dati di tensione durante le procedure di bilanciamento.

Tabella I Caratteristiche principali delle celle da controllare [12]

Model	HP-PW-30AH	HP-PW-60AH	HP-PW-100AH
Voltage	3.2 V	3.2 V	3.2 V
Nominal capacity	30 Ah	60 Ah	100 Ah
Dimension (LxWxH) ⁽¹⁾	103x58x168 mm ³	114x61x203 mm ³	163x51x278 mm ³
Weight	1.15 kg	2.04 kg	3.40 kg
Terminals	M12 nuts	M6 bolts	M8 bolts
Discharge @23°C			
Maximum continuous current	90 A	180 A	300 A
Peak @ 60 s	150 A	300 A	500 A
Cut-off voltage	2.5 V	2.5 V	2.5 V
Charge @23°C			
Charge method	CC/CV (3.65 V)	CC/CV (3.65 V)	CC/CV (3.65 V)
Maximum continuous current	30 A	60 A	100 A
Cut-off voltage	3.85 V	3.85 V	3.85 V

⁽¹⁾ Include terminals

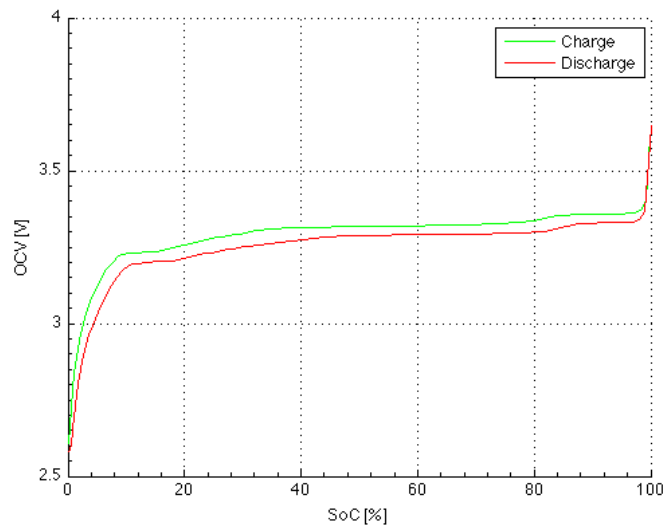


Figura 2 Caratteristica di carica e scarica di una cella da 60 Ah ottenuta con impulsi di corrente di C/20 della durata di 10 min intervallati a eguali periodi di riposo. Sulle ascisse è riportato lo stato di carica (SoC) in percentuale e sulle ordinate la tensione a vuoto (OCV)

Architettura del BMS

Il sistema di gestione progettato deve prima di tutto garantire le funzionalità standard per un BMS, relative a monitoraggio e sicurezza. Per questa parte l'architettura proposta si basa sul circuito integrato dedicato LTC6803-3, in grado di eseguire autonomamente funzioni di misura e allarme. Il circuito è interfacciato al controllore di modulo, e grazie alla presenza di una memoria non volatile, sarà possibile prevedere funzioni di acquisizione e registrazione di dati. Il chip scelto permette l'acquisizione con sufficiente risoluzione (12 b) e frequenza (superiore a 10 Hz) dei dati di tensione di ogni cella e di temperatura in due punti della batteria.

Il modulo prevede una connessione per un sensore di corrente esterno isolato, basato su effetto Hall, in modo da garantire la possibilità di acquisire la corrente erogata dalla batteria. In presenza di configurazioni multi-modulo, sarà sufficiente dotare del sensore il solo modulo master.

La presenza a bordo del BMS di un microcontrollore abbastanza evoluto, con discreta potenza di calcolo e bus a 32 b, permetterà l'implementazione di funzionalità di stima dell'energia erogata e della carica residua direttamente a bordo della scheda, grazie ai dati acquisiti. In una prima fase di validazione del progetto, si è ritenuto sufficiente ottenere informazioni sullo stato di carica tramite la semplice stima per integrazione della corrente di scarica e carica.

La parte più innovativa del BMS progettato è invece relativa alle funzionalità che prevedono scambio di carica tra le singole celle del modulo e tra i moduli stessi, nel caso in cui si abbia una configurazione multi-modulo. La principale di queste funzione è quella di bilanciamento, indispensabile a garantire la corretta fruizione della batteria nel tempo, quando a causa della diversa autoscarica delle celle (inevitabile sia per fattori costruttivi, sia causa della differenza di temperatura tra celle dovuta alla diversa possibilità di dissipazione del calore generato all'interno della batteria dei vari elementi) le situazioni di cut-off per carica e scarica si avvicinano, riducendo la carica utile totale utilizzabile.

Per la funzione di bilanciamento si è scelta una modalità di trasferimento di tipo attivo, basata su un convertitore di tensione isolato a commutazione ed elevato rendimento, selezionato proprio per la sua possibilità di essere applicato direttamente a una cella, sopportando indefinitamente la condizione di cortocircuito così generata ed erogando in queste condizioni una corrente costante. La Figura 3 mostra lo schema di principio della tecnica di bilanciamento adottata.

Si è scelto di alimentare il convertitore con l'intera tensione di modulo, per semplificare la connessione circuitale e in modo da distribuire egualmente la carica prelevata tra le celle connesse in serie. Per collegare l'uscita del convertitore in configurazione di carica-batteria a ciascuna delle celle, è stata progettata una matrice di commutazione, con interruttori a stato solido di bassissima resistenza in accensione, pilotati con accoppiamento galvanicamente isolato.

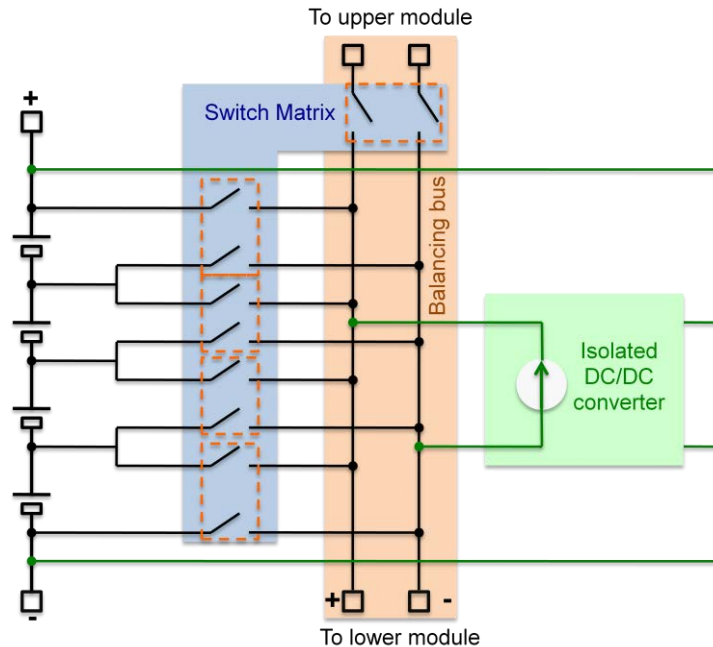


Figura 3 Struttura della tecnica di bilanciamento attivo adottata

L'architettura prevede meccanismi di sicurezza per evitare che il pilotaggio della matrice possa accidentalmente produrre cortocircuiti tra le celle dall'effetto sicuramente distruttivo. La matrice di commutazione permette le operazioni di bilanciamento intra-modulo; per permettere anche funzioni di scambio di carica inter-modulo, o addirittura con un caricatore di cella esterno, l'architettura prevede un bus globale di bilanciamento, collegabile su decisione del software e grazie al quale la carica per ciascuna cella del modulo può provenire dall'esterno del modulo stesso.

Per permettere l'implementazione dei diversi algoritmi di bilanciamento, l'uscita del convertitore carica-batteria è stata dotata di un misuratore di corrente. La potenza gestita dal convertitore, considerando la taglia della batterie da gestire, fino a 100 Ah, è stata scelta in modo tale che sia possibile erogare correnti dell'ordine di 1.5 A; in questo modo, considerando un caso peggiore di carica complessiva da trasferire verso le singole celle dell'ordine di 5 Ah, le procedure di bilanciamento a fine carica impiegano un tempo di qualche ora per il completamento dell'operazione, tempo tipicamente compatibile con la pausa notturna che si ha nella maggior parte delle applicazioni.

Nella Figura 4 è presentato lo schema a blocchi di un modulo completo del BMS, in cui si riconoscono i sottosistemi descritti in precedenza. Si può osservare che nel caso di configurazioni multi-modulo è necessario differenziare funzionalmente i diversi BMS, ma grazie ad appositi accorgimenti adottati in progettazione, l'hardware rimane invariato.

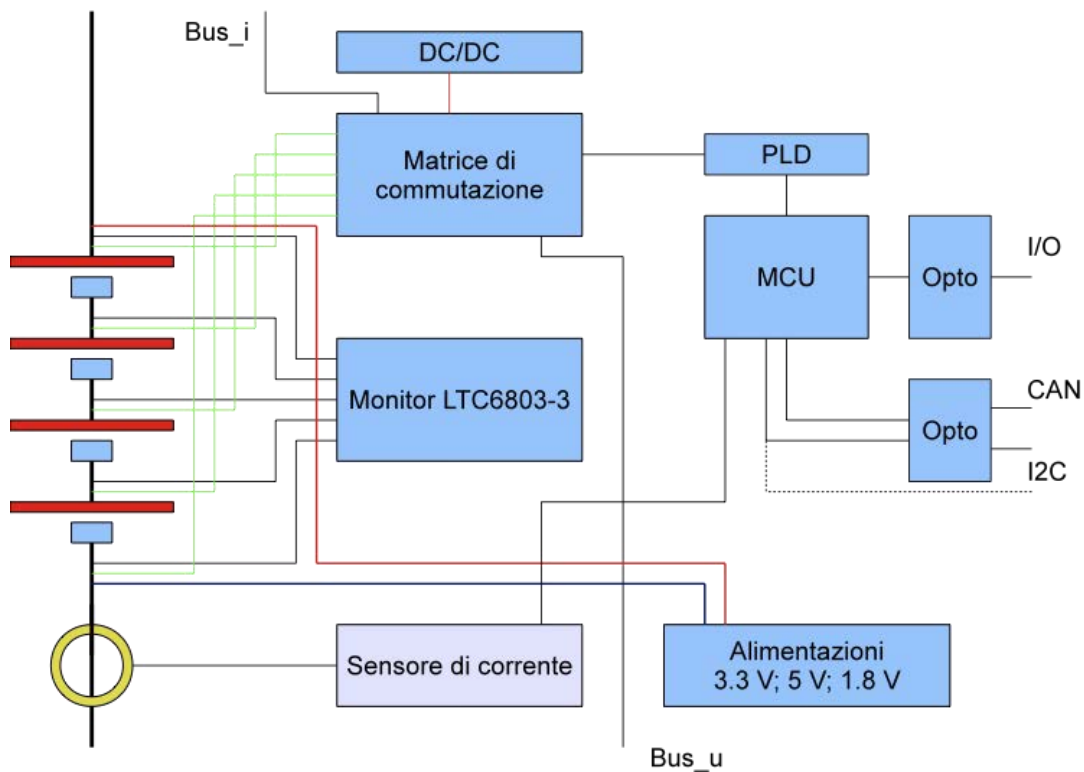


Figura 4 Schema a blocchi del BMS di modulo

Progetto elettrico

In questa sezione viene descritto in dettaglio il progetto elettrico del BMS.

L'alimentazione dei diversi sotto-circuiti

Il BMS viene alimentato dal relativo modulo, e poiché internamente sono presenti diverse sezioni, dispone di diversi sottosistemi di alimentazione. In particolare, il chip di monitoraggio e il convertitore sono alimentati direttamente dalla tensione di modulo, a 12 V. Il microcontrollore e la circuiteria di controllo della matrice di commutazione sono alimentati a 3.3 V mentre altri circuiti ausiliari o di interfaccia, come il misuratore di corrente, prevedono una alimentazione a 5 V. Il dispositivo PLD usato per gestire la matrice di commutazione richiede anche una tensione di 1.8 V per il core.

Il progetto elettrico delle alimentazioni deve tenere conto di due fattori: la sorgente di energia non è disinseribile e il consumo di corrente complessivo sia in modo attivo sia in stand-by deve essere contenuto per non gravare sul budget energetico del modulo, che altrimenti vedrebbe fortemente aumentata la propria autoscarica per colpa della presenza del BMS.

L'alimentazione a 12 V arriva direttamente solo al chip di misura LTC6803-3, che del resto viene proposto specificamente per questo tipo di applicazione e ha una bassa corrente di standby. Anche il convertitore DC/DC di bilanciamento, descritto in uno dei parametri seguenti, è alimentato dalla tensione di modulo, ma la sua accensione è decisa dal microcontrollore attraverso un interruttore MOS.

Sempre dal modulo, si arriva ai convertitori per la generazione della tensione a 3.3 V, 1.8 V e 5 V. Quest'ultimo DC/DC può essere disabilitato dal microcontrollore per implementare politiche di riduzione della corrente complessiva assorbita. Per la generazione delle tensioni a 5 V e 3.3 V sono stati scelti convertitori a commutazione, dal rendimento elevato. Per generare la tensione di 1.8 V si può invece usare un regolatore di tipo lineare, in quanto la bassa corrente in gioco e la ridotta tensione di drop-out (1.5 V) limitano la potenza dissipata da questo circuito. In Figura 5 è presentata la sezione dello schema elettrico con i due convertitori a commutazione (U3 e U4) e i relativi filtri di uscita e con il regolatore lineare (U12).

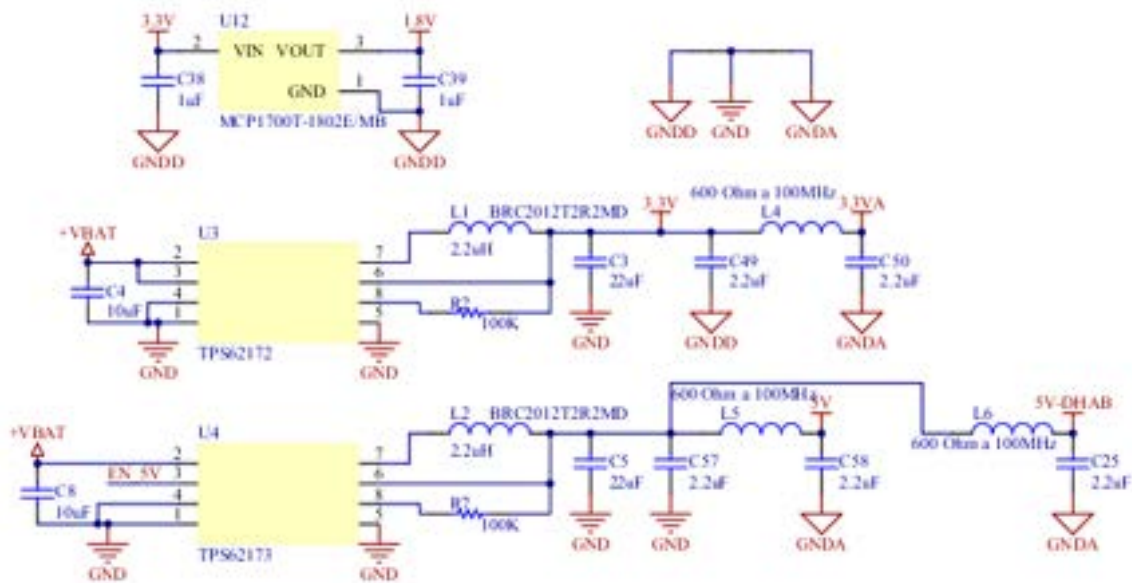


Figura 5 Convertitori per la generazione delle tensioni a 3.3 V, 1.8 V e 5 V. Si nota la presenza, nel convertitore per la 5 V, del segnale di abilitazione. Sono inoltre presenti filtri per la riduzione del cross-talk tra i diversi circuiti alimentati.

Sempre nell'ottica di ottimizzare l'assorbimento di corrente, il microcontrollore può anche disabilitare le interfacce e attivare modalità di funzionamento proprie a bassa energia. In queste condizioni, l'intero BMS arriva ad assorbire solo pochi milliampere. Nel caso in cui il microcontrollore vada in una condizione di stand-by, per riattivare le sue funzioni è possibile ricorrere a diverse strategie: un impulso proveniente dall'esterno, su un canale fotoaccoppiato, in grado di risvegliare il processore, oppure l'uso di un contatore di watchdog che risveglia periodicamente il microcontrollore, facendo sì che attivi le periferiche di comunicazione per verificare se non vi siano richieste esterne di accensione. Anche in questo secondo caso il costo energetico dell'intera operazione è ridotto a causa del basso ciclo di lavoro tra tempo di attivazione e tempo di standby.

L'intelligenza di scheda

La logica di funzionamento del BMS, per quanto riguarda tutte le funzioni di allarme e quelle che devono essere svolte in autonomia (nelle modalità che non prevedono una intelligenza superiore, di veicolo) sono garantite da un microcontrollore LPC1754 dell'azienda NXP, basato sul processore ARM Cortex M3, con bus dati a 32 b.

In Figura 6 viene presentato lo schema a blocchi del microcontrollore [14]. Il chip prescelto è dotato di un'ampia selezione di periferiche - che permettono l'interfacciamento senza problemi con tutti i sottocircuiti previsti e con l'esterno - e dispone di sufficiente potenza di calcolo per garantire l'implementazione delle operazioni richieste.

Occorre infatti tenere presente che, se in una prima fase le funzioni superiori sono devolute a un personal computer collegato con il modulo (o con i moduli, nelle configurazioni con un master e più slave) tramite interfaccia di comunicazione, in un secondo momento, nell'evoluzione del sistema e nella successiva ingegnerizzazione, sarà necessario trasferire a bordo della scheda del BMS master tutte le funzionalità di gestione, stima e controllo.

Infine, la famiglia LPC è caratterizzata da assorbimenti di corrente particolarmente contenuti, adatti all'applicazione presente, in cui il carico costituito dal BMS deve essere confrontabile con le correnti di autoscarica del modulo.

Esternamente al processore, è presente una memoria non volatile con interfaccia seriale SPI per permettere la registrazione di dati importanti acquisiti dal BMS durante il funzionamento. Nel prototipo è montata una memoria Microchip 25LC010A, da 1 kb, adeguata alla memorizzazione delle informazioni diagnostiche di interesse, quali presenza di allarmi o condizioni anomale di funzionamento. Con la stessa piedinatura, esistono dispositivi compatibili con capacità fino a 1 Mb, in grado di memorizzare moli di dati sufficienti anche per successive elaborazioni finalizzate alla validazione funzionale del sistema. Inoltre il processore può interfacciarsi direttamente con l'esterno tramite diversi pin di tipo generale (4 di uscita e 1 di ingresso) collegati tramite optoisolatori.

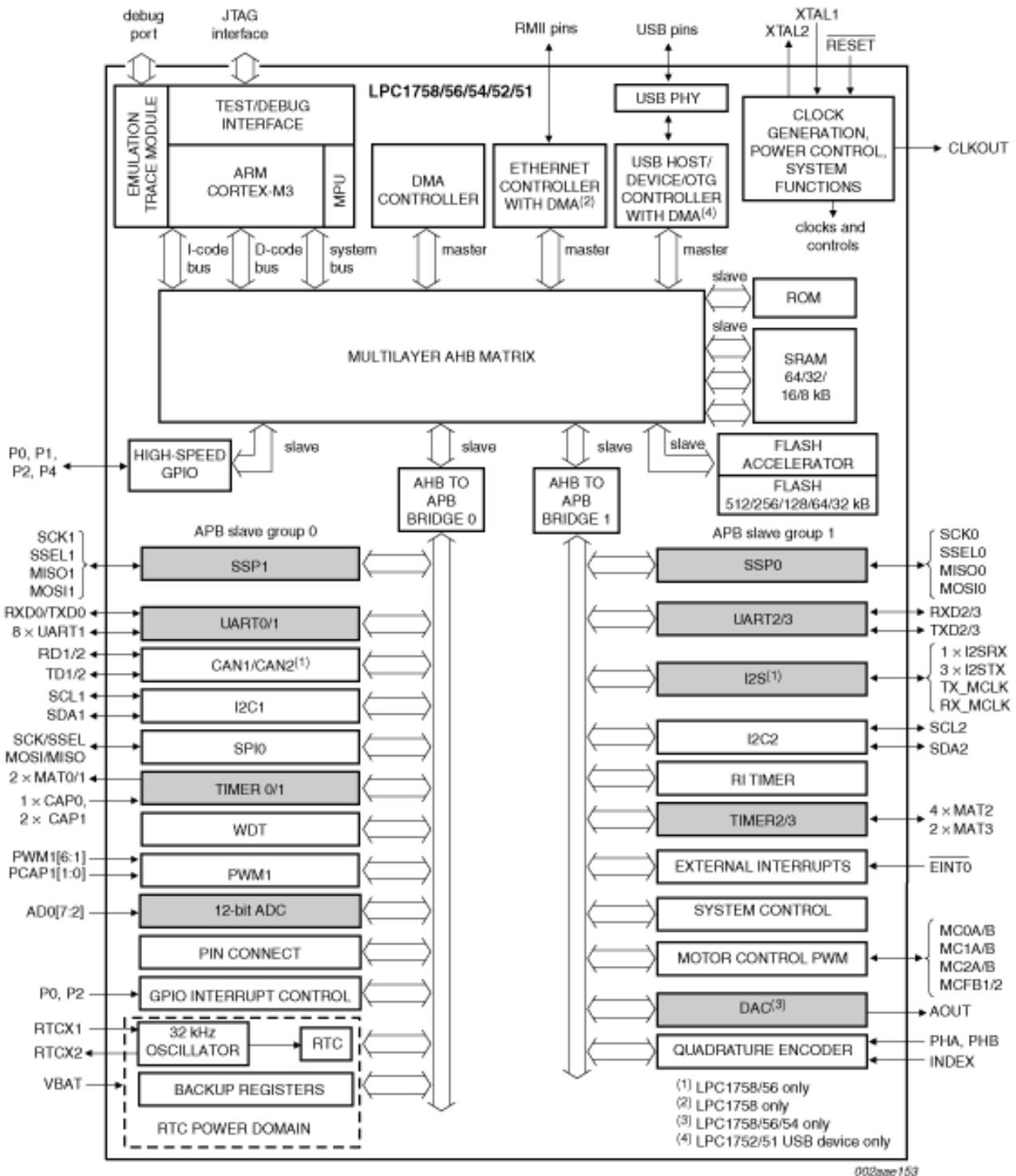


Figura 6 Schema a blocchi del microcontrollore selezionato [19]

Il chip di controllo e misura

Il già citato chip LTC6803-3 fornisce la chiave per garantire in modo economico le funzionalità di misura di tensione delle celle e di misura della temperatura interna e quella in due punti della batterie tramite una coppia di partitori con un ramo costituito da NTC. Nella Figura 8 viene presentato lo schema a blocchi del chip. Come si nota, è prevista la gestione fino a 12 celle, ma nella presente applicazione si sfruttano solo i 4 ingressi inferiori, da C0 a C4.

Il chip è dotato inoltre della possibilità di eseguire operazioni di bilanciamento passivo, tramite l'attivazione dei MOS i cui drain sono collegati ai pin S1-S12. Grazie a questi dispositivi è possibile dissipare energia su resistori esterni, prelevandola da un'unica cella. Nello schema iniziale è stato previsto il montaggio dei resistori di bilanciamento, anche se durante le operazioni di collaudo, visto il buon funzionamento del sistema di bilanciamento attivo, si è deciso di non montare questi resistori, evitando così tutte le problematiche di dissipazione di calore legate al loro funzionamento.

Il chip ha un convertitore analogico-digitale sigma-delta a 12 b, capace di acquisire tutte le tensioni di cella in meno di 13 ms, in tutte le condizioni operative, e le temperature interna ed esterne in 4 ms. Inoltre implementa in hardware una serie di funzionalità di monitoraggio e allarme utili per sollevare l'intelligenza di scheda dai compiti di livello più basso.

L'interfaccia con cui l'LTC6803-3 comunica con il microcontrollore è di tipo SPI; dallo schema si nota la presenza di un doppio set di pin dedicati alle comunicazioni, per permettere di costituire stack di circuiti con riferimenti di potenziale diversi. Nel nostro caso questa caratteristica non viene usata.

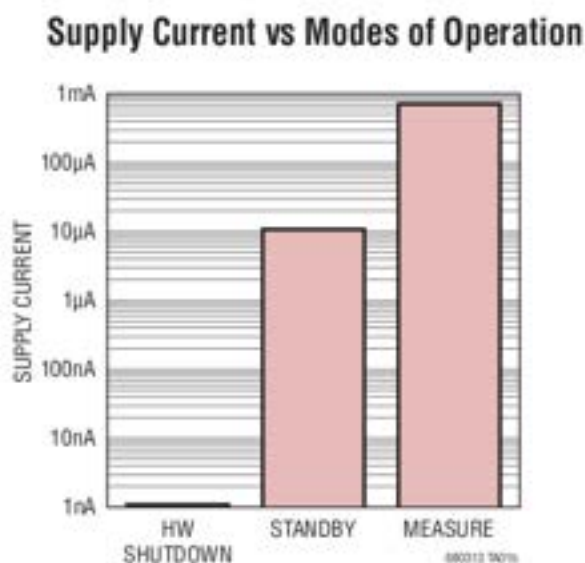


Figura 7 Ordine di grandezza della corrente assorbita dal chip LTC6803-3 [15]

La comunicazione seriale tra microcontrollore e chip LTC6803-3 è ottimizzata, con la costruzione di pacchetti di dati e protetta con l'uso di bit di ridondanza.

Dal punto di vista dell'alimentazione, visto che il chip rimane permanentemente connesso alle batterie, ha particolare importanza il contenimento dell'assorbimento di corrente. In Figura 7 viene presentato il grafico fornito a questo proposito dal costruttore, dove si riscontrano valori significativamente bassi in tutte le condizioni di lavoro. La corrente di 1 mA, corrispondente al circuito pienamente operativo, è infatti sicuramente trascurabile rispetto ai valori di corrente previsti dalle diverse applicazioni, mentre in stand-by la corrente assorbita scende a valori trascurabili rispetto alla corrente di autoscarica.

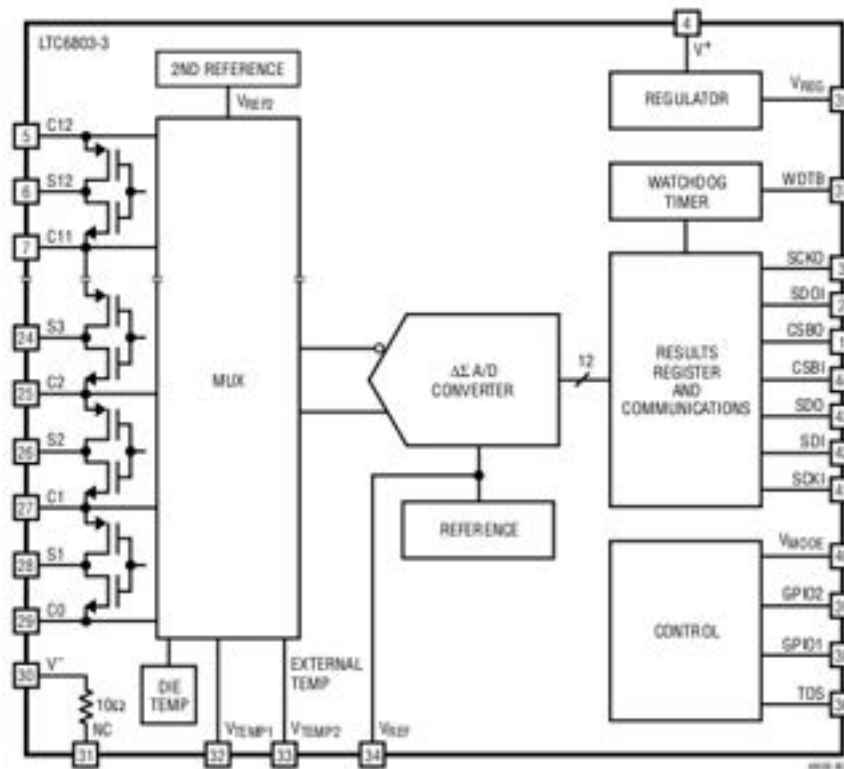


Figura 8 Schema a blocchi del chip LTC6803-3 [15]

La matrice di commutazione

Un problema particolare è rappresentato dal pilotaggio degli interruttori che connettono al bus di equalizzazione le singole celle, oppure il connettore esterno. Inoltre, anche l'attivazione del convertitore isolato DC/DC è associata alla corretta configurazione del bus di equalizzazione: per ridurre la dissipazione sugli interruttori provocata dal passaggio di corrente durante la commutazione degli stessi, è opportuno che l'accensione, il funzionamento e lo spegnimento del convertitore avvengano con la configurazione desiderata già a regime.

In Figura 9 è presentato lo schema elettrico degli switch, con il relativo driver, che collegano una cella, oppure il connettore esterno, al bus di bilanciamento. Come si vede dallo schema, la scelta di un driver come l'HT0440 con isolamento galvanico di qualche centinaio di volt tra ingresso e gate dei MOS semplifica il pilotaggio ed evita il rischio di esporre la logica ai potenziali presenti tra le celle del modulo. Tale soluzione garantisce inoltre la possibilità di accendere anche MOS che hanno il source a tensioni decisamente superiori a quelle presenti nella sezione logica di controllo. I MOS della Vishay SI7478DP sono a canale n e, secondo il datasheet[16] presentano resistenza di accensione sempre inferiore ai 10 m Ω .

Il sistema deve garantire la mutua esclusività dell'attivazione degli interruttori e con un sufficiente tempo morto. Il mancato rispetto di questo requisito ha conseguenze distruttive sul sistema, in quanto si verrebbe a creare un percorso conduttivo tra due punti diversi, non equipotenziali, della batteria.

Si è ritenuto troppo rischioso affidare direttamente al firmware la responsabilità di garantire il corretto pilotaggio degli switch: un funzionamento non corretto del microcontrollore in fase di debug o una alterazione del comportamento del firmware dovuta a interferenze o ad altri disturbi elettromagnetici in genere sono eventi largamente più probabili del mancato funzionamento di un hardware basato su elementi non volatili e sufficientemente collaudato prima della sua messa in opera.

Per questo motivo l'attivazione degli interruttori, con la garanzia di mutua esclusività delle diverse configurazioni e l'inserimento di un sufficiente tempo morto tra due configurazioni diverse, è decisa dal

microcontrollore con la mediazione di un dispositivo logico programmabile e di un monostabile a cui è affidato il compito di garantire un tempo sufficiente tra l'impostazione di due configurazioni differenti.

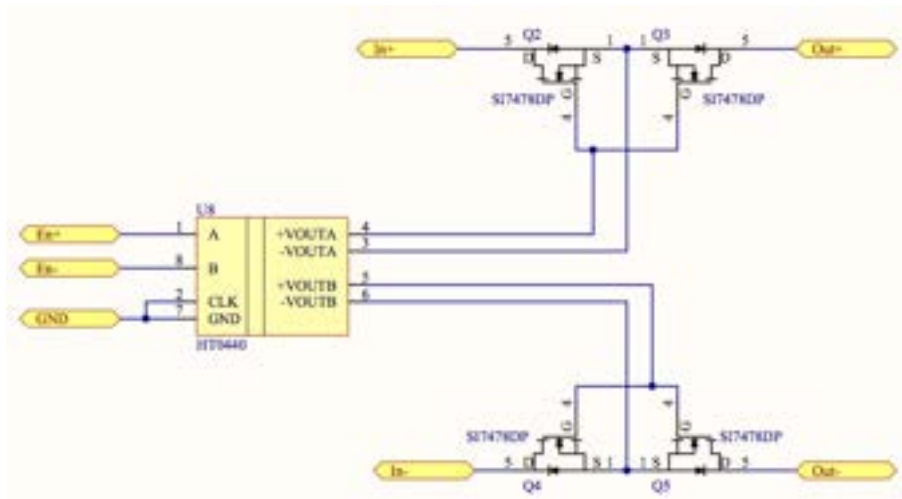


Figura 9 Dispositivi MOS in configurazione bidirezionale e driver per la connessione al bus di bilanciamento di una delle celle del modulo

In Figura 10 viene mostrato il blocco che fa da interfaccia tra microcontrollore e matrice di interruttori, contenente il dispositivo PLD. I segnali di ingresso al blocco S2, S1 e S0 indirizzano la cella da collegare al bus esterno (oppure nel caso sia presente il valore binario 101 viene connesso il bus di bilanciamento proveniente dal modulo adiacente). La nuova configurazione è attivata tramite una coppia di impulsi sulla linea di STROBE. Il primo impulso, a partire da una configurazione non neutra, con connessioni attive, garantisce che comunque la matrice venga completamente sconnessa, mentre solo il secondo produce l'effetto richiesto.

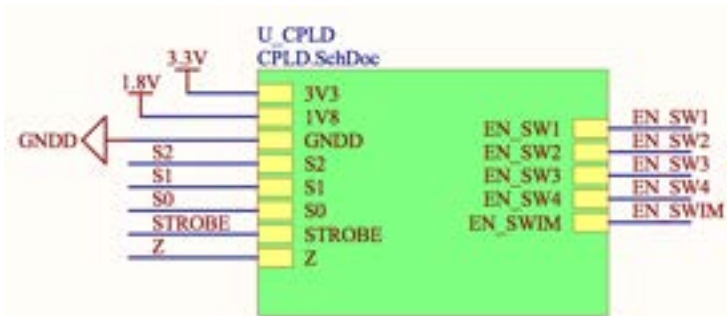


Figura 10 Blocco contenente il dispositivo programmabile PLD che garantisce la mutua esclusività tra le diverse configurazioni della matrice di connessione.

Gli impulsi di STROBE sono prodotti, a partire da un segnale del microcontrollore, da un monostabile che assicura una durata tale (dell'ordine di 200 ms) da permettere la completa commutazione degli switch. La linea Z, in uscita dal blocco, informa il microcontrollore che la configurazione impostata coincide con quella corrispondente al valore attuale degli ingressi. Grazie a questa funzionalità, il microcontrollore può sempre risalire, con una opportuna procedura di scansione, alla configurazione effettivamente presente nella matrice.

Il convertitore DC/DC

La sezione di equalizzazione delle celle nel modulo e dei moduli nelle batterie è costituita, oltre che dal bus di equalizzazione configurabile, anche da un particolare convertitore DC/DC isolato, in grado di fornire corrente alla cella connessa al bus di equalizzazione. La corrente è prelevata dall'intero modulo.

Per evitare la progettazione ad hoc di un convertitore isolato con topologia flyback e uscita in corrente (soluzione non esclusa per successive versioni del BMS), è stato selezionato un convertitore con uscita in tensione e con caratteristica di protezione rispetto al cortocircuito a corrente di uscita costante. La fotografia del convertitore, desunta dal datasheet [17], è mostrata in Figura 11.

In realtà, poiché la limitazione di corrente avviene sul singolo ciclo a partire dalla misura della caduta di tensione sull'elemento di commutazione, la corrente in uscita non è del tutto costante, perché all'aumentare della temperatura aumenta la resistenza di accensione del MOSFET e di conseguenza la protezione si attiva in corrispondenza di un valore di corrente più basso. Per questo motivo, per mantenere sotto controllo la carica ceduta dal DC/DC al bus di equalizzazione, è stato previsto nel circuito un misuratore di corrente a effetto hall.

Il dispositivo dalle caratteristiche richieste, individuato anche grazie all'analisi della letteratura [18], è il modello EC6A01 della Cincon. Si tratta di un convertitore DC/DC da 7.5 W, con range di ingresso 9÷18 V e uscita nominale a 5 V. Nella scelta del convertitore è stata determinante la verifica della modalità di protezione rispetto al cortocircuito. Nella Tabella II sono presentate le misure di laboratorio effettuate sul convertitore nella modalità di limitazione di corrente.

Tabella II Caratteristiche del convertitore di protezione, nella modalità di uscita a corrente quasi-costante. Si noti il valore più elevato del rendimento in corrispondenza dei valori di tensione più alti e il valore delle perdite circa costante e pari a circa 2 W (corrispondente a un $\Delta T \approx 40^\circ\text{C}$)

V_{in} (V)	I_{in} (A)	V_{out} (V)	I_{out} (A)	W_{in} (W)	W_{out} (W)	η (%)	P_d (W)
12	0.66	3.88	1.55	7.92	6.01	76	1.91
12	0.59	3.22	1.60	7.08	5.15	73	1.93
12	0.52	2.67	1.65	6.24	4.41	71	1.83
12	0.46	2.18	1.70	5.52	3.71	67	1.81
12	0.41	1.72	1.75	4.92	3.01	61	1.91
12	0.35	1.33	1.80	4.20	2.39	57	1.81

Le interfacce di comunicazione: CAN e I²C

La scheda BMS dispone di diverse connessioni per scambiare informazioni con gli altri moduli di un'eventuale batteria multimodulo o con l'esterno. In particolare è presente una connessione CAN, e una connessione I²C tramite le quali, in funzione anche del firmware installato, può avvenire lo scambio di informazioni.

Nella prospettiva definitiva, in cui il modulo (o la batteria) è sostanzialmente autonomo, le due interfacce assumono ruoli diversi: il CAN serve principalmente allo scambio di informazioni con il veicolo, mentre la I²C permette la gestione del dialogo del master con i diversi slave. Tale scelta, motivata dal minor costo energetico del bus I²C, permette inoltre di mascherare alla rete di veicolo il traffico generato dal dialogo interno tra i moduli della batteria. Nella fase prototipale dello sviluppo, si è invece preferito fare affidamento essenzialmente sul bus CAN, lasciando per il momento inutilizzato il bus I²C.



Figura 11 Convertitore DC/DC Cincon EC6A01 con protezione continua rispetto al cortocircuito usato come generatore di corrente (caricabatterie) nella sezione di equalizzazione attiva. Le dimensioni sono $31.8 \times 20.3 \times 10.2 \text{ mm}^3$

In Figura 12 è riportata la connessione finale dell'interfaccia CAN al connettore DB9.

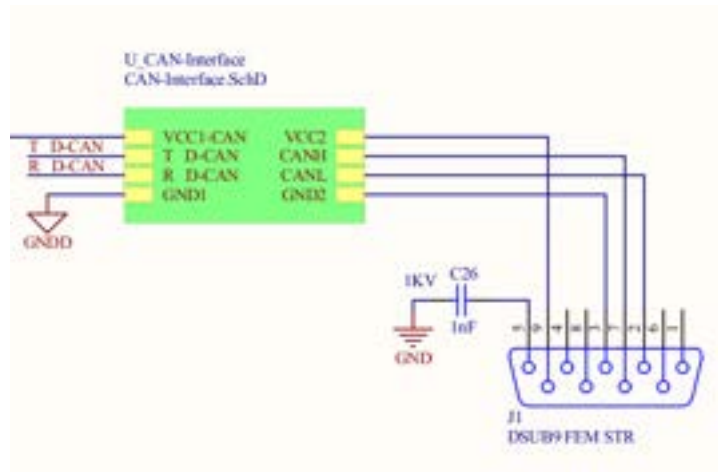


Figura 12 Connessioni elettriche dell'interfaccia CAN

Poiché il potenziale di riferimento di ogni modulo coincide con il polo negativo della prima cella, il collegamento delle interfacce di comunicazione pone un serio problema di isolamento elettrico. Per ovviare a questi problemi si è fatto ricorso a circuiti di isolamento galvanico, in grado di veicolare le informazioni senza bisogno di un riferimento comune tra ingresso e uscita. D'altra parte, questo tipo di circuiti richiede una doppia alimentazione, una per ciascun lato, solidale al relativo riferimento.

L'interfaccia CAN è quindi isolata e prevede le connessioni standard per un connettore DB9 femmina: il segnale differenziale in 2 (CANL) e 7 (CANH) e le alimentazioni dall'esterno in 9 (VCC) e 3 (GND). Lo schermo connesso al terminale 5 è accoppiato capacitivamente al riferimento della scheda. Per la definizione del protocollo di scambio delle informazioni, si faccia riferimento all'apposito capitolo.

L'interfaccia I²C, a cui verrà in futuro demandata la comunicazione interna della batteria tra l'unico master e i diversi slave, viene resa disponibile dalla scheda sia in versione diretta, comprensiva di una linea di alimentazione attivabile a comando dal microcontrollore, sia in versione isolata, con la necessità per il driver ADUM1250 della Analog Devices di ricevere ai pin 5 e 8 una alimentazione esterna. In Figura 13 è chiarita questa duplice presenza del bus I²C tra i connettori di interfaccia.

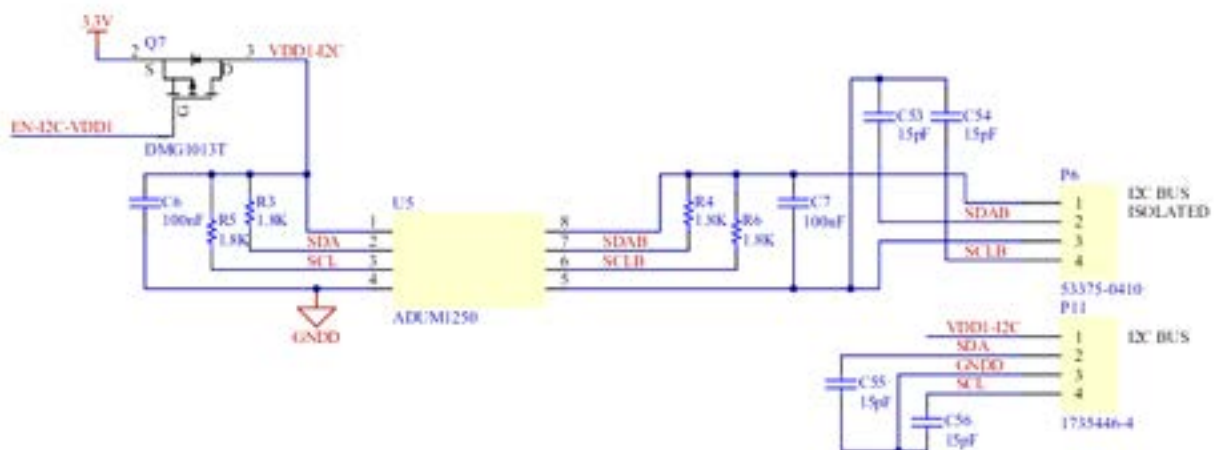


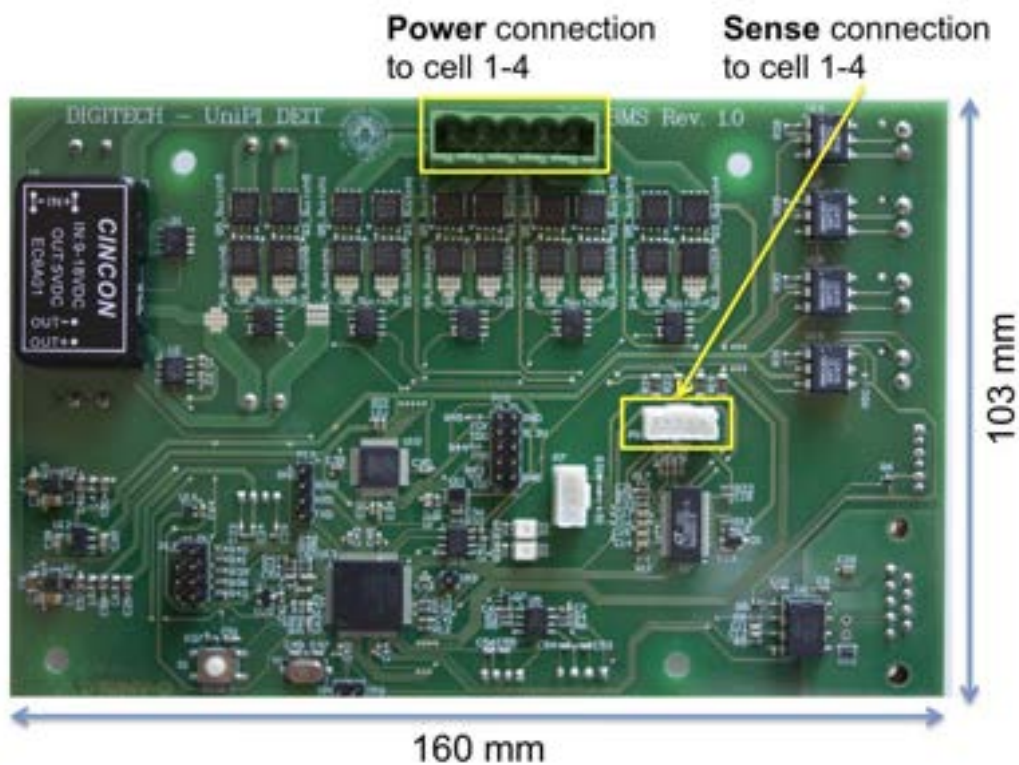
Figura 13 Interfaccia I²C della scheda BMS in versione diretta e in versione isolata

Nelle configurazioni multimodulo l'uscita diretta del solo master sarà connessa a tutte le linee isolate degli slave, fornendo alimentazione e sincronismo. In questo modo sarà garantita l'assenza di cortocircuiti tra riferimenti a potenziale diverso e i processori dei BMS dei diversi moduli potranno dialogare usando linee con la frapposizione di non più di un driver di isolamento.

Progetto geometrico

Non essendo presenti particolari vincoli geometri sulla realizzazione del prototipo del sistema BMS, si è ricorso a una tecnologia standard doppia faccia e quindi economica per la fabbricazione del circuito stampato. I due lati della scheda sono mostrati nella Figura 14, dove è annotata anche la funzionalità dei vari connettori presenti. Le dimensioni della scheda 160x100 mm² risultano comunque contenute.

Data la natura prototipale della scheda, la connettoristica è stata scelta per facilitare le fasi di collaudo della scheda stessa. I connettori P10 e P12 hanno la funzione di permettere rispettivamente la programmazione del dispositivo PLD e del microcontrollore mediante la relativa interfaccia JTAG. Il connettore P13 rende disponibili i pin della periferica UART del microcontrollore utilizzata durante le fasi di sviluppo e collaudo del firmware del microcontrollore. Gli altri connettori presenti sono usati per la connessione di monitoraggio e bilanciamento alle 4 celle del modulo (rispettivamente, P8 e P5), per il collegamento dei sensori di temperatura NTC (P7), del sensore di corrente (P9), per l'interfaccia CAN (J1), per il bus I²C (P6 e P11) per le uscite di allarme (P14, P15 e P16), per l'uscita e l'ingresso di WAKE (rispettivamente P18 e P17) . Il loro pinout è riportato in dettaglio nella Tabella III.



(a)

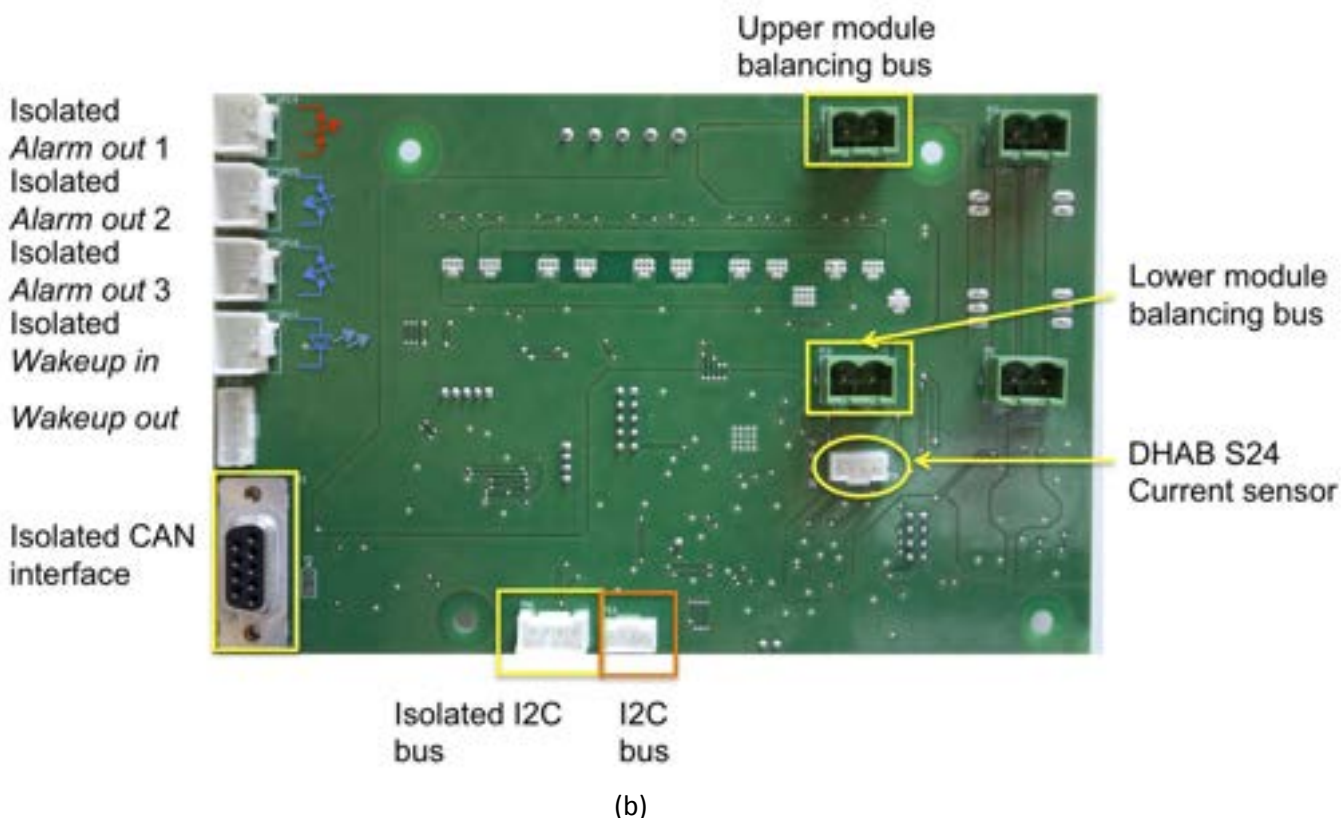


Figura 14 Fotografia della scheda elettronica prototipale del BMS realizzato nella prima parte del progetto [1], dove è evidenziata la posizione e funzione dei connettori sul lato top (a) e bottom (b) della scheda

Tabella III Significato dei pin dei diversi connettori presenti sulla scheda

Connettore P8: connessione di monitoraggio alle 4 celle del modulo Connettore P5: connessione di bilanciamento alle 4 celle del modulo		
Numero pin	Nome pin	Descrizione
1	CELL1 -	Terminale negativo della cella 1 del modulo, corrispondente al terminale negativo della serie delle 4 celle del modulo
2	CELL 2 -	Terminale negativo della cella 2 a comune con quello positivo della cella 1
3	CELL 3 -	Terminale negativo della cella 3 a comune con quello positivo della cella 2
4	CELL 4 -	Terminale negativo della cella 4 a comune con quello positivo della cella 3
5	CELL 4 +	Terminale positivo della cella 4 del modulo, corrispondente al terminale positivo della serie delle 4 celle del modulo

Connettore P7: connessione ai 4 sensori di temperatura di tipo NTC		
Numero pin	Nome pin	Descrizione
1	NTC1_1	Terminale 1 del sensore NTC1
2	NTC1_2	Terminale 2 del sensore NTC1
3	NTC2_1	Terminale 1 del sensore NTC2
4	NTC2_2	Terminale 2 del sensore NTC2

Connettore P14 : connessione ALARM 1 (contatto normalmente chiuso)		
Numero pin	Nome pin	Descrizione
1	ALARM 1 +	Terminale positivo del contatto
2	ALARM 1 -	Terminale negativo del contatto

Connettore P15 : connessione ALARM 2 (contatto normalmente aperto)		
Numero pin	Nome pin	Descrizione
1	ALARM 2 +	Terminale positivo del contatto
2	ALARM 2 -	Terminale negativo del contatto

Connettore P16 : connessione ALARM 3 (contatto normalmente aperto)		
Numero pin	Nome pin	Descrizione
1	ALARM 3 +	Terminale positivo del contatto
2	ALARM 3 -	Terminale negativo del contatto

Connettore P17 : connessione ingresso di WAKE		
Numero pin	Nome pin	Descrizione
1	WAKE_IN +	Terminale (lato anodo) ingresso fotoaccoppiato
2	WAKE_IN -	Terminale (lato catodo) ingresso fotoaccoppiato

Connettore P18 : connessione uscita di WAKE		
Numero pin	Nome pin	Descrizione
1	GND	Terminale di ground della scheda coincidente con il terminale negativo della serie delle 4 celle del modulo
2	WAKE_OUT	Alimentazione 3.3 V abilitabile o meno dal microcontrollore
3	GND	Terminale di ground della scheda coincidente con il terminale negativo della serie delle 4 celle del modulo
4	WAKE_OUT	Alimentazione 3.3 V abilitabile o meno dal microcontrollore
5	GND	Terminale di ground della scheda coincidente con il terminale negativo della serie delle 4 celle del modulo
6	WAKE_OUT	Alimentazione 3.3 V abilitabile o meno dal microcontrollore

Connettore P9 : connessione al sensore di corrente DHAB		
Numero pin	Nome pin	Descrizione
1	A	Terminale di uscita canale 2
2	B	Terminale di alimentazione 5 V
3	C	Terminale di Ground
4	D	Terminale di uscita canale 1

Connettore J1 : connessione al bus CAN		
Numero pin	Nome pin	Descrizione
1	NC	
2	CANL	Terminale per la linea CAN positiva (CANL)
3	ISO_GND	Terminale per la connessione di ground del transceiver isolato. Nella scheda Master coincide con il ground di scheda
4	NC	
5	SHIELD	Terminale per l'eventuale schermatura del cavo CAN
6	NC	
7	CANH	Terminale per la linea CAN negativa (CANH)

8	NC	
9	ISO_5V	Terminale per l'alimentazione 5 V del transceiver isolato

Connettore P3 : connessione bilanciamento attivo modulo precedente		
Numero pin	Nome pin	Descrizione
1	BAL_DOWN +	Terminale positivo del bus di bilanciamento per la connessione al modulo precedente
2	BAL_DOWN -	Terminale negativo del bus di bilanciamento per la connessione al modulo precedente

Connettore P4 : connessione bilanciamento attivo modulo successivo		
Numero pin	Nome pin	Descrizione
1	BAL_UP +	Terminale positivo del bus di bilanciamento per la connessione al modulo successivo
2	BAL_UP -	Terminale negativo del bus di bilanciamento per la connessione al modulo successivo

Connettore P6 : connessione al bus I2C isolato		
Numero pin	Nome pin	Descrizione
1	ISO_3.3V	Terminale per l'alimentazione 3.3 V del transceiver isolato
2	ISO_SDA	Terminale per la linea dati SDA isolata
3	ISO_GND	Terminale per la connessione di ground del transceiver isolato
4	ISO_SCL	Terminale per la linea clock SCL isolata

Connettore P11 : connessione bus I2C non isolata		
Numero pin	Nome pin	Descrizione
1	3.3V	Terminale di alimentazione 3.3 V non isolata
2	SDA	Terminale per la linea dati SDA
3	GND	Terminale di ground non isolato
4	SCL	Terminale per la linea clock SCL

Progetto HDL per il dispositivo PLD

La logica implementata dal dispositivo PLD svolge la funzione di interfaccia sicura tra il microcontrollore e la matrice di commutazione garantendo in hardware il corretto pilotaggio degli switch della matrice di commutazione, ossia evitando configurazioni e tempistiche di accensione degli stessi potenzialmente catastrofiche (cortocircuito di un segmento della serie di celle). L'interfaccia verso il microcontrollore comprende i tre fili *sel_sw* per la selezione della via della matrice di commutazione, il segnale di *strobe* per trasferire la configurazione desiderata in uscita e il segnale di uscita *zero* mediante il quale il microcontrollore può verificare lo stato delle uscite *en_sw* che determinano lo stato degli interruttori della matrice.

La struttura della logica implementata all'interno del dispositivo PLD (della famiglia Altera Max V) è riportata nel riquadro colorato della Figura 15. La rete combinatoria CN1 decodifica la configurazione della matrice memorizzata all'interno della prima barriera di registri (*sel_sw_reg*), generando sull'uscita *lut_out* una configurazione sicuramente valida per la matrice degli interruttori. Quest'ultima comparirà però sull'uscita (*en_sw*) della seconda barriera di registri soltanto se la precedente uscita del registro era zero (corrispondente alla configurazione tutti gli interruttori spenti). La presenza della doppia barriera di registri richiede la generazione da parte del microcontrollore di due impulsi sul segnale *strobe* affinché la configurazione inviata sul primo impulso compaia, decodificata da CN1, in uscita sul successivo fronte di *strobe*. Questo meccanismo permette di inserire un tempo morto tra due configurazioni della matrice,

passando sempre per lo stato sicuro tutti gli interruttori spenti. Il tempo morto è garantito dal monostabile retriggerabile riportato sempre in Figura 15, il quale filtra via impulsi di *strobe* più ravvicinati della durata ΔT dell'impulso in uscita dal monostabile. ΔT deve essere scelto in modo tale da garantire il completo spegnimento degli interruttori in tutte le possibili condizioni di funzionamento; il valore impostato di ΔT che garantisce il pilotaggio sicuro della matrice di interruttori è pari a 100 ms.

La rete combinatoria CN2 genera il segnale di uscita *zero* dell'interfaccia verso il microcontrollore. In particolare, *zero* è alto se la configurazione delle uscite *en_sw* è coerente con il valore presente sui fili *sel_sw*. Il microcontrollore può quindi usare il segnale *zero* per verificare lo stato della matrice senza alterarne il valore, ossia non inviando nuovi impulsi sul segnale di *strobe*.

Il codice HDL (verilog) completo della logica implementata è riportato nella Figura 15.

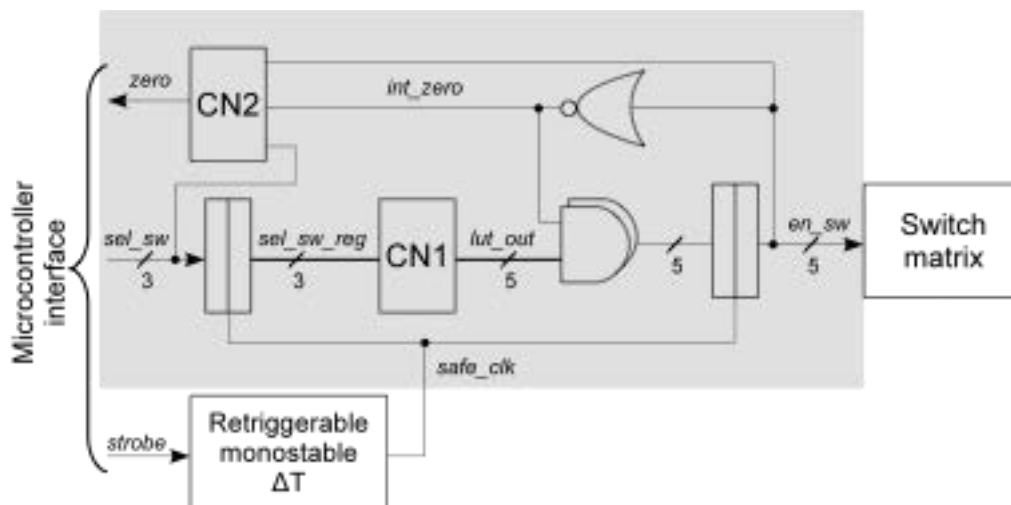


Figura 15 Diagramma a blocchi della logica di pilotaggio della matrice di switch implementata all'interno del dispositivo PLD. È mostrata anche l'interfaccia verso il microcontrollore e il circuito monostabile che genera il segnale *safe_clk* al dispositivo PLD

```

module safe_sw_enable    (
en_sw,          // Switch enables
    zero,        //
sel_sw,         // Switch
safe_clk       // Clock Input from retriggeablemonostable
);

parameter EN_SW_WIDTH = 5;
parameter SEL_SW_WIDTH = 3;

//-----Output Ports-----
output [EN_SW_WIDTH-1:0] en_sw;
output zero;
//-----Input Ports-----
input [SEL_SW_WIDTH-1:0] sel_sw;
input safe_clk;
//-----Internal Variables-----
reg [SEL_SW_WIDTH-1:0] sel_sw_reg;
reg [EN_SW_WIDTH-1:0] en_sw;
reg [EN_SW_WIDTH-1:0] lut_out;
regzero_out;
wire int_zero;

//-----Code Starts Here-----
always @(posedgesafe_clk)
begin
sel_sw_reg<= sel_sw;
end

always @(posedgesafe_clk)
begin    if (!int_zero) en_sw<= 0;
        else en_sw<= lut_out;
end

assign int_zero = ~|en_sw;

always @ (sel_sw_reg)
begin
lut_out = 0;
    if ((sel_sw_reg>=1) && (sel_sw_reg<= EN_SW_WIDTH)) lut_out = 1 << (sel_sw_reg - 1);
end

always @ (sel_sw,int_zero,en_sw)
begin
zero_out = int_zero;
    if ((sel_sw>=1) && (sel_sw<= EN_SW_WIDTH)) zero_out = en_sw[sel_sw-1];
end

assign zero = zero_out;

endmodule

```

Figura 16 Codice verilog della logica implementata all'interno del dispositivo PLD

Protocollo di comunicazione CAN

La scheda BMS è in grado di comunicare su una rete CAN con le seguenti caratteristiche:

- Baud rate: 500 kb/s
- Protocol version: 2.0B High Speed Protocol
- Message identifier: 11 bit (standard frame format)

L'identificatore di ciascun messaggio trasmesso dalla scheda è ottenuto a partire da un indirizzo base al quale è sommato l'identificatore univoco della scheda all'interno della batteria (serie di più moduli fino a 4) rappresentato su 5 bit. Nella descrizione del contenuto informativo trasportato da ciascun messaggio, si fa riferimento alla struttura riportata nella Tabella IV. Bit del campo dati del messaggio rappresentanti lo stesso contenuto informativo sono raggruppati in un *SIGNAL*, che occupa *Size* bit contigui.

Tabella IV Struttura di un messaggio CAN con 8 byte di campo dati

Byte	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	7	6	5	4	3	2	1	0
1	15	14	13	12	11	10	9	8
2	23	22	21	20	19	18	17	16
3	31	30	29	28	27	26	25	24
4	39	38	37	36	35	34	33	32
5	47	46	45	44	43	42	41	40
6	55	54	53	52	51	50	49	48
7	63	62	61	60	59	58	57	56

- Bit #7: most significant bit (MSB) of each byte
- Bit #0: less significant bit (LSB) of each byte
- Byte #0: first byte of the DATA field
- Byte #7: last byte of the DATA field
- If data are defined by 2 bytes, unless otherwise specified, the byte order is:
 - byte #n = LS Byte (LSB first);
 - byte #n+1 = MS Byte

Nella Tabella V è sono raggruppati i messaggi gestiti dalla scheda con la loro tipologia di trasmissione. Il contenuto informativo di ciascun messaggio è riportato in una successiva tabella dedicata a ogni messaggio.

Tabella V Riassunto dei messaggi trasmessi e ricevuti dalla scheda

ID	Message name	Tx/Rx ⁽¹⁾	Type ⁽²⁾	Period (ms)	Size (Byte)
0x100	COMMAND_MSG	Rx	A	NA	8
0x200 + <i>id</i> ⁽³⁾	CELL_VOLTAGE_MSG	Tx	P	50	8
0x220 + <i>id</i> ⁽³⁾	CELL_TEMP_MSG	Tx	P	500	8
0x240 + <i>id</i> ⁽³⁾	MODULE_TEMP_MSG	Tx	P	500	4
0x260 + <i>id</i> ⁽³⁾	BATT_CURRENT_MSG	Tx	P	50	4
0x280 + <i>id</i> ⁽³⁾	BAL_STATUS_MSG	Tx	P	250	4
0x2A0 + <i>id</i> ⁽³⁾	MODULE_STATUS_MSG	Tx	P	250	2

⁽¹⁾Tx (Transmitted by the BMS); Rx (Received by the BMS);

⁽²⁾A (Aperiodic); P (Periodic)

⁽³⁾*id* is the module identifier (0-31)

Messaggi ricevuti dalla scheda

ID: 0x0100	Name: COMMAND_MSG	
Length: 8 Byte	Type: Aperiodic	Refresh Time: NA

Signal name	Bit pos. Msb-Lsb	Size (bit)	Type	Scale	Offset	Note
RX_MODULE_ID	7-0	8	Unsigned	1	0	0-31: Module <i>id</i> 32-254: Not allowed 255: Broadcast
CMD_TYPE	15-8	8				See table below

CMD_PARAM_0	23-16	8				
CMD_PARAM_1	31-24	8				
CMD_PARAM_2	39-32	8				
CMD_PARAM_3	47-40	8				
CMD_PARAM_3	55-48	8				
CMD_PARAM_5	63-56	8				

Command	CMD_TYPE	NUM PARAMS	PARAM DESCRIPTION: CMD_PARAM_0 – CMD_PARAM_5
Set alarm output 1	w	0	
Reset alarm output 1	W	0	
Set alarm output 2	x	0	
Reset alarm output 2	X	0	
Set alarm output 3	y	0	
Reset alarm output 3	Y	0	
Reset all alarm outputs	r	0	
Set WAKE output	m	0	
Reset WAKE output	M	0	
Set TP1 output	a	0	
Reset TP1 output	A	0	
Set TP2 output	b	0	
Reset TP2 output	B	0	
Go to sleep mode (with wake on WDT signal)	s	0	
Go to sleep mode (with wake on external WAKE)	z	0	
Select cell 1 to cell 4	1 .. 4	0	
Select external cell	5	0	
Deselect cell	0	0	
Enable current generator	e	0	
Disable current generator	E	0	
Enable message transmission	d	0	
Disable message transmission	D	0	

CAN message transmitted by the BMS

ID: 0x200 + id	Name: CELL_VOLTAGE_MSG	
Length: 8 Byte	Type: Periodic	Refresh Time: 100 ms

Signal name	Bit pos. Msb-Lsb	Size (bit)	Type	Scale	Offset	Note
Terminal voltage cell 1	15-0	16	Unsigned 12b	1.5 10 ⁻³	512	Right aligned, LSB first
Terminal voltage cell 2	31-16	16	Unsigned 12b	1.5 10 ⁻³	512	Right aligned, LSB first
Terminal voltage cell 3	47-32	16	Unsigned 12b	1.5 10 ⁻³	512	Right aligned, LSB first
Terminal voltage cell 4	63-48	16	Unsigned 12b	1.5 10 ⁻³	512	Right aligned, LSB first

ID: 0x220 + id	Name: CELL_TEMP_MSG	
Length: 8 Byte	Type: Periodic	Refresh Time: 500 ms

Signal name	Bit pos.	Size	Type	Scale	Offset	Note
-------------	----------	------	------	-------	--------	------

	Msb-Lsb	(bit)				
NTC voltage 1	15-0	16	Unsigned 12b	$1.5 \cdot 10^{-3}$	512	Right aligned, LSB first
NTC voltage 2	31-16	16	Unsigned 12b	$1.5 \cdot 10^{-3}$	512	Right aligned, LSB first
NTC voltage 3 ⁽¹⁾	47-32	16	Unsigned 12b	$1.5 \cdot 10^{-3}$	512	Right aligned, LSB first
NTC voltage 4 ⁽¹⁾	63-48	16	Unsigned 12b	$1.5 \cdot 10^{-3}$	512	Right aligned, LSB first

ID: 0x240 + id	Name: CELL_TEMP_MSG	
Length: 4 Byte	Type: Periodic	Refresh Time: 500 ms

Signal name	Bit pos. Msb-Lsb	Size (bit)	Type	Scale	Offset	Note
LTC6803-3 die temp	15-0	16	Unsigned 12b	$1.5 \cdot 10^{-3}$	512	Right aligned, LSB first
Board temp	31-16	16	Unsigned 12b	$732 \cdot 10^{-6}$	0	Right aligned, LSB first

ID: 0x260 + id	Name: BATT_CURRENT_MSG	
Length: 4 Byte	Type: Periodic	Refresh Time: 100 ms

Signal name	Bit pos. Msb-Lsb	Size (bit)	Type	Scale	Offset	Note
Battery current ch 1	15-0	16	Unsigned 12b	$732 \cdot 10^{-6}$	0	Right aligned, LSB first
Battery current ch 2	31-16	16	Unsigned 12b	$732 \cdot 10^{-6}$	0	Right aligned, LSB first

ID: 0x280 + id	Name: BAL_STATUS_MSG	
Length: 4 Byte	Type: Periodic	Refresh Time: 250 ms

Signal name	Bit pos. Msb-Lsb	Size (bit)	Type	Scale	Offset	Note
Active balancing current	15-0	16	Unsigned 12b	$732 \cdot 10^{-6}$	0	Right aligned, LSB first
Status of the active balancing current generator	16	1	Logic			0: Disabled 1: Enabled
Selected cell by the switch matrix	26-24	3	Unsigned	1	0	0: No cell selected 1-4: Internal cell selected 5: External cell selected
Status passive balancing for cell 1	28	1	Logic			0: Passive balancing cell 1 off 1: Passive balancing cell 1 on
Status passive balancing for cell 2	29	1	Logic			0: Passive balancing cell 2 off 1: Passive balancing cell 2 on
Status passive balancing for cell 3	30	1	Logic			0: Passive balancing cell 3 off 1: Passive balancing cell 3 on
Status passive balancing for cell 4	31	1	Logic			0: Passive balancing cell 4 off 1: Passive balancing cell 4 on

ID: 0x2A0 + id	Name: MODULE_STATUS_MSG	
Length: 2 Byte	Type: Periodic	Refresh Time: 250 ms

Signal name	Bit pos. Msb-Lsb	Size (bit)	Type	Scale	Offset	Note
Alarm output 1	0	1	Logic			0: Disabled 1: Enabled
Alarm output 2	1	1	Logic			0: Disabled 1: Enabled
Alarm output 3	2	1	Logic			0: Disabled 1: Enabled
TP1 output	3	1	Logic			0: Disabled 1: Enabled
TP2 output	4	1	Logic			0: Disabled 1: Enabled
WAKE output	7	1	Logic			0: Disabled 1: Enabled

Progetto del firmware di scheda

Nella versione prototipale della scheda, il firmware del microcontrollore implementa principalmente funzioni di monitoraggio e gestione della comunicazione sulla rete CAN in accordo al protocollo appena descritto. Più in dettaglio, il microcontrollore acquisisce ciclicamente la tensione e temperatura di cella, la corrente di modulo e le altre informazioni di interesse, le impacchetta negli opportuni messaggi CAN e li trasmette con la relativa periodicità. Se viene ricevuto il messaggio COMMAND_MSG, il firmware confronta il *signal_id* contenuto nel campo dati del messaggio con il proprio *id*, e in caso di uguaglianza esegue l'operazione richiesta. Il messaggio COMMAND_MSG è in questa fase di sviluppo del sistema BMS inviato da un PC, il quale riceve le informazioni sullo stato dei moduli della batteria sempre dalla rete CAN ed esegue gli algoritmi di controllo. Le uscite degli algoritmi di controllo sono tradotte in operazioni gestibili dal microcontrollore e inviate a quest'ultimo mediante il messaggio COMMAND_MSG. Il sistema di visualizzazione e controllo su PC è stato realizzato in ambiente LabVIEW e sarà descritto in dettaglio nella relativa sezione. Ciò permette di progettare e collaudare strategie di controllo anche molto complesse per la stima dello stato di carica e il bilanciamento in modo efficace e rapido. Gli algoritmi così sviluppati saranno trasferiti successivamente nel firmware del microcontrollore.

Il firmware del microcontrollore è stato sviluppato in linguaggio C utilizzando l'ambiente di sviluppo free LPCpresso fornito da Code Red [19].

Funzioni intrinseche di acquisizione e sicurezza

Per garantire un livello di sicurezza intrinseca alla scheda BMS, il firmware implementa un meccanismo, basilare sia pure semplificato, di protezione delle 4 celle del modulo. In particolare, l'attivazione del contattore, in grado di interrompere la corrente di batteria, e delle funzioni di bilanciamento è condizionata al fatto che le tensioni di tutte le 4 celle del modulo siano comprese all'interno dell'intervallo operativo di sicurezza per la chimica LiFePO₄. Se ciò non accade la scheda BMS entra in uno stato di protezione, finché la condizione di errore non viene rimossa. Inoltre, poiché gli algoritmi di controllo sono implementati su PC, la scheda entra nello stato di protezione anche se non riceve un messaggio di controllo o *Heartbeat* per un tempo superiore a un valore prefissato (5 s), situazione che indica la disconnessione del PC dalla rete CAN.

Progetto del software LabVIEW su personal computer

Parte integrante del sistema di gestione delle batterie è costituita da un modulo software che viene eseguito su un PC, il quale è connesso alla rete CAN descritta precedentemente tramite un apposito convertitore (Lawicel CANUSB).



Figura 17. Adattatore Lawicel CANUSB impiegato per la connessione del PC al bus CAN[20]

L'applicazione è sviluppata in ambiente LabVIEW di National Instruments e svolge diverse funzioni:

- Visualizzazione dello stato delle singole celle e delle schede elettroniche di modulo;
- Memorizzazione su file dei dati;
- Protezione in caso di violazione dei range di tensione, corrente, temperatura da parte di una o più celle;
- Interfaccia verso la strumentazione di test delle batterie (ciclatore);
- Bilanciamento di carica tra le celle della batteria;
- Stima dello stato di carica.

Il software è strutturato con processi concorrenti, dei quali uno è dedicato all'acquisizione dei dati da rete CAN e alla trasmissione dei comandi verso le schede elettroniche di modulo. Tale processo scambia informazioni con gli altri, ad esempio con quello che si occupa della visualizzazione dello stato della batteria o con quelli che svolgono funzioni di gestione/protezione. Lo scambio di informazioni avviene utilizzando memoria condivisa tra i processi.

Visualizzazione dei dati di cella

I dati misurati sulle celle sono presentati nella schermata principale dell'applicazione in una veste grafica che consente all'utente di comprendere facilmente se la batteria si trova in condizioni di normale funzionamento o si stanno verificando condizioni anomale.

Nella parte centrale della schermata sono visibili delle barre orizzontali che indicano il livello di tensione delle 16 celle della batteria. Il colore della barra è normalmente verde, ma può diventare giallo o rosso se il valore esce al di fuori del range operativo. Le barre sono raggruppate a gruppi di 4 celle, secondo la suddivisione delle celle all'interno dei moduli che costituiscono la batteria. La cella a tensione più alta e quella a tensione più bassa di tutta la batteria sono evidenziate con dei riquadri, rispettivamente di colore rosso e blu), tracciati attorno al nome delle celle, a sinistra delle barre. A destra di ogni barra è riportato il valore numerico della tensione misurata e la temperatura della singola cella. Più a destra sono visualizzate la tensione dell'intero modulo (ottenuta come somma delle tensioni misurate delle quattro celle) e della temperatura della scheda elettronica corrispondente, misurata dal sensore posto sulla scheda stessa.



Figura 18. Schermata principale dell'applicazione LabVIEW

L'indicatore *Safe* assume colore verde quando la scheda elettronica è in modalità di normale funzionamento, rosso se si verificano errori (descritti in seguito). Per consentire una facile documentazione e archiviazione del comportamento di ciascun elemento della batteria, tutti i dati acquisiti dalle schede e inviati sulla rete CAN vengono memorizzati su di un file di log. È prevista la possibilità di creare file di log ausiliari che contengono dati relativi ad una finestra temporale ristretta, utili ad esempio per ottenere dati relativi ad un determinato test di laboratorio effettuato sulla batteria.

Protezione e gestione degli errori

La specifica principale che è stata perseguita nel progetto dell'intero sistema BMS è quella relativa alla sicurezza di funzionamento della batteria. Le schede elettroniche di controllo sono dotate di meccanismi di protezione che intervengono automaticamente quando vengono rivelate situazioni potenzialmente pericolose, per cui un compito importante dell'applicazione che gestisce il livello superiore di controllo è inviare una notifica all'utente qualora quei meccanismi di protezione entrino in funzione. Gli indicatori *Safe* relativi ad ogni modulo diventano infatti di colore rosso qualora la relativa scheda segnali di non essere in modalità di normale funzionamento. Questo può accadere se una tensione di cella si trova al di fuori del range operativo, ma anche se le schede rilevano la disconnessione dell'applicazione LabVIEW, indicante una perdita di connessione dell'intelligenza di modulo con il livello di controllo superiore.

Quest'ultimo meccanismo garantisce infatti che tutte le schede si disconnettano dalle celle (eccezion fatta per le connessioni di misura) interrompendo potenziali percorsi attraverso i quali le celle possano sovraccaricarsi o sotto scaricarsi. Siccome si vuole fare operare il pacco batteria in condizioni di pieno e totale controllo, e quindi di sicurezza, il disgiuntore di pacco viene aperto allo stesso tempo per impedire correnti da/verso l'esterno quando il sistema di controllo non è pienamente operativo. La disconnessione viene rilevata mediante un "watch-dog timer" implementato su ciascuna scheda di modulo, il cui conteggio viene resettato dalla ricezione di un apposito messaggio CAN. Se il contatore rimane al di sotto di una soglia prefissata la scheda è in modalità operativa; se la soglia viene superata vengono invece attuate le misure di sicurezza appena descritte. La soglia è impostata in modo da attivare le misure di sicurezza dopo 5 secondi dalla ricezione dall'ultimo messaggio di reset del contatore. Quando l'applicazione LabVIEW gira sul PC, provvede ad inviare tale messaggio una volta ogni secondo (*heartbeat*) per mantenere le schede in modalità operativa.

L'applicazione LabVIEW implementa a sua volta un controllo sulla tensione delle celle, ma anche sulla temperatura e sulla corrente. Quando uno di questi valori oltrepassa determinate soglie (configurabili), viene riconosciuta una condizione di *Alert*, che viene automaticamente cancellata se tutti i valori tornano nei propri range entro un periodo di tempo (anch'esso configurabile). Se i valori rimangono fuori range l'applicazione passa in modalità di *Error*, che non prevede il riarmo automatico ma richiede l'intervento dell'utente. La modalità di *Error* può essere attivata anche se dei dati superano delle specifiche soglie (range più ampio rispetto alle soglie di *Alert*), indipendentemente dal fatto che il periodo di tempo di *Alert* sia trascorso o meno. Entrambe le condizioni di errore provocano l'attivazione di un'uscita della scheda elettronica selezionata come *Master*, mentre la condizione di *Error* forza anche la disconnessione del carico dalla batteria, agendo sul disgiuntore. Poiché questi meccanismi di protezione si basano su algoritmi che vengono eseguiti dal software LabVIEW, essi non sono disponibili con la batteria disconnessa dal PC.

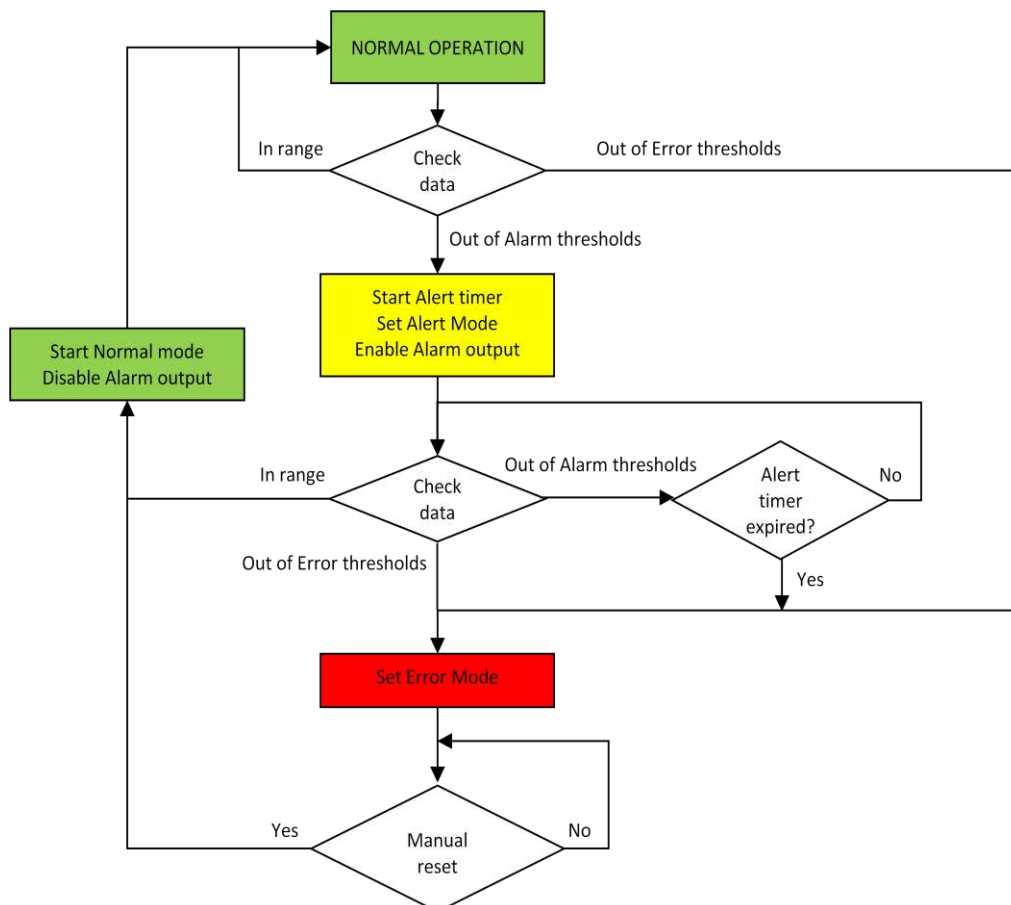


Figura 19 Algoritmo di rilevazione e notifica degli errori

Bilanciamento di carica tra le celle della batteria

L'interfaccia software prevede anche un'apposita finestra per il controllo del bilanciamento delle celle, che è mostrata in Figura 20. Tramite questa schermata di controllo del bilanciamento è possibile gestire i singoli componenti del sistema di equalizzazione (matrice di interruttori, generatore di corrente) presenti sulle schede elettroniche dei moduli.

Sono previste due modalità di bilanciamento, una manuale nella quale si seleziona la cella da bilanciare, un'altra completamente automatica:

- **Bilanciamento manuale:** l'utente seleziona tra i quattro il modulo sul quale operare, quindi imposta la matrice di interruttori della scheda elettronica corrispondente affinché il bus di bilanciamento si connetta alla cella selezionata. A questo punto è possibile accendere il generatore di corrente che esegue materialmente la carica individuale della cella. Configurazioni diverse della matrice di interruttori possono essere selezionate in ciascun modulo della batteria e nella parte destra della schermata è visualizzato lo stato dei bilanciatori di tutti i moduli connessi. L'interfaccia mostra anche il valore corrente della corrente di bilanciamento che fluisce nella cella selezionata come verifica della corretta esecuzione dell'operazione.
- **Bilanciamento automatico:** la procedura automatica inizia con il calcolo dell'energia che deve essere immessa in ciascuna cella di ogni modulo al fine di equalizzare la carica di tutte le celle della batteria. Tale calcolo tiene conto, per ciascuna cella, anche dell'energia che le viene estratta durante il processo di equalizzazione di un'altra cella. Alla fine del calcolo si ha il quadro dell'esatta quantità di energia che ciascuna cella richiede per il bilanciamento. Ogni modulo è quindi impostato per caricare le varie celle secondo i calcoli svolti. Si noti che il processo è svolto in parallelo sui quattro moduli della batteria. Terminata questa operazione, viene calcolata l'energia da immettere in ciascun modulo per ottenere moduli a loro volta perfettamente bilanciati. Tale energia sarà distribuita in parti uguali tra le celle del modulo (precedentemente bilanciate tra loro). In questa fase viene caricato un modulo alla volta, poiché il bus viene condiviso tra più moduli sfruttando la porta di *pass-through* disponibile nella matrice di interruttori di ogni modulo. Alla fine di questa fase tutte le celle della batteria risulteranno bilanciate.

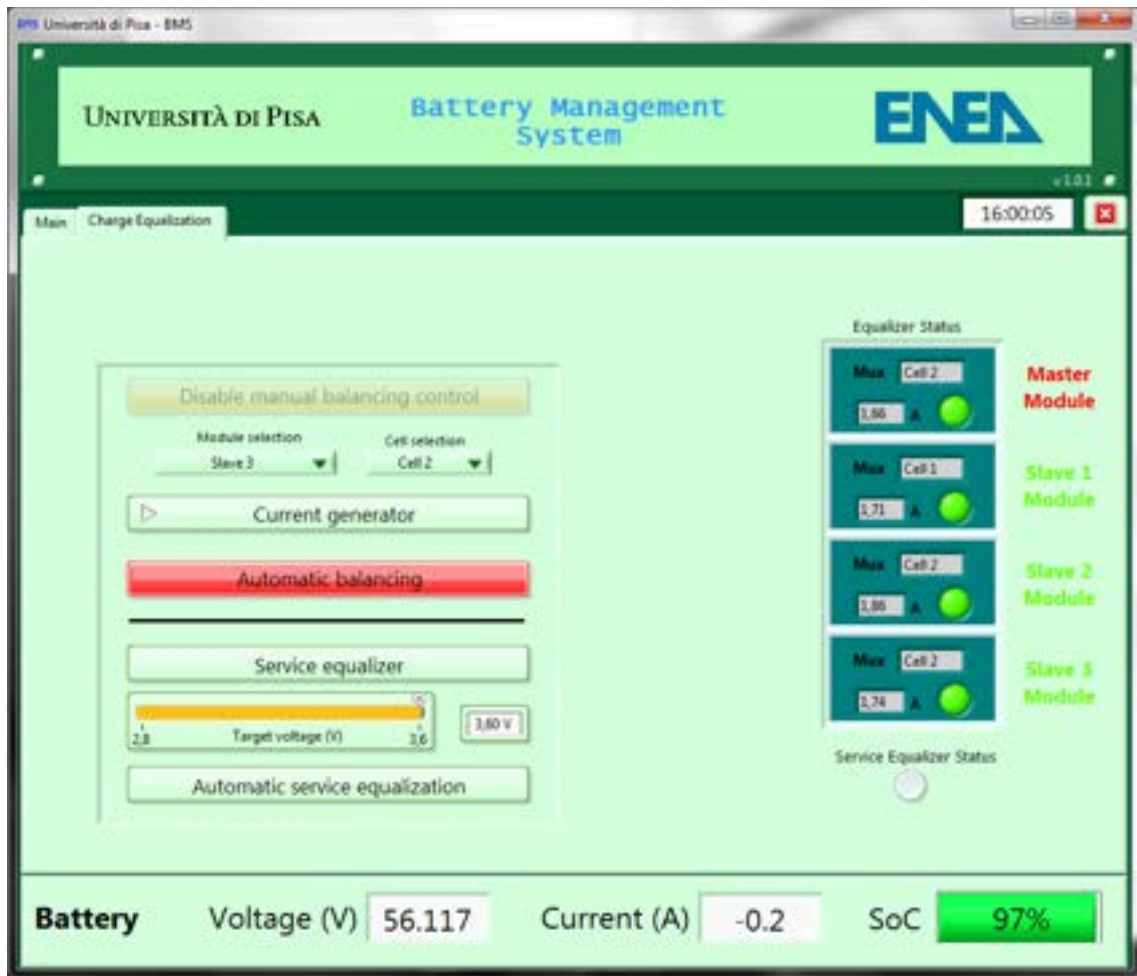


Figura 20 Schermata di controllo dell'equalizzazione di carica

Stima dello stato di carica

Un altro parametro di grande interesse per la caratterizzazione di uso della batteria è la stima del suo stato di carica. Lo stato di carica (*State of Charge – SoC*) della batteria è calcolato mediante integrazione numerica nel tempo della corrente di batteria, come misurata dal sensore di corrente ad effetto Hall collegato alla scheda elettronica del modulo *Master*. Il valore dell'integrale fornisce la carica in transito da/verso la batteria e può essere quindi normalizzato alla capacità totale nominale della batteria e presentato sull'indicatore dedicato (parte inferiore della schermata, comune a tutte le modalità di visualizzazione). Il valore corrente di SoC viene memorizzato su file al momento della chiusura dell'applicazione e ricaricato quando questa viene nuovamente aperta. Essendo la valutazione del SoC eseguita per integrazione, essa deve naturalmente essere inizializzata almeno una volta. La procedura consigliata è di inizializzare questo indicatore settandolo al valore 100% al termine di una carica completa della batteria che era stata precedentemente bilanciata. E' consigliabile anche ritrarre periodicamente l'indicatore, ripetendo la procedura consigliata in precedenza, in modo da eliminare gli errori intrinseci di misura che si accumulano nel processo di integrazione e portano a una lettura sempre meno precisa con l'aumentare del tempo.

La condizione di batteria completamente carica può essere raggiunta anche ricorrendo ad un caricabatterie dedicato (denominato *Service Equalizer*) che può essere connesso direttamente al bus di bilanciamento (a differenza di quanto accade per i caricabatterie tradizionali che devono essere connessi ai terminali esterni della batteria). Il *Service Equalizer*, che è controllato direttamente dall'applicazione LabVIEW è quindi utilizzato per caricare selettivamente ogni singola cella della batteria, fino a portarle tutte ad un valore di tensione prefissato.

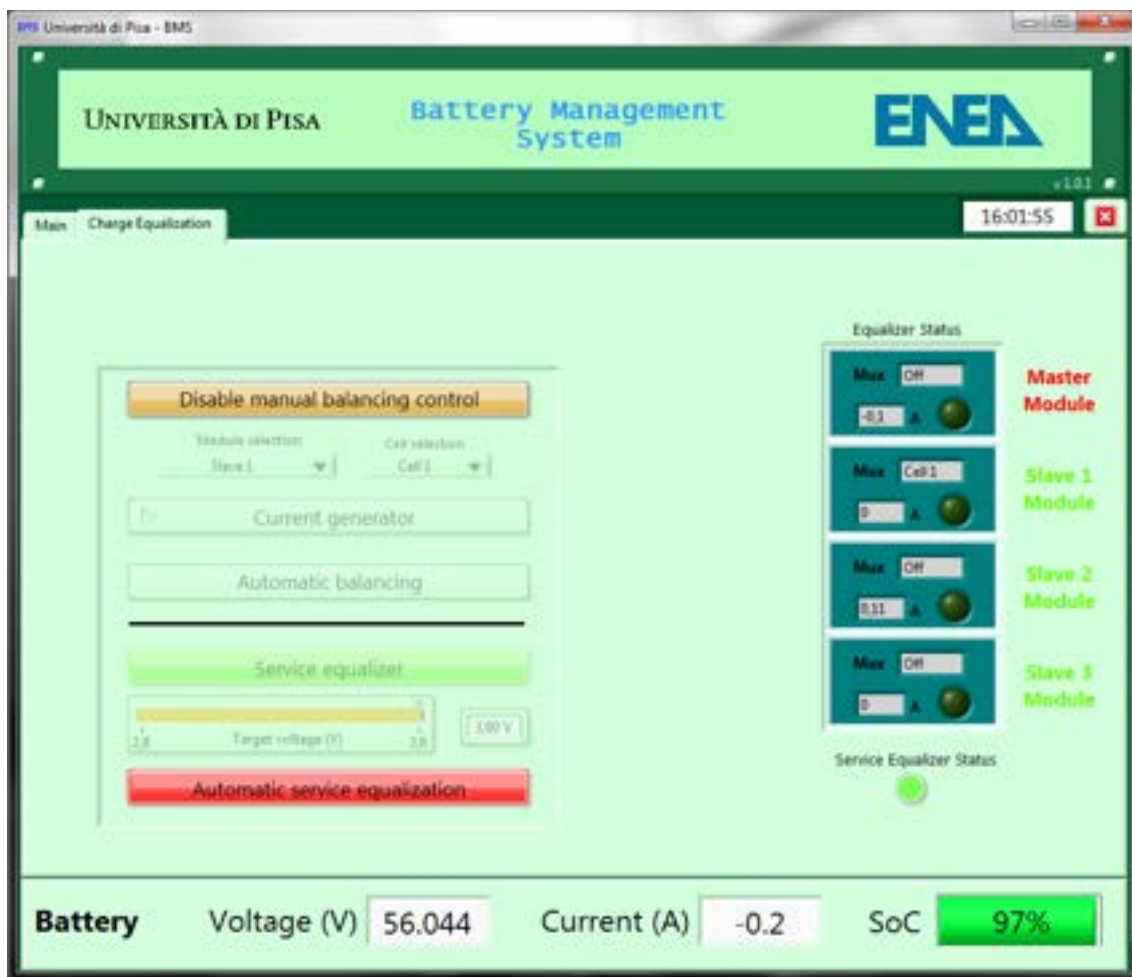


Figura 21. Service Equalizer in funzione

Schermata di Debug

L'applicazione dispone anche di una schermata, normalmente nascosta ma attivabile con la combinazione di tasti Ctrl+D, con la quale l'utente esperto può accedere a funzioni avanzate della batteria, utili ad esempio per indagare su possibili guasti o malfunzionamenti del sistema. La schermata di interfaccia di debug è visibile in Figura 22. Da questa schermata è possibile inviare manualmente singoli comandi alle schede elettroniche (sulla destra della schermata) ma anche inviare messaggi generici sulla rete CAN di batteria (in alto).

È possibile disattivare l'invio periodico di messaggi di *Heartbeat*, per verificare i meccanismi di protezione intrinseci delle schede. Sono infine presenti i controlli per l'impostazione delle funzioni di data logging, quali la frequenza di scrittura del file di log, la generazione del file di log ausiliario e dell'inizializzazione del SoC.

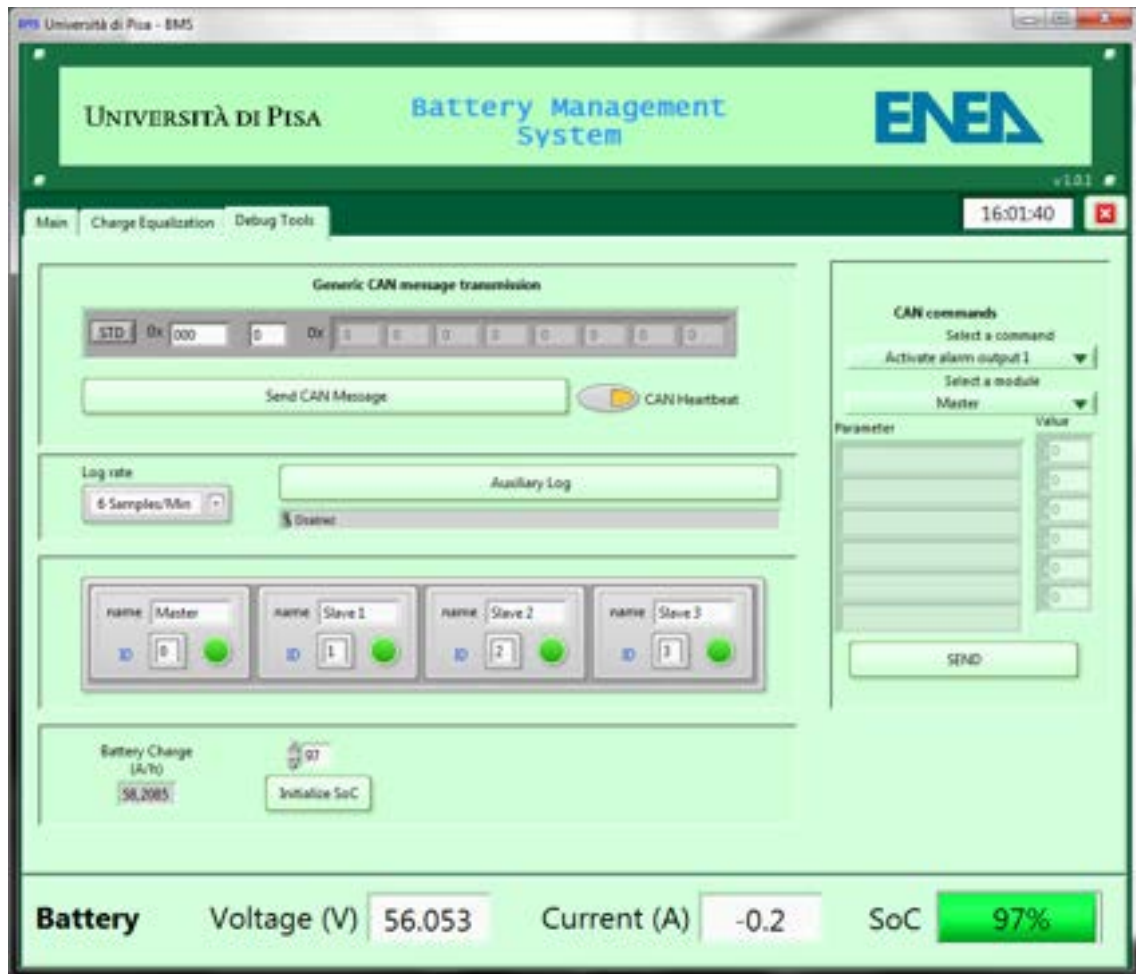


Figura 22 Schermata di Debug

Conclusioni

Il presente rapporto descrive la realizzazione del progetto di un sistema BMS per il monitoraggio e controllo di un pacco batteria costituito da celle LiFePO_4 da 100 Ah. Il BMS progettato e realizzato si basa su un'architettura modulare e flessibile che consente l'adattamento a diverse configurazioni e partizionamenti della batteria e, in linea di principio, a celle di tipologia diversa, sia come chimica che come capacità. Il progetto oggetto di questa ricerca prevede il partizionamento della batteria in 4 moduli, da 4 celle ciascuno, per una batteria da 16 celle in totale. L'architettura del BMS, modulare come anticipato, è costituita da 4 schede di controllo dei singoli moduli, le quali sono collegate a un livello di controllo superiore, realizzato tramite PC esterno in questa versione prototipale, tramite un bus CAN. Le schede di modulo si occupano del monitoraggio in tensione e temperatura e del controllo delle celle costituenti il singolo modulo. Il PC esterno serve come unità di visualizzazione dello stato dettagliato della batteria, esegue gli algoritmi di controllo di batteria e implementa politiche di sicurezza di livello superiore rispetto a quelle implementate automaticamente da ogni singola scheda, quali la disconnessione della batteria dal carico quando si rivelano condizioni critiche.

Una caratteristica innovativa del BMS oggetto della ricerca è la capacità di poter effettuare il bilanciamento di carica delle celle della batteria in modo attivo e non dissipativo, con evidente vantaggio in termini di recupero di energia. Infatti, celle con carica diversa vengono equalizzate tra loro prelevando energia da un modulo della batteria e fornendola alla cella più debole del pacco. Per rendere pienamente flessibile l'azione di bilanciamento sono state previste sia una modalità di bilanciamento automatico, nella quale il BMS si occupa autonomamente della scelta della sorgente e della destinazione dello scambio energetico di

bilanciamento, e una modalità manuale nella quale l'utente può definire come eseguire l'equalizzazione della carica, scegliendo sorgente e destinazione.

Un'altra caratteristica innovativa del BMS realizzato è la possibilità di un monitoraggio esteso e capillare della batteria, caratteristica che spesso non si trova in apparecchi commerciali. Il BMS realizzato consente di misurare ed avere disponibile su una interfaccia grafica di facile comprensione tensione e temperatura delle celle di ciascun modulo, corrente di carica/scarica e stato di carica della batteria, temperatura delle schede di controllo di modulo costituenti il BMS e tutte le condizioni di allerta oppure di criticità che vengono registrate. Inoltre il BMS è dotato di capacità di data logging, in quanto tutti i dati acquisiti possono essere memorizzati su file con risoluzioni temporali definibili dall'utente.

Infine, una delle caratteristiche più importanti del BMS realizzato è la sua considerazione per le problematiche di sicurezza della batteria e delle celle che la costituiscono. Come esempio citiamo solo il dispositivo programmabile PLD che gestisce la matrice di interruttori per l'accesso alle celle per il bilanciamento. Tale matrice è controllata dal PLD in hardware, in modo che eventuali problemi o malfunzionamenti del firmware di controllo non inneschino corti circuiti non voluti, potenzialmente distruttivi. Inoltre, le schede di controllo implementano controlli automatici che staccano la batteria dal carico quando vengono monitorate condizioni di non sicurezza oppure quando si riscontrano delle anomalie nel sistema di controllo. La politica scelta è stata infatti quella della massima salvaguardia della batteria e dell'evitare condizioni di non sicurezza, per cui la funzionalità del sistema batteria/BMS è consentita solo quando si ha la certezza che tutte le parti del sistema sono pienamente efficienti e funzionali. Questo consente di evitare situazioni operative nelle quali la batteria o l'utente potrebbero essere esposti a rischio. Tuttavia, anche tale politica di sicurezza gode dei requisiti di flessibilità che sono peculiari del BMS realizzato, in quanto molte delle soglie di attenzione o di allarme, così come i tempi di intervento del sistema di protezione, sono impostabili dall'utente in modo da rilassare o rinforzare l'intervento in funzione dei parametri operativi considerati più tipici per quella particolare batteria o particolare applicazione.

Riferimenti bibliografici

- [1] D. Linden and T. B. Reddy, "Handbook of batteries" (3rd Edition), McGraw-Hill, 2002.
- [2] F. Baronti, G. Fantechi, E. Leonardi, R. Roncella, and R. Saletti, "Enhanced model for lithium-polymer cells including temperature effects," in Proc. 36th Annual Conference of the IEEE Industrial Electronics Society. IECON 2010, Nov. 2010, pp. 2329–2333.
- [3] F. Baronti, G. Fantechi, E. Leonardi, R. Roncella, and R. Saletti, "Effective modeling of temperature effects on lithium-polymer cells," in Proc. 17th IEEE Int'l Conf. on Electronics Circuits and Systems. ICECS 2010, Dec. 2010, pp. 992–995.
- [4] F. Baronti, G. Fantechi, L. Fanucci, E. Leonardi, R. Roncella, R. Saletti, and S. Saponara, "State-of-charge estimation enhancing of lithium batteries through a temperature-dependent cell model," in International Conference on Applied Electronics, AE2011, Sep. 2011, pp. 1–5.
- [5] F. Baronti, G. Fantechi, E. Leonardi, R. Roncella, and R. Saletti, "Hierarchical platform for monitoring, managing and charge balancing of LiPo batteries," in Proc. IEEE Vehicle Power and Propulsion Conf. (VPPC), 2011, pp. 1–6.
- [6] F. Baronti, G. Fantechi, R. Roncella, and R. Saletti, "High-efficiency digitally-controlled charge equalizer for series-connected cells based on switching converter and super-capacitor," submitted to IEEE Trans. Ind. Informat.
- [7] F. Baronti, G. Fantechi, R. Roncella, R. Saletti, "Intelligent cell gauge for a hierarchical battery management system," IEEE ITEC 2012, pp. 1-5.
- [8] F. Baronti, G. Fantechi, R. Roncella, R. Saletti, "Design of a Module Switch for Battery Pack Reconfiguration in High-Power Applications," IEEE ISIE 2012, pp. 1-6.
- [9] F. Baronti, G. Fantechi, R. Roncella, R. Saletti, P. Terreni "Hardware Building Blocks of a Hierarchical Battery Management System for a FuelCell HEV," to be presented at IEEE IECON 2012, Oct. 2012, pp. 1-7.

- [10] S.W.Moore and P.J.Schneider, "A review of cell equalization methods for lithium ion and lithium polymer battery systems," in Proceedings of SAE World Congress 2001, Mar. 2001.
- [11] J. Cao, N. Schofield, and A. Emadi, "Battery balancing methods: A comprehensive review," in Proc. IEEE Vehicle Power and Propulsion Conf. VPPC '08, 2008, pp. 1–6.
- [12] "HiPower HP-PW-30AH -60AH – 100AH cell data sheet" disponibile su www.hipowergroup.com
- [13] F. Vellucci, G. Pedè, "Sviluppo di moduli batterie litio-ioni per avviamento e trazione non auto motive", Report Ricerca di Sistema Elettrico, Settembre 2011.
- [14] "LPC1754 datasheet" disponibile su www.nxp.com
- [15] "LTC6803-3 datasheet" disponibile su www.linear.com
- [16] "Vishay SI7478DP datasheet" disponibile su www.vishay.com
- [17] "EC6A01 datasheet" disponibile su www.cincon.com
- [18] T. A. Stuart and W. Zhu, "Modularized battery management for large lithium ion cells," Journal of Power Sources, vol. 196, pp. 458–464, Jan. 2011.
- [19] "LPCXpresso by Code Red home page" www.lpcxpresso.code-red-tech.com/LPCXpresso
- [20] "CANUSB datasheet", disponibile su www.canusb.com

Abbreviazioni ed acronimi

BMS (Battery Management System)

Si tratta del sistema elettronico a cui sono affidate le funzioni di base per la sicurezza e il corretto funzionamento di un accumulatore elettrochimico di energia. Sicuramente dotato delle funzioni di monitoraggio di tensione e temperatura, spesso è anche in grado di eseguire funzioni superiori, come stima dello stato di carica e equalizzazione dello stato di carica tra le diverse celle di una serie.

CAN (Controller Area Network)

Sistema di comunicazione tra sistemi digitali particolarmente diffuso in ambito automobilistico e industriale. Caratterizzato da una massima velocità di trasmissione di 1 Mb/s nella versione standard, è dotato di diverse caratteristiche orientate alla robustezza di comunicazione e affidabilità. Prevede come supporto fisico alla comunicazione tra i diversi moduli, una connessione elettrica adattata agli estremi.

I²C (Inter Integrated Circuit)

Sistema di comunicazione tra diversi circuiti integrati che richiede solo 2 connessioni elettriche oltre al riferimento. Rappresenta una soluzione di grande interesse per la semplicità dell'hardware, per il basso costo energetico e per la disponibilità di driver isolati.

MOS (Metal Oxide Semiconductor)

Basati sull'effetto del campo elettrico su un canale semiconduttore, sono tra i più diffusi transistori oggi usati. Spenti sono in grado di sopportare tensioni significative, di decine o centinaia di volt. Accesi presentano basse resistenze di canale, in funzione delle dimensioni, e sono comunemente usati come interruttori a stato solido.

NTC (Negative Temperature Coefficient)

Resistori costituiti da materiale semiconduttore pesantemente drogato, che presentano un forte coefficiente di temperatura negativo. Per questa loro caratteristica, che li rende sensori di temperatura economici di elevata sensibilità, sono privilegiati nelle applicazioni industriali dove ha particolare importanza la sensibilità e dove la non linearità intrinseca può essere corretta grazie alla presenza di un dispositivo digitale programmabile.

PLD (Programmable Logic Device)

Circuito integrato la cui funzionalità è programmabile in hardware, direttamente intervenendo su interruttori non volatili che determinano le connessioni interne del chip. Trova spesso uso in applicazioni dove è richiesta una elevata affidabilità, perché meno soggetto, rispetto ai comuni processori, agli errori indotti dalle condizioni ambientali.

Curriculum scientifico del gruppo di lavoro impegnato nell'attività.

Il Prof. Roberto Roncella ha conseguito con lode la laurea in Ingegneria Elettronica presso l'Università di Pisa nel 1984. Nel 1989 ha conseguito il titolo di Dottore di Ricerca. Ha poi prestato servizio come borsista del Consiglio Nazionale delle Ricerche (CSMDR, Pisa). Dal 1990 presta servizio presso il "Dipartimento di Ingegneria dell'Informazione: Elettronica, Informatica, Telecomunicazioni" (DEIT) della Facoltà di Ingegneria dell'Università degli Studi di Pisa, prima come Ricercatore e dal 1998 come professore di seconda fascia, ricoprendo gli insegnamenti di Microelettronica ed Elettronica Biomedica. Dal 1993 ha collaborato prima alla formazione e poi allo sviluppo e gestione del Centro per le Tecnologie e Applicazioni Microelettroniche (Centro TEAM) di Pisa Ricerche, Centro di Competenza in Microelettronica finanziato dall'Unione Europea nel quadro della ESPRIT SpecialAction MEPI. Ha ricoperto il ruolo di responsabile scientifico di unità di ricerca dipartimentali nell'ambito di diversi progetti nazionali, con finanziamento da parte del Consiglio Nazionale delle Ricerche (come nel caso del progetto Materiali e Dispositivi per l'Elettronica dello Stato Solido - MADESS II), del Ministero dell'Istruzione, dell'Università e della Ricerca e da fondazioni bancarie. Svolge attività come referee per la rivista internazionale Electronics Letters. Le sue attività di ricerca sono orientate al progetto e collaudo di circuiti integrati ad alta prestazione, quali circuiti per linee di ritardo ad alta risoluzione o circuiti a bassa dissipazione di potenza, e alla proposta di nuove architetture VLSI per l'elaborazione numerica dei segnali. Nell'ambito di ricerche con finanziamento industriale, si occupa della progettazione di sistemi innovativi applicati all'ambito biomedicale e automobilistico, con particolare riferimento alle due ruote. Sulle proprie attività ha pubblicato più di cinquanta lavori su riviste o atti di congressi internazionali.

Federico Baronti si è laureato con lode in Ingegneria Elettronica nel 2001 presso l'Università di Pisa, dove ha conseguito il dottorato di ricerca in Veicoli Terrestri e Sistemi di Trasporto nel 2005. Durante il corso di dottorato, da gennaio a giugno 2004, è stato in visita alla Vanderbilt University (Nashville, TN), dove ha collaborato con il gruppo di ricerca "Radiation Effects and Reliability Group". Dal 2005 al 2011, ha beneficiato di assegni di ricerca e borse di studio post-dottorato presso il Dipartimento di Ingegneria dell'Informazione, dell'Università di Pisa. Da dicembre 2011 è ricercatore non confermato presso lo stesso dipartimento, dove svolge attività di ricerca orientata principalmente allo studio e progetto di sistemi innovativi per il miglioramento delle prestazioni, sicurezza e comfort dei veicoli. Attività più recenti riguardano la modellizzazione di batterie agli ioni di litio e lo sviluppo di sistemi innovativi per il monitoraggio e gestione di pacchi batteria. Relativamente a questo ambito di ricerca è stato invitato, nell'agosto 2011, a svolgere un seminario presso la North Caroline State University ed è organizzatore di due specialsession all'interno delle conferenze ISIE e IECON 2012 organizzate da IEEE Industrial Electronics Society. Altri interessi di ricerca riguardano la progettazione e collaudo di circuiti integrati digitali e mixed-signal e di sistemi di acquisizione ed elaborazione dati in tempo reale e multi-canale. Federico Baronti è coautore di oltre 50 pubblicazioni su riviste internazionali e atti di conferenze e di un brevetto italiano.

Gabriele Fantechi ottiene la laurea specialistica in Ingegneria Elettronica, con lode, nel 2009, presso l'Università di Pisa. E' attualmente al terzo anno del Dottorato di Ricerca in Veicoli Terrestri presso la stessa Università. Svolge attività di ricerca sul tema dei sistemi elettronici per il controllo delle batterie a bordo di veicoli elettrici ed ibridi. Si è occupato del controllo elettronico di motori a combustione interna alimentati ad idrogeno ed ammoniacca, di strumentazione elettronica e acquisizione dati a bordo di veicoli ed imbarcazioni.

Il Prof. Roberto Saletti ha conseguito con lode la laurea in Ingegneria Elettronica presso l'Università degli Studi di Pisa nel 1981. Ha prestato servizio come ricercatore del Consiglio Nazionale delle Ricerche dal 1983 al 1992 presso il "Centro di Studio per Metodi e Dispositivi per Radiotrasmissioni" di Pisa. Nel 1987 è stato visiting scientist presso la Cornell University, Ithaca, New York. Ha prestato servizio dal 1992 al 2001 come professore universitario di ruolo di seconda fascia presso il "Dipartimento di Ingegneria dell'Informazione:

Elettronica, Informatica, Telecomunicazioni" della Facoltà di Ingegneria dell'Università degli Studi di Pisa. Vincitore di concorso per valutazione comparativa, dal 1/09/2001 è professore ordinario di Elettronica presso il medesimo Dipartimento. Dal 2003 è stato responsabile dell'Indirizzo Scientifico-Tecnologico della Scuola di Specializzazione per l'Insegnamento Secondario - SSIS, organizzata congiuntamente dalle tre università toscane di Pisa, Firenze e Siena.

Dal 1993 ha collaborato alla fondazione, sviluppo e gestione del Centro per le Tecnologie e Applicazioni Microelettroniche (Centro TEAM) di Pisa Ricerche, finanziato dall'Unione Europea nel quadro della ESPRIT SpecialAction MEPI. Ha coperto il ruolo di responsabile scientifico di unità di ricerca in progetti quali il Programma di ricerca applicata 5% Microelettronica, il progetto finalizzato del CNR "Materiali e Dispositivi per l'Elettronica dello Stato Solido" (MADESS II) e altri programmi di ricerca di interesse nazionale (PRIN). E' anche responsabile di gruppi per lo svolgimento di ricerche in collaborazione o su commessa di partner industriali quali Piaggio S.p.A., Ferretti Yacht, etc..

Svolge attività come referee dell'Unione Europea per la valutazione di progetti di ricerca e per pubblicazioni internazionali.

Le sue attività di ricerca sono orientate al progetto e collaudo di circuiti integrati ad alta prestazione, quali circuiti per linee di ritardo ad alta risoluzione per la misura di intervalli temporali, di sistemi elettronici per acquisizione dati e applicazioni "automotive", particolarmente per il campo dei veicoli a due ruote e degli yacht da crociera, nonché nella realizzazione di sistemi elettronici per il controllo e il monitoraggio di sistemi di accumulo di energia, in particolare batterie con chimica al litio, i cosiddetti BMS (Battery Management Systems).