

# Ricerca di Sistema elettrico



## **Sviluppo di celle ad eterogiunzione di silicio nel sistema PECVD idoneo per lo scaleup della tecnologia (LA1.20)**

E. Bobeico, A. Citarella, M. Della Noce, M. Ferrara, L. Fusco,  
M. Izzi, L. Lancellotti, C. Malerba, P. Mangiapane,  
L. Martini, Menchini, L. V. Mercaldo, E. Santoro, L. Serenelli,  
I. Usatii, P. Scognamiglio, L. Verdoliva, M. Tucci, P. Delli Venerii

SVILUPPO DI CELLE AD ETEROGIUNZIONE DI SILICIO NEL SISTEMA PECVD IDONEO PER LO SCALEUP DELLA TECNOLOGIA (LA1.20)

E. Bobeico, A. Citarella, M. Della Noce, M. Ferrara, L. Fusco, M. Izzi, L. Lancellotti, C. Malerba, P. Mangiapane, L. Martini, F. Menchini, L. V. Mercaldo, L. Serenelli, I. Usatii, P. Scognamiglio, L. Verdoliva, M. Tucci, P. Delli Veneri

ENEA – TERIN FSD

Giugno 2023

Report Ricerca di Sistema Elettrico

Accordo di Programma Ministero dell’Ambiente e della Sicurezza Energetica - ENEA  
Piano Triennale di Realizzazione 2022-2024

Obiettivo: Decarbonizzazione

Progetto: 1.1 “Fotovoltaico ad alta efficienza”

Linea di attività: LA1.20

Responsabile del Progetto: Paola Delli Veneri, ENEA

Responsabile Linea di Attività: ENEA

Mese inizio previsto: 01

Mese inizio effettivo: 01

Mese fine previsto: 18

Mese fine effettivo: 18

## Indice

1	RISULTATI ATTESI .....	3
2	RISULTATI OTTENUTI.....	3
3	PRODOTTI ATTESI.....	3
4	PRODOTTI SVILUPPATI .....	3
5	ANALISI DEGLI SCOSTAMENTI SU ATTIVITÀ E RISULTATI .....	3
6	SINTESI DELLE ATTIVITÀ SVOLTE .....	4
7	DETTAGLIO DELLE ATTIVITÀ SVOLTE.....	5
8	PUBBLICAZIONI SCIENTIFICHE.....	15
9	EVENTI DI DISSEMINAZIONE .....	15

## 1 Risultati attesi

Messa a punto del processo di realizzazione di celle ad eterogiunzione di silicio di piccola area (tipicamente 2 x 2 cm<sup>2</sup>) con il sistema PECVD Indeotec di recente installazione, utilizzando sia wafer di c-Si flat che wafer testurizzati. Saranno misurate implied-Voc >730 mV su strutture di celle semifinite, ottenute depositando lo strato passivante e il trasportatore di carica su entrambe le superfici del wafer di Si, e si prevede di ottenere dispositivi FV completi con valori di Voc anche maggiori di 710 mV, comprendendo i fenomeni che possono limitare il raggiungimento delle massime tensioni di dispositivo (implied-Voc) al fine di migliorare le prestazioni complessive delle celle. Si prevede inoltre di correlare le tensioni di circuito aperto delle celle con le geometrie di queste ultime con l'obiettivo di comprendere meglio i fenomeni che limitano le prestazioni di celle di piccola area (fondamentali nei laboratori dove si sviluppano nuovi materiali) o la realizzazione di moduli con celle ritagliate (half-cut cells).

## 2 Risultati ottenuti

Sono stati ottenuti i seguenti risultati:

- Implied-Voc >730 mV su strutture di celle semifinite, ottenute depositando lo strato passivante e il trasportatore di carica su entrambe le superfici del wafer di c-Si,
- Celle solari ad eterogiunzione di silicio (SHJ) con valori di Voc anche maggiori di 710 mV, comprendendo i fenomeni che possono limitare il raggiungimento delle massime tensioni di dispositivo (implied-Voc) al fine di migliorare le prestazioni complessive delle celle.
- Correlazione tra tensioni di circuito aperto delle celle e le geometrie di queste ultime con l'obiettivo di comprendere meglio i fenomeni che limitano le prestazioni di celle di piccola area.

## 3 Prodotti attesi

Report tecnico dal titolo "Sviluppo di celle ad eterogiunzione di silicio nel sistema PECVD idoneo per lo scaleup della tecnologia"

## 4 Prodotti sviluppati

Il presente Report tecnico "Sviluppo di celle ad eterogiunzione di silicio nel sistema PECVD idoneo per lo scaleup della tecnologia" - RdS\_PTR22-24\_PR1.1\_048

## 5 Analisi degli scostamenti su attività e risultati

Il lavoro è proceduto secondo le previsioni e le attività pianificate hanno raggiunto gli obiettivi stabiliti. Non si segnalano, quindi, scostamenti tra i risultati attesi e quelli ottenuti.

## 6 Sintesi delle attività svolte

L'attività ha avuto l'obiettivo di sviluppare celle solari ad eterogiunzione di silicio sul nuovo sistema di deposizione PECVD. Sono stati depositati e caratterizzati materiali, stack di materiali e celle solari complete. Sono state misurate implied-Voc, massime tensioni potenzialmente ottenibili dalla cella al netto di perdite per trasporto elettrico, maggiori di 730 mV su celle semifinite (wafer di c-Si con strati passivanti e trasportatori di carica). Sono state completate celle solari con film di AZO o ITO come ossidi trasparenti e conduttivi, misurando una Voc massima di 714 mV.

Si è studiato l'effetto del taglio delle celle solari sulla Voc delle stesse celle. È stato valutato che celle con area maggiore di 25 cm<sup>2</sup> non evidenziano riduzioni della Voc. È stato sviluppato un modello a 3 diodi per simulare gli effetti del taglio delle celle. Un processo di ri-passivazione dei bordi delle celle tagliate consente di ripristinare i valori di Voc e prevenire possibili contaminazioni.

## 7 Dettaglio delle attività svolte

### 7.1 Sviluppo di celle ad eterogiunzione di silicio con nuovo sistema PECVD

La sperimentazione ha riguardato la deposizione di materiali a singolo strato (film sottili di silicio intrinseco e drogati, film di ossidi trasparenti e conduttivi e metalli), degli stack di materiali e delle celle solari ad eterogiunzione di silicio - SHJ (figura 1), che sono stati sottoposti alle caratterizzazioni necessarie al raggiungimento dei target previsti dalla LA.

I film sottili di Si sono stati depositati col nuovo sistema PECVD acquisito alla fine dello scorso triennio in grado di depositare su wafer di c-Si di dimensione M2 [1]. Nella prima fase è stata validata la struttura di cella semifinita realizzata depositando gli stack i/p ed i/n sulle due superfici del wafer di c-Si per valutare la qualità della passivazione su tale struttura. I parametri di deposizione dei film sottile di Si, intrinseco e drogato di tipo p e di tipo n, sono riportati in tabella 1.

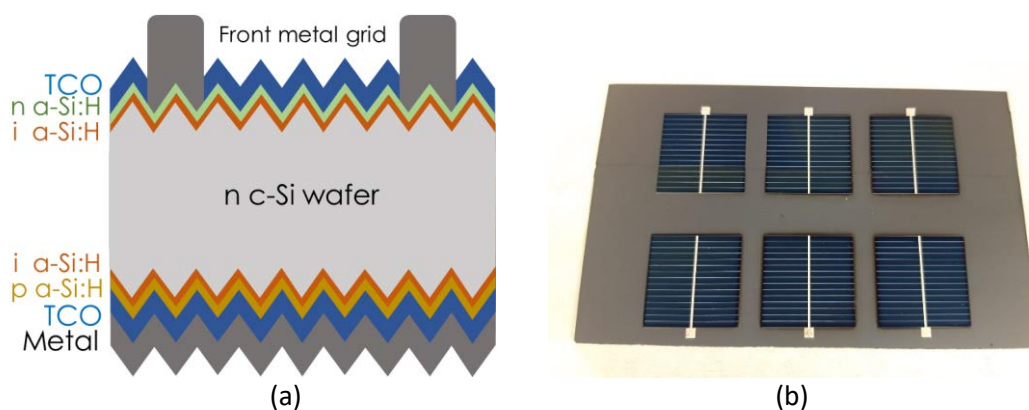


Figura 1: (a) Schema della cella SHJ su wafer di c-Si di tipo n float-zone testurizzato in configurazione con l'emettitore sulla parte posteriore della cella, che significa depositare lo strato trasportatore di lacune sulla parte posteriore del dispositivo. Il vantaggio di questa configurazione risiede nella possibilità di alleviare le richieste elettriche sul TCO frontale della cella, poiché una larga porzione dei portatori maggioritari (elettroni) può essere raccolta lateralmente attraverso lo stesso assorbitore, il wafer n-type di c-Si [2]. La sperimentazione ha contemplato anche la realizzazione di dispositivi con l'emettitore sulla parte frontale della cella per valutare il comportamento complessivo delle differenti configurazioni. Gli spessori dei vari film utilizzati sono: 5 nm per lo strato i a-Si:H, circa 6 nm per lo strato n a-Si:H, 12 nm per lo strato p a-Si:H, 80 nm per gli strati di TCO, 500 nm di Al o Ag per completare il contatto esteso sulla parte posteriore della cella e qualche micron di Al o Ag per le griglie frontali. (b) Immagine di celle SHJ da 2 x 2 cm<sup>2</sup> realizzate su wafer c-Si testurizzato. Diverse celle sono realizzate sull'intero wafer per avere una statistica sull'area di deposizione.

Tabella 1: Parametri per la crescita mediante PECVD dei film di silicio amorfo (a-Si:H) intrinseco e drogati di tipo n e di tipo p utilizzati per la realizzazione degli stack i/n ed i/p sulle due superfici del wafer di c-Si di tipo n. Le condizioni di processo erano state in parte definite nelle attività svolte alla fine dello scorso triennio e l'attività nella prima fase ha verificato la robustezza dei processi/risultati per assicurare alla sperimentazione la necessaria ripetibilità. Lo strato passivante prevede la deposizione di un bistrato i1+i2. Il primo layer (i1) è cresciuto senza diluizione di idrogeno per evitare un processo di epitassia che sarebbe deleterio per la passivazione [3], e il secondo strato (i2) è ottenuto con una diluizione di H<sub>2</sub> tale da poter fornire quell'idrogeno necessario a passivare i difetti della superficie del wafer.

Film sottile di Si	SiH <sub>4</sub> (sccm)	PH <sub>3</sub> (sccm)	TMB (sccm)	H <sub>2</sub> (sccm)	p (mbar)	P (W)	Tempo (s)	Spessore (nm)
i1	170	-	-	-	1.6	150	2.2	2.7
i2 (intrinseco)	25	-	-	800	2.2	50	33	3.0
p a-Si:H	50	-	75	-	1.6	40	39	12
n a-SiH	25	82	-	17	1.6	40	35	6.6

\*PH<sub>3</sub> e TMB diluiti al 2% in H<sub>2</sub>

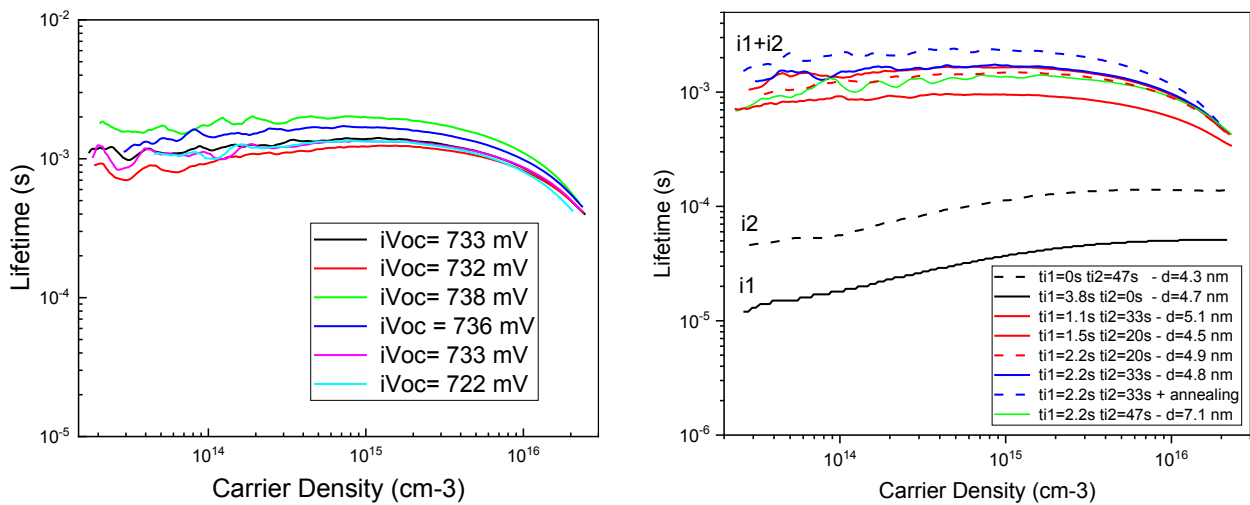


Figura 2. (a) Misura del tempo di vita dei portatori minoritari (lifetime) in funzione della densità dei portatori fotogenerati valutato mediante tecnica Quasi Steady State Photo-Conductance Decay (QSSPCD) (WCT-120, Sinton Consulting) sulle strutture di cella seminfinita del tipo n-a-Si:H/i-a-Si:H/c-Si/i-a-Si:H/p-a-Si:H (la struttura può essere visualizzata in figura 1, escludendo gli strati di TCO e i metalli). Dalla misura del lifetime è possibile estrarre la cosiddetta implied-Voc (iVoc - valori riportati nella legenda) che rappresenta la tensione massima potenzialmente ottenibile dalla cella al netto di perdite per trasporto elettrico; (b) Misure del lifetime eseguite dopo la deposizione su entrambe le superfici del wafer di c-Si del solo strato passivante in silicio amorfo (i-a-Si:H) da cui si evidenzia come i singoli strati intrinseci di a-Si:H indicati con i1 e i2 in tabella 1 singolarmente non assicurano, come atteso, un'adeguata passivazione. La sperimentazione condotta con una combinazione dei due strati al variare dei tempi di processo, che implica piccole differenze di spessore dei layer i1 e i2, non evidenzia grandi variazioni in termini di lifetime che si attesta intorno a valori di 1-2 ms in corrispondenza della densità di portatori minoritari pari a  $5 \times 10^{15} \text{ cm}^{-3}$ .

La figura 2a, dove è possibile vedere le implied-Voc per alcune delle strutture realizzate, evidenzia la ripetibilità dei processi sviluppati. Infatti, su diversi run di fabbricazione sono state misurate i-Voc simili che hanno raggiunto valori  $>730 \text{ mV}$ , valore atteso tra i risultati della presente LA.

Sono stati realizzati diversi run di fabbricazione di celle SHJ da  $2 \times 2 \text{ cm}^2$  secondo lo schema di figura 1. Parte delle celle sono state completate per essere illuminate dallo strato n (emettitore sul back – EB) e parte dallo strato p (emettitore sul front EF), in modo da valutare le prestazioni delle due diverse architetture. In figura 3 sono riportate le curve caratteristiche J-V delle celle SHJ ottenute in uno dei run.

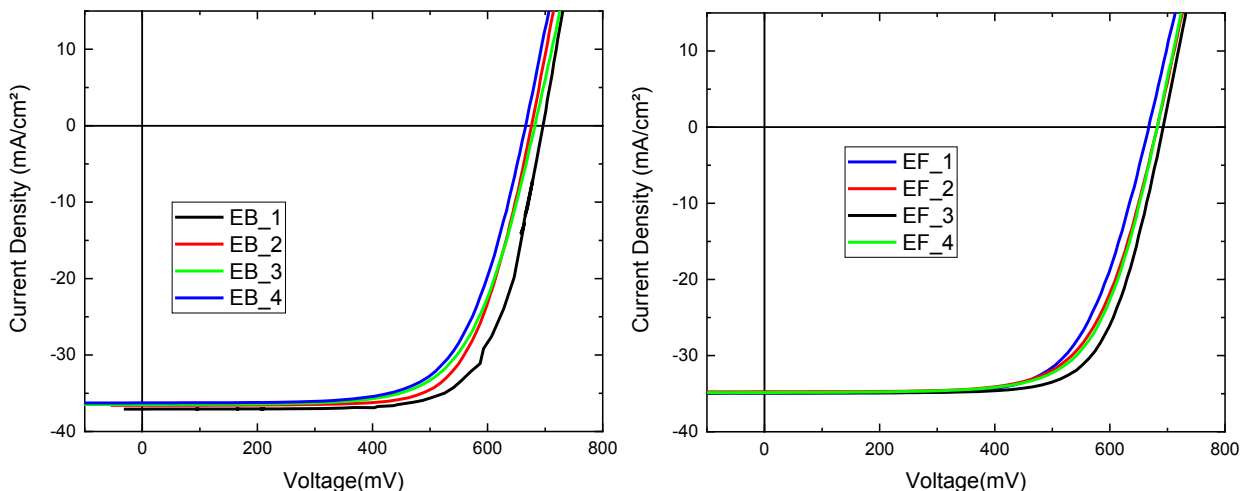


Figura 3. (a) Curve caratteristiche J-V di celle SHJ realizzate secondo lo schema di Figura 1, in questo caso la cella viene illuminata dallo strato sottile di silicio di tipo n e il cosiddetto emettitore, strato di silicio di tipo p, è posizionato sulla parte posteriore del dispositivo (emitter sul back – EB) oppure (b) Curve JV di celle ottenute illuminando la cella dallo strato di tipo p (emitter sul front – EF).

Tabella 2. Parametri fotovoltaici valutati per le celle in configurazione emitter sul back (EB) ed emitter sul front (EF) a partire dalle curve caratteristiche di figura 3.

Cella con emitter sul back (EB) o sul front (EF)	V <sub>oc</sub> (mV)	J <sub>sc</sub> (mA/cm <sup>2</sup> )	FF (%)	Efficienza (%)
EB_1	698	37.0	72.7	18.8
EB_2	677	36.6	71.7	17.4
EB_3	683	36.5	67.2	16.8
EB_4	666	36.3	67.8	16.8
EF_1	668	34.9	67.7	15.8
EF_2	683	34.7	67.7	16.1
EF_3	694	34.9	71.5	17.3
EF_3	683	34.8	68.6	16.3

La tabella 2 riassume i parametri fotovoltaici estratti dalle curve J-V di figura 3: le variazioni in termini di Voc e FF osservate per le due differenti tipologie di cella, EB ed EF, potrebbero essere determinate da possibili disomogeneità morfologiche della superficie del wafer che possono determinare locali variazioni della qualità della passivazione o da possibili disomogeneità dello strato di AZO utilizzato in questi esperimenti come TCO. Le correnti delle celle EB risultano più alte rispetto a quelle delle celle EF a causa sia della riduzione dell'assorbimento parassita dello strato n a-Si:H, più sottile rispetto allo strato p a-Si:H, sia della migliore raccolta delle cariche quando si utilizzi la configurazione di cella EB, come confermato dalle misure di efficienza quantica non mostrate in questo documento.

Dopo questi primi test di fabbricazione dei dispositivi, si è valutato l'utilizzo di due differenti tipologie di TCO, AZO e ITO. Per fare ciò strutture del tipo n/i/c-Si/i/p realizzate su un intero wafer testurizzato sono state divise in più parti che sono state poi completate in configurazione EB con differenti combinazioni di TCO. Per l'ITO sono state considerate due differenti potenze, 400 W (ITO\_L) e 180 W (ITO\_H) per valutare l'effetto di questo parametro sulle prestazioni delle celle. Infatti, il processo di sputtering induce un danno alla passivazione imputabile al bombardamento ionico, dipendente da parametri quali potenza e pressione del processo, e/o all'esposizione ai fotoni del plasma, il cui effetto sarebbe così legato al tempo di deposizione. Tale degrado è generalmente reversibile con un trattamento termico post-sputtering di circa 30 minuti a 180°C. L'utilizzo di una potenza di deposizione più bassa per l'ITO è stato considerato sia per valutare possibili effetti benefici sulla passivazione del wafer, sia per un potenziale miglior comportamento ottico nell'IR dell'ITO depositato a bassa potenza sulla base di studi svolti in precedenza [1].

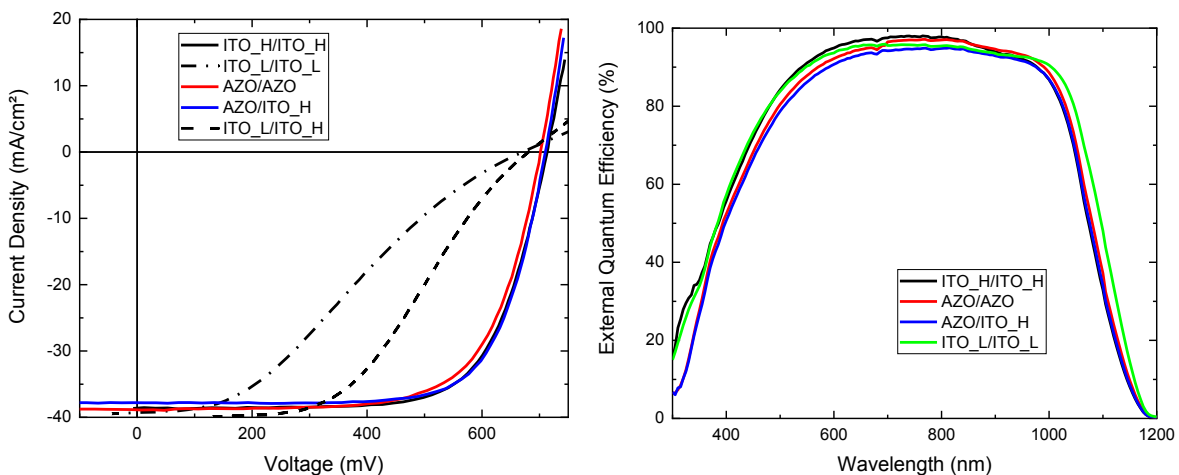


Figura 4. (a) Curve J-V e (b) curve di efficienza quantica esterna (EQE) di celle SHJ realizzate con differenti combinazioni di TCO (AZO oppure ITO depositato ad alta potenza, 400 W, e bassa potenza, 180W). L'utilizzo di ITO a bassa potenza (ITO\_H) determina la comparsa di una forma ad "S" nelle relative curve J-V (curve tratteggiate) causata dalla presenza di una ulteriore giunzione nel dispositivo, mentre per le altre combinazioni di TCO le curve JV sono abbastanza simili (linee continue).

Tabella 3: Parametri FV delle celle SHJ con varie combinazioni di TCO estratte dalle curve JV di figura 4.

TCO(Front)/TCO(back)	V <sub>oc</sub> (mV)	J <sub>sc</sub> (mA/cm <sup>2</sup> )	FF (%)	Efficienza (%)
ITO_H/ITO_H	713	38.6	70.1	19.3
ITO_L/ITO_L	671	39.3	31.2	8.2
ITO_L/ITO_H	681	39.5	47.9	13.1
AZO/AZO	702	38.9	68.3	18.6
AZO/ITO_H	711	37.8	71.9	19.3

Dalla figura 4(a), che mostra le curve JV delle celle SHJ, si vede che l'ITO a bassa potenza determina la comparsa di un controdiodo nella caratteristica JV, tanto più forte quando questa tipologia di ITO sia utilizzato su entrambe le superfici. Dato che il rate di deposizione dell'ITO si riduce con la potenza di sputtering, il danno riscontrato sulle celle sembrerebbe legato al maggior tempo necessario alla deposizione degli 80 nm di ITO\_L e quindi determinato dall'effetto della luce del plasma di processo. Negli altri casi le celle hanno mostrato buone prestazioni (tabella 3) con efficienze intorno al 19%. La Voc ha raggiunto 711mV per la cella ottenuta con AZO sul font e 713 mV nel caso della cella con ITO a potenza maggiore (ITO\_H) su entrambi i lati della cella, dimostrando così uno dei risultati attesi dalla LA1.20 (Voc>710 mV).

Per quanto riguarda le correnti, valori di Jsc leggermente maggiori sono stati ottenuti con l'ITO a bassa potenza, grazie probabilmente al suo minore assorbimento, come confermato anche dalle misure di EQE (figura 4b). Nel dettaglio, dalle curve EQE si nota una migliore risposta per le celle con ITO nella parte frontale, mentre l'utilizzo di ITO a bassa potenza consente di migliorare la risposta della cella nella regione IR dello spettro.

La figura 5 mostra, per le differenti configurazioni di TCO utilizzato sul front e sul back delle celle, la differenza tra la Voc misurata sulle celle SHJ finite e la i-Voc, massima tensione potenzialmente ottenibile dal dispositivo, misurata a valle della deposizione dei TCO.

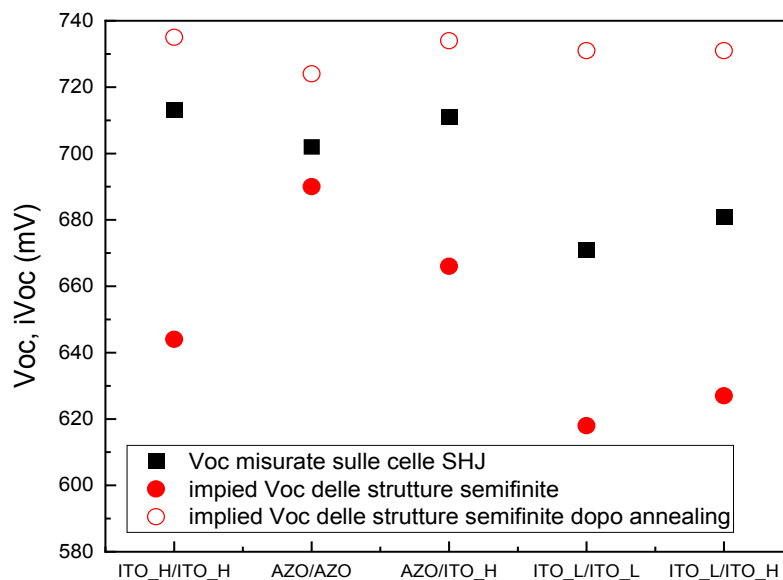


Figura 5. Valori di implied-Voc (massima tensione di circuito aperto ottenibile dalla cella), valutati a valle della deposizione del TCO (strutture del tipo TCO/n/i/c-Si/i/p/TCO) prima e dopo il trattamento di annealing (30 min a 180°C) necessario per riparare il danneggiamento alla passivazione indotto dal processo di sputtering, e valori della Voc misurati sulle celle SHJ completate con i contatti metallici per le varie combinazioni di TCO utilizzati sul front e sul back della cella. Il valore migliore di i-Voc a valle del trattamento termico pari a 735 mV è stato valutato sulla cella semifinita completata con ITO\_H/ITO\_H. Nel caso di utilizzo di ITO\_L su una sola delle facce del wafer o su entrambe le superfici, i dati di figura evidenziano un forte gap tra la massima tensione ottenibile dalla cella e quella realmente misurata (circa 50 mV), ulteriore segnale di problemi di trasporto dei dispositivi già rilevati dalle misure JV, mentre le celle con migliori prestazioni hanno evidenziato un delta di circa 20 mV.

La differenza tra l'i-Voc e la Voc realmente ottenuta sulla cella finita è dell'ordine di 20 mV quando nelle celle siano utilizzati film di AZO o di ITO ad alta potenza, mentre sale a valori >50 mV nel caso di utilizzo di ITO a bassa potenza. Questa rilevante differenza conferma la presenza di problemi di trasporto dei portatori maggioritari per le celle con l'ITO\_L, già evidenti dalle misure JV. In generale è necessario migliorare la selettività del trasporto nelle celle, agendo anche sugli strati drogati, con l'obiettivo di ridurre al minimo il gap tra Voc e i-Voc.

Un'altra serie di esperimenti è stata condotta per verificare ulteriormente i risultati osservati. In questo caso le celle con i vari TCO sono state completate sul wafer intero mediante opportune maschere utilizzate per realizzare i contatti metallici, evitando di tagliare il wafer in pezzi prima della deposizione del TCO; l'operazione di taglio potrebbe, infatti, peggiorare la passivazione a causa della presenza dei bordi del taglio non passivati, riducendo, così, la Voc finale del dispositivo. Le celle sono state completate con le seguenti combinazioni di TCO: ITO ad alta potenza su entrambi i lati, combinazione che ha determinato i risultati migliori in termini complessivi, AZO sia sulla parte frontale che su quella posteriore, ITO ad alta potenza sul front e AZO sul back, combinazione non testata in precedenza che però è sembrato utile considerare visto il migliore comportamento ottico rilevato sulla cella con ITO sul front e, infine, si è voluto testare nuovamente l'ITO a bassa potenza sulla parte frontale della cella, inserendo un buffer iniziale di ITO a 400 W (ITObi) per provare a migliorare il contatto all'interfaccia (n) a-Si:H/TCO. La figura 6 e la tabella 4, dove sono riportate rispettivamente le curve JV e parametri fotovoltaici delle celle SHJ, non evidenziano informazioni aggiuntive rispetto a quanto osservato in precedenza: si osserva una Voc massima di 714mV e si confermano i problemi elettrici legati all'utilizzo dell'ITO a bassa potenza.

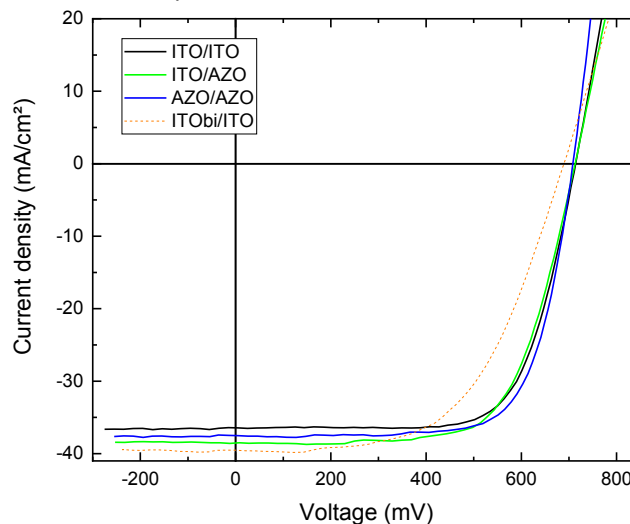


Figura 6. Curve JV di dispositivi completati con differenti combinazioni di TCO. In questo esperimento l'ITO è stato depositato ad alta potenza (400W), solo in un caso sul front è stato utilizzato un bistrato di ITO (ITObi), ottenuto depositando i primi 20 nm a 180W e i successivi 60 nm a 400 W.

Tabella 4 Parametri FV delle celle SHJ con varie combinazioni di TCO estratte dalle curve J-V di figura 6.

TCO(Front)/TCO(back)	Voc	Jsc	FF	Eff
ITO/ITO	710	38.1	70.3	19.0
ITO/AZO	714	38.5	68.0	18.5
AZO/AZO	709	37.5	72.0	18.5
ITObi/ITO	684	39.1	54.1	14.5

Sono stati poi effettuati test preliminari di passivazione su wafer di c-Si flat, utili per gli studi sulle celle tandem perovskite/Si. La figura 6a riporta le misure di lifetime misurate dopo la deposizione del passivante sul c-Si, mentre nella figura 6b sono riportate le curve JV delle celle completate. I risultati preliminari sono incoraggianti, ma bisognerà ottimizzare l'intera struttura agendo ancora sui processi di tutti i film sottili utilizzati.

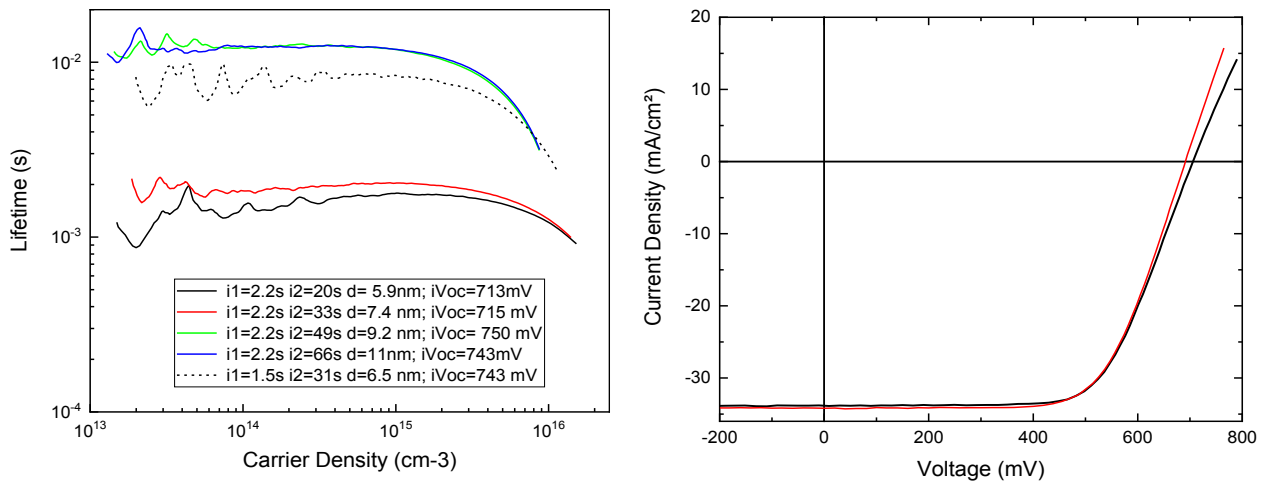


Figura 7. (a) Misura del tempo di vita dei portatori minoritari valutato dopo la deposizione del film passivante di a-Si:H su entrambe le facce del wafer di c-Si di tipo flat e (b) curve JV di alcune celle SHJ completate su wafer di c-Si flat. In questa prima fase si è studiato l'effetto dello spessore complessivo del bistrato ( $i_1+i_2$ ) agendo principalmente sul tempo di deposizione dello strato  $i_2$  e in un caso riducendo il tempo di deposizione dello strato  $i_1$ . Sono stati raggiunti valori del lifetime fino a 10 ms per i campioni più spessi. I test di realizzazione delle celle hanno evidenziato delle prestazioni incoraggianti con efficienze intorno al 16%. Tuttavia, si notano dalle curve JV dei leggeri controdiodi, sintomo di problemi di trasporto correlabili alla qualità delle interfacce. Sarà quindi necessario ottimizzare i processi di deposizione dei film sottili di silicio per meglio adattarli alla morfologia superficiale dei wafer di c-Si flat.

## 7.2 Effetti sulla tensione di circuito aperto di ricombinazione ai bordi di celle solari SHJ

Per analizzare il rapporto tra tensioni di circuito aperto e dimensioni e geometrie di piccole celle solari utili agli studi in corso nel progetto ma anche nell'ottica di realizzare moduli FV con celle ritagliate (half-cut cells), si è considerata una cella SHJ commerciale con emitter sul back realizzata su wafer di c-Si di tipo n, con una griglia a 4 busbars e fingers da  $70\ \mu\text{m}$  interspaziati di 1.5 mm. Il taglio in celle più piccole è avvenuto incidendo il silicio con una punta diamantata, sfruttando l'orientazione cristallografica, generando, così, un taglio pulito e netto, senza centri di ricombinazione aggiuntivi se non quelli dovuti alla creazione di un bordo privo di passivazione. Sono state ottenute celle quadrate e rettangolari secondo quanto riportato in tabella 5, avendo cura di produrre campioni senza il busbar, in modo da ridurre l'ombreggiamento e ottenere campioni paragonabili. Le  $V_{oc}$  e le caratteristiche J-V in dark sono state misurate subito dopo il taglio e dopo 6 mesi di conservazione in buio, a temperatura ambiente e in aria. Nelle figure 8a e 8b sono riportati i valori di  $V_{oc}$  (quadrati blu) dopo il taglio (as-cut) in funzione di area (A) e perimetro (P) rispettivamente.

Tabella 5. Dimensioni e forma dei campioni tagliati;  $V_{oc}$  misurate subito dopo il taglio e dopo 6 mesi.

Lato 1 (cm)	Lato 2 (cm)	Quadro/ Rettangolo	Perimetro (cm)	Area ( $\text{cm}^2$ )	Perimetro/Area ( $\text{cm}^{-1}$ )	$V_{oc}$ as-cut (mV)	$V_{oc}$ 6 Mesi (mV)
15.6	15.60	Q	62.40	243.36	0.256	731	731
5.14	10.12	R	30.52	52.02	0.587	731	--
4.73	10.08	R	29.62	47.68	0.621	731	726
5.14	5.01	Q	20.30	25.75	0.788	731	728
2.49	5.10	R	15.18	12.70	1.195	727	725
2.63	2.61	Q	10.48	6.86	1.527	728	723
1.30	2.61	R	7.82	3.39	2.305	720	715
1.19	2.61	R	7.60	3.11	2.447	722	--
1.19	1.31	Q	5.00	1.56	3.207	718	708
0.64	1.19	R	3.66	0.76	4.806	700	694
0.64	0.58	Q	2.44	0.37	6.573	694	673
0.40	0.40	Q	1.60	0.16	10.000	667	665
0.22	0.64	R	1.72	0.14	12.216	661	--

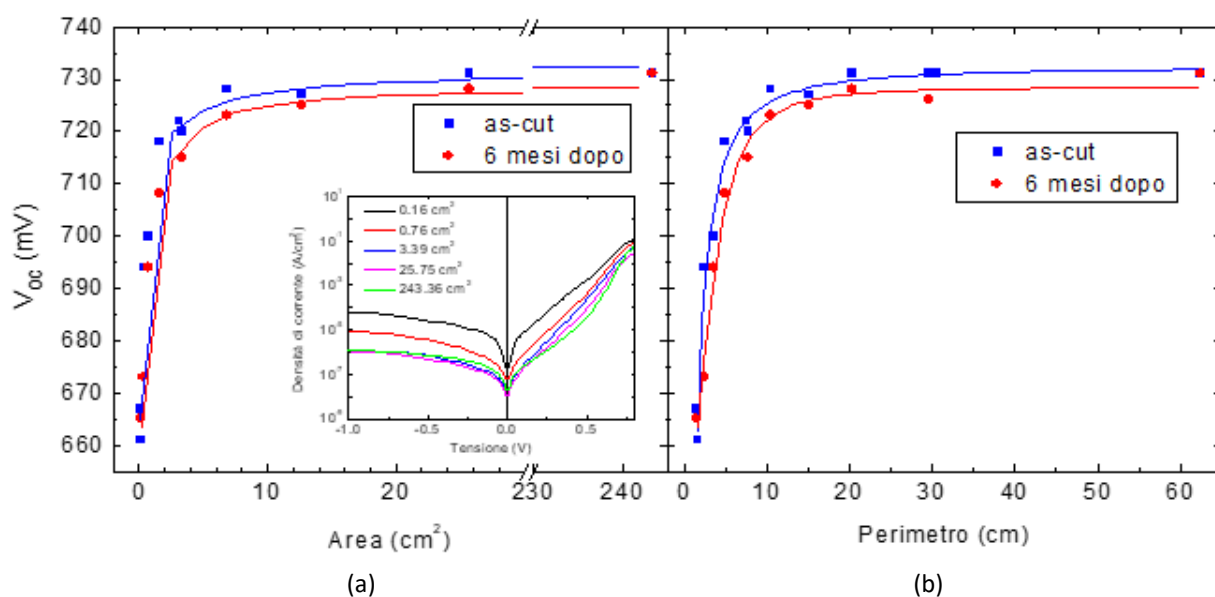


Figura 8. Valori di tensione di circuito aperto,  $V_{oc}$ , dei campioni di Tabella I in funzione di (a) area e (b) perimetro. Sono riportati in blu i valori di  $V_{oc}$  misurati dopo il taglio (as-cut) e in rosso quelli misurati dopo 6 mesi. Le linee sono una guida per gli occhi. Tutti i valori seguono l'andamento indipendentemente dalla forma geometrica, quadrata o rettangolare, dei campioni. Nell'inserto di (a) sono riportate le  $J$ - $V$  al buio di alcuni campioni selezionati, da cui si nota che al diminuire dell'area la corrente di ricombinazione cresce, specialmente in bassa iniezione, a causa della ricombinazione sui bordi non passivati della cella in silicio.

Entrambe le curve mostrano lo stesso andamento. Si osserva che riducendo l'area da 243.36 a 25  $cm^2$  non ci sono variazioni apprezzabili di tensione. Al di sotto di 25  $cm^2$  e fino a 6  $cm^2$  la  $V_{oc}$  inizia a decrescere lentamente, poi si assiste ad un rapido cambio di derivata che porta la tensione ad un valore pari al 90% del valore iniziale per una cella di 0.14  $cm^2$ . Un andamento simile della  $V_{oc}$  si osserva per i valori di tensione misurati dopo 6 mesi (pallini rossi nelle figure), ma con valori più bassi, eccetto per la cella intera, che mantiene i bordi passivati. Questo dà forza alla tesi che la diminuzione di  $V_{oc}$  dipenda dalla ricombinazione sulla superficie dei bordi, che al passare del tempo peggiora per la crescita di ossido nativo e/o per l'adsorbimento di contaminanti.

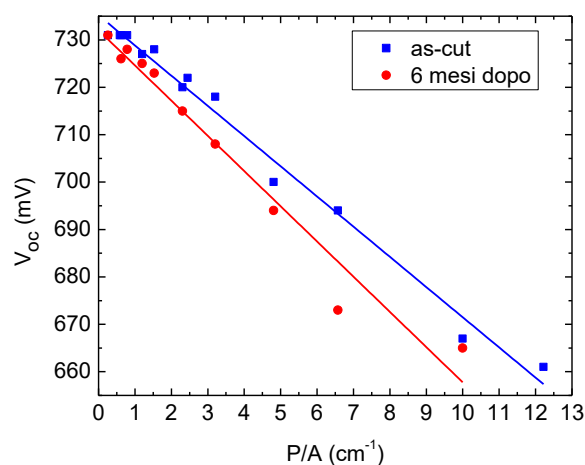


Figura 9. Andamento dei valori di  $V_{oc}$  in funzione del rapporto perimetro/area ( $P/A$ ). Tutti i valori seguono l'andamento indipendentemente dalla forma geometrica, quadrata o rettangolare, dei campioni.

Graficando i valori di  $V_{oc}$  in funzione della grandezza  $P/A$  (figura 9) si nota un andamento decrescente sostanzialmente lineare. Il comportamento lineare evidenziato in figura 9 è abbastanza inatteso, anche se precedentemente osservato per celle ad omogiunzione [4]. Infatti, la  $V_{oc}$  dipende dall'area della cella attraverso la corrente (ovvero la densità di corrente moltiplicata per l'area), con cui è in relazione logaritmica:

$$V_{oc} = \frac{nkT}{q} \ln \left( \frac{I_{sc}}{I_0} - 1 \right) \quad (\text{Eq. 1})$$

Per evidenziare la correlazione tra la  $V_{oc}$  e il rapporto  $P/A$  si può rappresentare la cella partendo da un modello a due diodi [5] e aggiungendone un terzo per descrivere la ricombinazione sui bordi della cella tagliata. L'area di bordo dove la ricombinazione produce degli effetti si estende dal perimetro verso l'interno della cella per una distanza pari alla lunghezza di Debye ( $L_D$ ), quindi con area  $E = P \times L_D$  (figura 10).

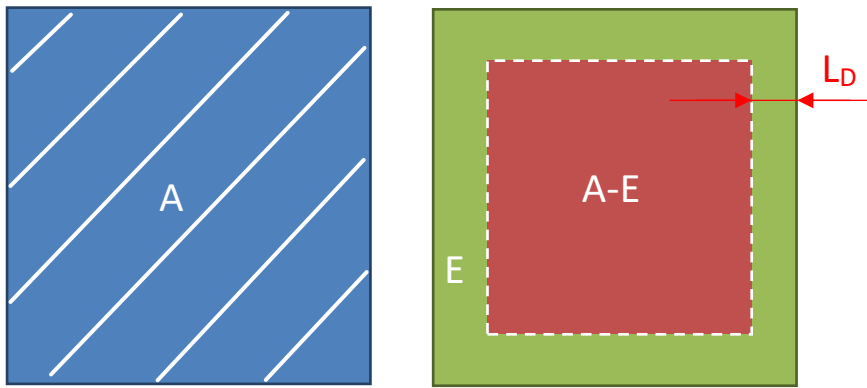


Figura 10. Descrizione grafica delle tre regioni individuate per modellizzare la cella. A=area complessiva; E=area laterale dove ha luogo la ricombinazione più forte,  $L_D$ =lunghezza di Debye.

La cella può considerarsi composta dalle seguenti tre regioni (figura 10):

- 1) Il dispositivo di area complessiva  $A$ , che è utilizzata per calcolare la  $J_{sc}$  e dove è individuata la giunzione ideale, descritta dal primo diodo con parametri  $J_{01}$   $n_1$ .
- 2) L'area centrale della cella ( $A-E$ ), dove i centri di ricombinazione interni al silicio sono dominanti, descritta da un secondo diodo con  $J_{02}$  and  $n_2$ .
- 3) L'area  $E$  dove ha luogo la ricombinazione più forte, descritta da un terzo diodo con  $J_{03}$  and  $n_3$ .

Secondo questo modello la corrente della cella può essere espressa come in Eq. 2, in cui l'ultimo termine lineare tiene conto delle perdite dovute al flusso di corrente nella resistenza di shunt della cella (Eq. 3). La  $I_{SH}$  dipende da  $R_{SH}$ , espressa in  $\Omega$ , che si può considerare come un parallelo tra due contributi, uno dovuto alla parte centrale ( $A-E$ ) e uno indicato come  $R'_{SH}$ , dovuto all'area di bordo  $E$ . Dato che quest'ultimo contributo è dominante, si può dire che la corrente della resistenza di shunt nella parte centrale sia nulla e quindi tutta la corrente di shunt passa attraverso  $R'_{SH}$  (Eq. 4).

$$I = J_{sc}A - J_{01}A \left\{ e^{\frac{qV}{n_1 kT}} - 1 \right\} - J_{02}(A - E) \left\{ e^{\frac{qV}{n_2 kT}} - 1 \right\} - J_{03}E \left\{ e^{\frac{qV}{n_3 kT}} - 1 \right\} - J_{SH}A \quad (\text{Eq. 2})$$

$$I_{SH} = \frac{V_{oc}}{R_{SH}} = J_{SH}A \quad (\text{Eq. 3})$$

$$I_{SH} = J_{SH}A = \frac{V}{R_{SH}} \approx J_{SH}E = \frac{V}{R'_{SH}}, \text{ da cui } J_{SH} = \frac{V}{E R'_{SH}}. \quad (\text{Eq. 4})$$

In condizioni di circuito aperto ( $I=0$ ,  $V=V_{oc}$ ), dividendo l'Eq. 2 per  $A$  e considerando l'Eq. 4, si ottiene l'Eq. 5. Sostituendo nell'Eq. 5 la variabile  $x = P/A$  e assumendo che le celle siano quadrate (dato che come visto non ci sono differenze nella tendenza per geometria), ossia  $A = \left(\frac{P}{4}\right)^2$ , si ottiene l'Eq. 6 dove  $E = \frac{16L_D}{x}$  e  $A = \frac{16}{x^2}$ .

$$0 = J_{SC} - J_{01} \left\{ e^{\frac{qV_{OC}}{n_1 kT}} - 1 \right\} - J_{02} (1 - E/A) \left\{ e^{\frac{qV_{OC}}{n_2 kT}} - 1 \right\} - J_{03} E/A \left\{ e^{\frac{qV_{OC}}{n_3 kT}} - 1 \right\} - \frac{V_{OC}}{E R'_{SH}} \quad (\text{Eq. 5})$$

$$J_{SC} = J_{01} \left\{ e^{\frac{qV_{OC}}{n_1 kT}} - 1 \right\} + J_{02} (1 - x L_D) \left\{ e^{\frac{qV_{OC}}{n_2 kT}} - 1 \right\} + J_{03} x L_D \left\{ e^{\frac{qV_{OC}}{n_3 kT}} - 1 \right\} + \frac{V_{OC}}{R'_{SH} 16 L_D} x. \quad (\text{Eq. 6})$$

In questa forma l'ultimo termine lineare in  $x$ , che esprime lo shunt sui bordi, è meno influente del terzo termine che descrive la ricombinazione ai bordi, il che vuol dire che il terzo diodo ha una corrente di ricombinazione maggiore del resto del dispositivo, dando il maggior contributo nella riduzione della  $V_{oc}$ . D'altra parte, in corto circuito la giunzione ricombinate è inattiva, con una alta resistenza limitata da  $R'_{SH}$ . L' Eq. 6 è una equazione trascendente, con otto parametri, dove la  $V_{oc}$  e la variabile  $x$  sono collegate per produrre la  $J_{sc}$  della cella. Utilizzando il modello numerico del simplesso di Nelder-Mead [6] è stato possibile individuare gli otto parametri in modo che l'Eq. 6 desse come risultato la corrente di corto circuito della cella  $J_{sc}=40 \text{ mA/cm}^2$  per ogni coppia  $(x_i, V_{OCi})$  entro il range dei dati riportati in figura 9. Come risultato si ottiene un trend lineare, in buon accordo con la distribuzione dei valori di  $V_{oc}$  riportata in figura 9. I parametri riportati in tabella 6 riproducono esattamente i due andamenti di figura 9. La soluzione simultanea dell'Eq. 6 per tutte le coppie di  $V_{oc}$  e  $x$  dà prova della robustezza del modello e degli otto parametri individuati nella regione di significato pratico di  $P/A$ .

Tabella 6. Parametri che risolvono l'Eq. 6 per gli andamenti di  $V_{oc}$  vs  $P/A$  riportati in Figura 9.

	$J_{01}$ (A/cm <sup>2</sup> )	$n_1$	$J_{02}$ (A/cm <sup>2</sup> )	$n_2$	$J_{03}$ (A/cm <sup>2</sup> )	$n_3$	$L_D$ (μm)	$R_{SH}$ (kΩ)
As cut	$2.86 \cdot 10^{-13}$	1.114	$3.91 \cdot 10^{-12}$	1.335	$5.29 \cdot 10^{-7}$	1.880	33.2	7.62
6 mesi dopo	$2.86 \cdot 10^{-13}$	1.114	$5.34 \cdot 10^{-12}$	1.335	$5.55 \cdot 10^{-7}$	1.900	46.7	4.47

È interessante osservare che il valore molto basso della lunghezza di Debye ricavata conferma che, quando l'area del dispositivo è sufficientemente estesa, la ricombinazione sulla regione di bordo non è particolarmente influente sulla  $V_{oc}$  della cella. Tuttavia, vale la pena osservare che trascorsi i 6 mesi dal taglio si evidenzia un maggiore contributo nella ricombinazione ( $J_0$  e  $n$  hanno valori più alti per il secondo e terzo diodo). Inoltre la resistenza di shunt nell'ultimo termine è più bassa nei campioni invecchiati. Mentre da un lato il peggioramento dei parametri per il terzo diodo non destano troppa sorpresa per via della ossidazione nativa al bordo o per l'adsorbimento di contaminanti, l'incremento della  $J_{02}$ , che è collegato alla parte centrale della cella, implica che può anche avvenire una diffusione di tali contaminanti verso l'interno della cella, aumentando la ricombinazione, con conseguenze ignote sull'affidabilità nel tempo.

Per analizzare questo aspetto sono state selezionate delle celle tagliate di area  $1.6 \text{ cm}^2$ , a cui sono stati passivati di nuovo i bordi con silicio amorfo, depositato a temperatura di  $200 \text{ °C}$  e  $250 \text{ °C}$ . La  $V_{oc}$  delle due celle è stata misurata subito dopo il taglio e dopo 6 mesi. In figura 11 si può osservare come la  $V_{oc}$  di entrambe le celle dopo la passivazione dei bordi sia cresciuta dello 0.7% rispetto al valore misurato dopo il taglio. La cosa interessante è che 6 mesi dopo le  $V_{oc}$  di entrambe sono rimaste piuttosto stabili, anche se quella passivata con silicio amorfo a  $250 \text{ °C}$  ha mostrato un lieve decremento della  $V_{oc}$ . Questo esperimento ha confermato la necessità di proteggere il bordo delle celle tagliate, quando molto piccole, per prevenire la diffusione di contaminanti adsorbiti al bordo.

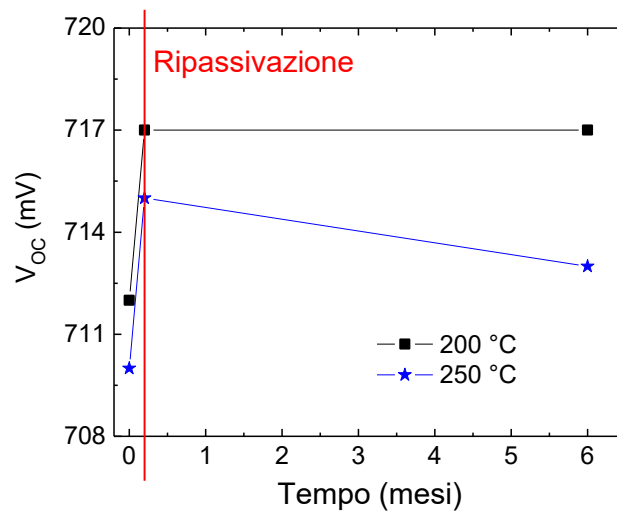


Figura 11. Evoluzione nel tempo dei valori di Voc nelle celle tagliate dopo la ripassivazione dei bordi con silicio amorfo depositato a due temperature. La linea rossa verticale indica il momento della ripassivazione.

### Bibliografia

- [1] M. Della Noce et al, Definizione di processi e materiali per la realizzazione di celle ad eterogiunzione di silicio, Report RdS/PTR(2021)322
- [2] Hao Lin, et al, Silicon heterojunction solar cells with up to 26.81% efficiency achieved by electrically optimized nanocrystalline-silicon hole contact layers, <https://doi.org/10.1038/s41560-023-01255-2>
- [3] Hiroyuki Fujiwara; Michio Kondo, Impact of epitaxial growth at the heterointerface of a-SiH/c-Si solar cells, Appl. Phys. Lett. 90, 013503 (2007), DOI 10.1063/1.2426900]
- [4] Cuevas, A., Eguren, J., Sanchez, E., Cid, M., 1981. Influence of the Junction Area to Edge Area Ratio on the Open-circuit Voltage of Silicon Solar Cells. IEEE T. Electron Dev., 28 (12), 1554-1555.
- [5] Yahya-Khotbehsara, A., Shahhoseini, A., 2018. A fast modeling of the double-diode model for PV modules using combined analytical and numerical approach. Sol. Energy, 162, 403-409.
- [6] Nelder, J. A., Mead, R., 1965. A Simplex Method for Function Minimization. The Computer Journal, 7 (4), 308-313.

## 8 Pubblicazioni scientifiche

Luca Serenelli, Luca Martini, Francesca Menchini, Massimo Izzi, Mario Tucci, Open circuit voltage reduction due to recombination at the heterojunction solar cell edge, *Solar Energy*, Volume 258, 2023, Pages 2-7. <https://doi.org/10.1016/j.solener.2023.04.027>

## 9 Eventi di disseminazione

- Ilaria Maticena, Laura Lancellotti, Eugenia Bobeico, Nicola Lisi, Paola Delli Veneri, Evaluation of HNO<sub>3</sub> Doping in Graphene/Silicon Solar Cells by Means of Capacitance - Voltage Curves and Impedance Spectroscopy - WCPEC8 (Settembre 2022 – Milano) Poster presentation
- M. Della Noce, E. Bobeico, L. Lancellotti, L. V. Mercaldo, I. Usatii and P. Delli Veneri, Dopant-Free Carrier-Selective Contacts for Si Heterojunction Solar Cells, *SiliconPV 2023* (Aprile 2023, Delft (NL) - Poster presentation