



Ricerca di Sistema elettrico

Studio, mediante simulazioni numeriche,
delle caratteristiche statiche e dinamiche
di un MOSFET in 4H-SiC dimensionato per
l'utilizzo in SMPPT fotovoltaici

F.G. Della Corte, R. Carotenuto, G. Graditi, F. Pezzimenti, S. Rao



STUDIO, MEDIANTE SIMULAZIONI NUMERICHE, DELLE CARATTERISTICHE STATICHE E DINAMICHE DI UN MOSFET IN 4H-SiC DIMENSIONATO PER L'UTILIZZO IN SMPPT FOTOVOLTAICI

F.G. Della Corte, R. Carotenuto, F. Pezzimenti, S. Rao (Università degli Studi Mediterranea di Reggio Calabria - Dipartimento di Ingegneria dell'Informazione, delle Infrastrutture e dell'Energia Sostenibile)
G. Graditi (ENEA)

Settembre 2016

Report Ricerca di Sistema Elettrico

Accordo di Programma Ministero dello Sviluppo Economico - ENEA

Piano Annuale di Realizzazione 2015

Area: Generazione di energia elettrica con basse emissioni di carbonio

Progetto: Ricerca su tecnologie fotovoltaiche innovative

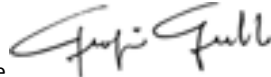
Obiettivo: Sviluppo di tool di progettazione e studio di dispositivi attivi innovativi per convertitori smppt

Responsabile del Progetto: Paola Delli Veneri, ENEA



Il presente documento descrive le attività di ricerca svolte all'interno dell'Accordo di collaborazione "Studio, mediante simulazioni numeriche, delle caratteristiche statiche e dinamiche di un MOSFET in 4H-SiC dimensionato per l'utilizzo in SMPPT fotovoltaici".

Responsabile scientifico ENEA: Giorgio Graditi



Responsabile scientifico: Francesco G. Della Corte

Indice

SOMMARIO.....	4
1 INTRODUZIONE.....	5
2 CARBURO DI SILICIO (SiC): PROPRIETÀ ELETTRONICHE.....	7
2.1 STRUTTURA CRISTALLINA.....	7
2.2 PROPRIETÀ FISICHE ED ELETTRONICHE.....	9
2.3 CRITERI DI PROGETTAZIONE DI DISPOSITIVI ELETTRONICI DI POTENZA E VANTAGGI DEL SiC.....	16
2.4 STATO DELL'ARTE SUI DISPOSITIVI DI POTENZA BASATI SU SEMICONDUTTORI AD AMPIA BANDGAP.....	20
2.4.1 <i>Dispositivi di potenza basati su semiconduttori ad ampia bandgap: i diodi</i>	20
2.4.2 <i>Field Effect Transistor (FET e MOSFET)</i>	22
2.4.3 <i>Bipolar Junction Transistor (BJT)</i>	23
2.4.4 <i>Principali dispositivi commerciali in SiC</i>	24
2.4.5 <i>Principali dispositivi commerciali in GaN</i>	25
2.4.6 <i>Confronto critico fra le due tecnologie e previsioni di mercato</i>	27
3 STUDIO DI DISPOSITIVI DI POTENZA IN SiC BASATO SU SIMULAZIONI NUMERICHE.....	28
3.1 AMBIENTE DI SIMULAZIONE.....	28
3.2 DEFINIZIONE DEI MODELLI.....	30
3.2.1 <i>Equazioni di base del trasporto di carica nei semiconduttori</i>	31
3.2.2 <i>Struttura a bande</i>	32
3.2.3 <i>Ionizzazione incompleta dei droganti</i>	32
3.2.4 <i>Bandgap narrowing</i>	33
3.2.5 <i>Modello di mobilità</i>	34
3.2.6 <i>Modelli di ricombinazione</i>	35
3.2.7 <i>Ionizzazione da impatto</i>	37
4 PROGETTAZIONE DI UN MOSFET 4H-SiC.....	39
4.1 INTRODUZIONE ED OBIETTIVI.....	39
4.2 DESCRIZIONE DEL DISPOSITIVO.....	39
4.3 STUDIO DELLA DIPENDENZA DELLA BV_{DS} DALLO SPESSORE DELLA REGIONE DI DRIFT.....	41
4.4 STUDIO DELLE CARATTERISTICHE STATICHE DI USCITA.....	43
4.5 STUDIO DELLA CARICA DI GATE Q_G	47
4.6 TEMPI DI ACCENSIONE E FIGURA DI MERITO DEL DISPOSITIVO.....	54
5 CONCLUSIONI.....	57
6 RIFERIMENTI BIBLIOGRAFICI.....	57

Sommario

In questo studio sono preliminarmente discusse le proprietà elettroniche del carburo di Silicio (SiC), fondamentali per la progettazione di dispositivi di potenza caratterizzati da prestazioni superiori rispetto ai dispositivi in Silicio. Viene, quindi, presentata una rassegna dei principali dispositivi di potenza in SiC attualmente conosciuti, ed un confronto con la tecnologia concorrente del nitruro di gallio (GaN). E' inclusa un'analisi critica dei vantaggi ed eventuali svantaggi che derivano dall'uso del SiC nei circuiti elettronici di potenza.

La seconda parte dello studio riguarda la progettazione, basata sulle simulazioni numeriche agli elementi finiti, di un MOSFET in 4H-SiC dimensionato per circuiti da asservire a moduli fotovoltaici (FV) per l'integrazione di funzioni tese ad ottimizzare l'efficienza di conversione del singolo modulo, quali ad esempio il *maximum power point tracking*. Le tensioni operative massime (BV_{DS}) e le correnti massime ($I_{D,max}$) richieste per l'utilizzo a bordo modulo sono state individuate rispettivamente dell'ordine di 150 V e 30 A.

Le caratteristiche statiche e dinamiche del MOSFET progettato sono, infine, messe a confronto con quelle di due MOSFET commerciali, rispettivamente in Silicio ed in SiC. Dal confronto emerge che la realizzazione di MOSFET in 4H-SiC dimensionati per i suddetti limiti operativi, attualmente non disponibili in commercio, porterebbe significativi vantaggi in termini di riduzione della resistenza di stato on R_{on} (-10% circa, rispetto al migliore dei dispositivi presi a riferimento), carica di gate Q_g (-7% circa) e soprattutto in termini di velocità di commutazione (-80% circa). Conseguentemente, anche la figura di merito $R_{on} \times Q_g$, frequentemente utilizzata per classificare i MOSFET di potenza a parità di BV_{DS} , risulta migliorata.

1 Introduzione

Il Carburo di Silicio (SiC) è un materiale semiconduttore ad ampia banda proibita che viene commercializzato sotto forma di fette monocristalline di diametro compreso fra i 50 e i 150 mm. Esso presenta svariate strutture cristalline, fra le quali le più interessanti per applicazioni elettroniche sono quelle denominate 3C, 6H, e 4H. Queste fasi cristalline mostrano una banda proibita con valori che vanno da 2.9 a 3.2 eV dalla fase 3C a quella 4H. La conseguenza del valore così elevato dell'ampiezza della banda proibita è che la concentrazione di portatori liberi a temperatura ambiente è notevolmente bassa. Inoltre, la conducibilità termica del SiC, molto più elevata che nel Silicio (4.9 contro 1.5 W/cmK), così come la sua rigidità dielettrica (4.106 contro 2.105 V/cm) e la velocità di saturazione degli elettroni (2.107 contro 1.107 cm/s), rendono questo materiale particolarmente adatto per applicazioni ad elevata temperatura di funzionamento ovvero per applicazioni di alta tensione o potenza, con effetti non trascurabili sull'efficienza dei sistemi elettronici in cui esso è utilizzato [1-3]. I dispositivi in SiC permettono di superare molti dei limiti associati all'elettronica di potenza in Silicio, potendo essi operare come interruttori sia a media sia ad alta frequenza, con temperature di esercizio che possono spingersi fino a 600°C [4,5]. Di contro, la temperatura di funzionamento massima per i transistori in Silicio per applicazioni di potenza è intorno ai 150°C, con una frequenza massima di commutazione di alcune decine di megahertz ed il loro funzionamento è fortemente condizionato dall'ambiente (soprattutto per quanto riguarda l'esposizione a radiazioni solari e ad elevate temperature).

I primi dispositivi commerciali in SiC sono stati dei diodi Schottky che risalgono al 2001. Essi furono largamente propagandati per la quasi totale assenza di fenomeni di recupero inverso ed il funzionamento garantito a temperature superiori ai 150°C; tale aspetto costituiva un notevole avanzamento rispetto alla tecnologia del Silicio. In breve tempo, le basse perdite di commutazione e le piccole correnti di recupero inverso hanno imposto i diodi in SiC come i dispositivi più avanzati e vantaggiosi nella progettazione dei nuovi circuiti switching per il condizionamento della potenza.

Ci sono voluti circa otto anni prima che sul mercato comparissero i primi componenti elettronici in SiC controllabili (transistor). In particolare, l'azienda Semisouth nel 2008 ha commercializzato JFET da 1200 V, seguiti dai JFET da 650 V nel 2011. I ritardi nella commercializzazione di dispositivi in SiC sono da imputare prevalentemente a motivazioni di natura tecnologica, il che spiega d'altra parte perché i primi transistor siano stati dei JFET, che sono relativamente semplici da realizzare rispetto ai MOSFET in quanto non richiedono la deposizione di un ossido di ottima qualità e riproducibile per la realizzazione della struttura metallo-ossido-semiconduttore (MOS). Il problema maggiore dei dispositivi di tipo JFET risiede nel fatto che essi sono dispositivi "normalmente accesi" in assenza di polarizzazione di gate, con un conseguente elevato flusso di corrente all'accensione del sistema in cui è inserito il dispositivo. Tale considerazione ha portato Baliga [3] a considerare i JFET inadatti ad applicazioni di potenza. Per superare questo problema, Infineon e Siemens progettano un circuito di tipo "cascade" che utilizza un MOSFET in Silicio per portare in condizioni di spento ("off") il JFET. Tuttavia questa soluzione presentava una resistenza specifica più elevata dei dispositivi di tipo MOSFET in Si [6].

Alcuni tentativi di produzione di serie sono stati fatti anche per transistori bipolari (BJT), ma con scarsa fortuna [7]. La maggiore limitazione dei dispositivi bipolari è rappresentata dalla forte dipendenza dei loro parametri elettrici dalla qualità del materiale, per cui è necessario un attento controllo dei processi di fabbricazione: infatti, il guadagno di corrente diminuisce notevolmente al diminuire del tempo di vita media e della mobilità dei portatori di carica.

Soltanto nel gennaio 2011, ad opera della statunitense Cree [8], furono lanciati i primi MOSFET in SiC con tensione di blocco di 1200 V.

Oggi, e dunque quindici anni dopo i primi dispositivi commerciali, è possibile affermare che il mercato dei componenti in SiC è ormai solido, ed anzi ben avviato verso una crescita molto interessante che renderà questo semiconduttore protagonista nelle applicazioni di potenza negli anni a venire. Grazie all'avvento del MOSFET, nel settore dell'elettronica di potenza il mercato dei dispositivi in SiC ha fatturato oltre 200 M€ nel 2015, con un tasso di crescita annuale che viene stimato dell'ordine del 20% per i prossimi cinque anni.

Fra le applicazioni più diffuse dei componenti in SiC vi sono i correttori di fattore di potenza (PFC), specialmente per l'uso massiccio di diodi veloci che in essi viene fatto. In rapida crescita è, d'altra parte, tutto il mercato collegato al fotovoltaico ed in particolare agli inverter. Già oggi molti produttori di inverter FV ricorrono a diodi e MOSFET in SiC per migliorare l'efficienza e per ridurre dimensioni e peso dei loro prodotti. C'è da attendersi che molti altri costruttori seguiranno la stessa strada nei prossimi anni. Notevoli possibilità di espansione si intravedono anche nel settore automobilistico per l'alimentazione ed il controllo dei motori ibridi, elettrici o a celle a combustibile [9].

Tornando alla tipologia di transistor, il dispositivo decisamente più affidabile e che catalizzerà l'attenzione delle foundry nei prossimi anni è indubbiamente il transistor ad effetto di campo metallo/ossido (MOSFET). Infatti, grazie all'elevata rigidità dielettrica del SiC, è possibile realizzare dispositivi di commutazione con una tensione di blocco più elevata che in quelli in Silicio, ma soprattutto, poiché la resistenza specifica (resistenza per unità di area) di un dispositivo di potenza in condizioni "on" è inversamente proporzionale al cubo del campo elettrico di rottura [3]; un dispositivo MOSFET in SiC può presentare resistenze specifiche molto più basse dell'analogo dispositivo realizzato in Silicio.

In questo documento vengono illustrati i risultati di una ricerca svolta al fine di prevedere le caratteristiche elettriche di MOSFET SiC dimensionati per tensioni di lavoro notevolmente inferiori a quelle dei dispositivi attualmente in commercio. La ricerca è finalizzata, in particolare, ad evidenziare i vantaggi che potrebbero derivare dalla fabbricazione ed adozione di questi dispositivi in circuiti di conversione DC-DC da porre direttamente a bordo di moduli fotovoltaici per l'ottimizzazione della potenza estratta sotto ogni regime di soleggiamento (MPPT - Maximum Power Point Tracker). I valori di corrente e tensione massimi necessari per queste applicazioni sono dell'ordine della decina di Ampere e circa 150 V, e sono attualmente ampiamente soddisfatti dal mercato dei MOSFET in Silicio. Ma andando verso un livello di analisi appena superiore, è immediato comprendere come l'efficienza di conversione di questi sistemi dipenda da altri e non meno importanti parametri, quali:

- la massima resistenza nello stato di massima conduzione (R_{ON});
- la capacità di gate, e dunque la carica elettrica da trasferire al condensatore MOS in fase di accensione del dispositivo;
- i tempi di accensione e spegnimento del transistor.

Il primo di questi parametri è rilevante nella fase stazionaria di conduzione del dispositivo (ON), mentre gli altri due assumono particolare importanza nelle fasi di commutazione, e dunque hanno un impatto crescente all'aumentare della frequenza di switching.

Unitamente ai vantaggi potenzialmente derivati dalla proprietà elettroniche superiori del SiC rispetto al Si, in termini dunque di efficienza del sistema, è altrettanto necessario richiamare i vantaggi che il SiC offre in termini di robustezza fisica e capacità di operare a temperature molto elevate, consentendo di ridurre i costi legati ai sistemi di dissipazione del calore e di incrementare il tempo di vita medio (MTTF, Mean-Time-To-Failure) di questi apparati, allineandolo a quello dei moduli fotovoltaici su cui sono installati.

Il documento è organizzato come di seguito illustrato. Nella prima parte vengono, innanzitutto, discusse le proprietà del carburo di Silicio, e prevalentemente quelle elettroniche. Queste proprietà vengono successivamente messe in relazione con i principi fisici generali che sono alla base dei criteri di progettazione dei dispositivi di potenza. Ciò conduce ad un'analisi critica dei vantaggi, ed eventuali svantaggi, che derivano dall'uso del SiC nei circuiti elettronici di potenza, e ad una discussione sullo stato dell'arte dei dispositivi di potenza commerciali in SiC, e più in generale dei semiconduttori ad ampia bandgap per applicazioni nell'ambito dei convertitori DC-DC.

Nella seconda parte sono mostrati i risultati di uno studio basato sull'esecuzione di simulazioni numeriche, finalizzato alla progettazione di un MOSFET in SiC dimensionato per circuiti da porre a bordo di un modulo FV. Viene innanzitutto illustrato lo strumento software utilizzato per le suddette simulazioni, e successivamente sono descritti i fondamentali modelli fisici utilizzati al fine di ottenere risultati affidabili. Infine, segue la presentazione dettagliata delle caratteristiche elettriche del dispositivo progettato ed un confronto con alcuni dispositivi commerciali selezionati.

2 Carburo di Silicio (SiC): proprietà elettroniche

2.1 Struttura cristallina

Il carburo di Silicio è un semiconduttore costituito da atomi di Silicio ed atomi di carbonio, entrambi elementi del IV gruppo, in rapporto 1:1. Ogni atomo di ciascuna specie è legato a quattro atomi dell'altra specie tramite legami covalenti polari ed orientati secondo i vertici di un tetraedro. In figura 2.1.a è mostrata la struttura del SiC, in cui un atomo di carbonio è al centro di una struttura tetraedrica che ha ai suoi vertici atomi di Silicio.

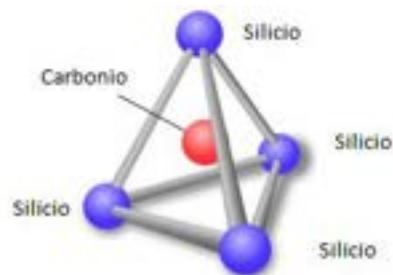


Figura 2.1.a: Struttura tetraedrica del SiC

Il legame covalente è dovuto all'esistenza di coppie di elettroni condivisi fra due atomi, e si forma tra atomi che possiedono un alto valore di elettronegatività. Esistono due tipi di legame covalente: il legame covalente puro (omeopolare) e il legame covalente polare (eteropolare). Il legame covalente puro si realizza tra atomi dello stesso elemento, mentre il legame covalente polare si forma tra atomi che presentano un diverso valore di elettronegatività, come nel caso del carburo di Silicio, in quanto il Silicio ha elettronegatività pari a 1.8 e il carbonio 2.5. Contrariamente a quanto accade nel legame covalente puro, nel legame covalente polare la distribuzione statistica degli elettroni di legame non è uguale attorno a ciascuno dei due atomi tra i quali si instaura il legame, cioè gli elettroni di legame non presentano la medesima probabilità di trovarsi in un determinato momento in prossimità di un nucleo di Silicio o in prossimità di un nucleo di carbonio. Perciò tale legame covalente presenta un certo grado di polarità: gli elettroni messi in comune si addensano maggiormente in prossimità di uno dei due atomi interessati al legame e tale atomo diventa negativo rispetto all'altro, di modo che fra i due si esercita anche una certa attrazione di tipo elettrostatico. Il legame acquista così in parte le caratteristiche di un legame ionico e viene definito legame covalente polare. La percentuale di carattere ionico di un legame chimico può essere dedotta a partire dai valori di elettronegatività degli elementi che partecipano al legame attraverso la seguente relazione:

$$\% \text{ionicità} = \left[1 - e^{-\left(\frac{x_A - x_B}{2}\right)^2} \right] \cdot 100 \quad (2.1.1)$$

dove x_A e x_B sono i valori di elettronegatività. Per il carburo di Silicio la percentuale di ionicità è pari a 11.5%.

Esistono diverse strutture cristalline del SiC, chiamate politipi. Le specie chimiche cristallizzate sono dette "politipiche" se hanno la stessa composizione chimica e strutture cristalline che differiscono in una ben precisa direzione assiale. Il SiC è un cristallo a struttura esagonale compatta. I politipi di una struttura esagonale compatta sono dovuti al diverso ordine d'impilamento dei piani reticolari esagonali che costituiscono la struttura reticolare del cristallo. La distanza che separa due atomi primi vicini della stessa specie è circa 3.07 Å, mentre la distanza tra un atomo di carbonio e uno di Silicio è approssimativamente 2.52 Å.

In figura 2.1.b si possono notare le strutture dei principali politipi, indicati dalla notazione di Ramsdell, costituita da una cifra seguita da una lettera. La cifra indica il numero minimo di strati oltre i quali

l'impilamento dei piani del SiC si ripete periodicamente, la lettera indica la simmetria della struttura cristallina. Cambiando l'ordine d'impilamento si possono ottenere strutture cristalline a cella romboedrica (15R), cubica (3C) oppure esagonale (2H, 4H, 6H).

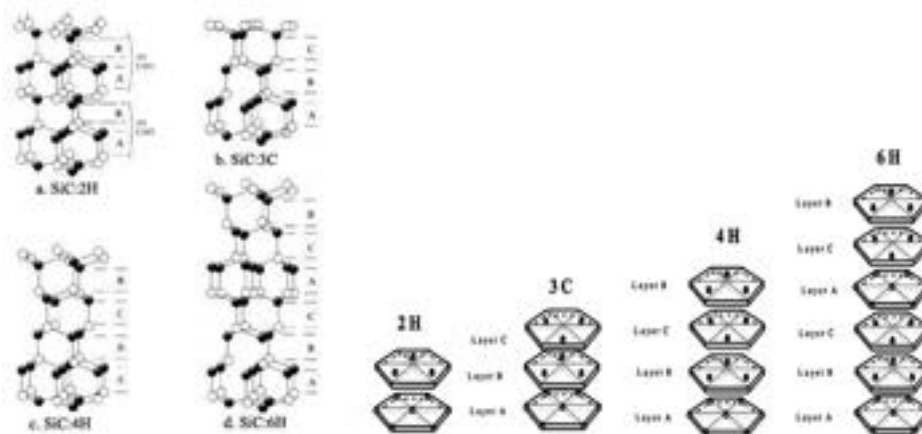


Figura 2.1.b: Ordine di impilamento dei piani esagonali del SiC

I piani vengono identificati utilizzando quattro indici (h, k, i, l), detti indici di Miller-Bravais. I quattro indici sono basati su un sistema di coordinate a quattro assi (a1, a2, a3, c). I reciproci delle intersezioni del piano cristallino con gli assi a1, a2, a3, che giacciono sullo stesso piano, chiamato piano-a, sfasati di un angolo di 120° l'uno dall'altro, e c, asse perpendicolare al piano-a, forniscono rispettivamente gli indici h, k, i, l (Fig. 2.1.c).

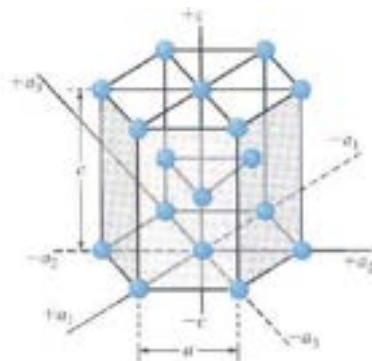


Figura 2.1.c: Piani e direzioni nella cella unitaria esagonale

In questo sistema di coordinate i piani-a di soli atomi di carbonio e i piani-a di soli atomi di Silicio hanno due diverse distanze interplanari che si alternano. Una di queste è determinata dal legame Si-C, in quanto uno di questi legami è sempre parallelo all'asse c. Nell'impilamento dei piani la direzione dei restanti tre legami del tetraedro può dare origine a tre differenti posizioni relative tra atomi della stessa specie, come in figura 2.1.b. Si definiscono tre strutture bipiano, dove con bipiano si intende una struttura formata da tre atomi con due legami come in figura 2.1.d: con A viene indicata una disposizione esagonale presa come riferimento, con B e con C si indicano le due possibili disposizioni esagonali. Il bipiano C, rispetto al bipiano B, ruota il cristallo di 60°, come mostrato in figura 2.1.e. A seconda dell'ordine di impilamento dei bipiani A, B e C si ottengono tutti i vari politipi del SiC. Esistono più di 170 politipi differenti del carburo di Silicio.

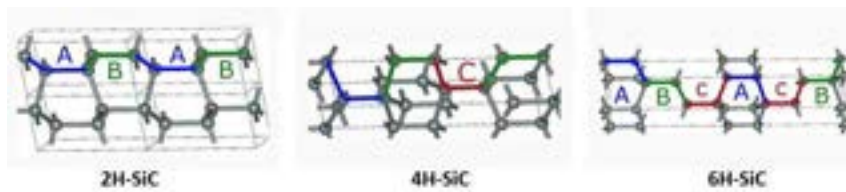


Figura 2.1.d: Struttura del 2H-, 4H- e 6H-SiC

La struttura del 2H-SiC è equivalente a quella della wurtzite ed è composta dai soli elementi A e B impilati secondo la sequenza ABAB. La cella unitaria del 4H-SiC è lunga il doppio rispetto a quella del politipo 2H, e la seconda metà di essa è ruotata di un angolo di 60° rispetto al 2H, formando la sequenza di impilamento dei piani ABCB. La cella del 6H-SiC è il triplo della cella del 2H, e la sequenza di impilamento è ABCACB.

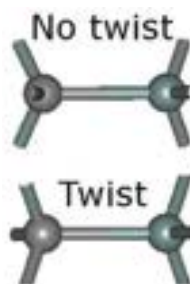


Figura 2.1.e: Rotazione (twist) dovuta alla presenza del bipiano C nei politipi del SiC.

2.2 Proprietà fisiche ed elettroniche

Le proprietà fisiche ed elettroniche del SiC rendono questo semiconduttore un materiale dalle grandi potenzialità per la realizzazione di componenti elettronici di potenza. Molte delle proprietà variano a seconda del politipo perché la diversa disposizione spaziale degli atomi produce una diversa struttura a bande. Dalla conoscenza della struttura a bande si possono trarre informazioni quali:

- il valore della band gap;
- le posizioni relative del massimo della banda di valenza e del minimo della banda di conduzione nello spazio dei vettori d'onda, che porta a distinguere tra semiconduttori a gap diretto ed indiretto;
- la densità degli stati $\partial n(\epsilon)/\partial \epsilon$ nel massimo della banda di valenza e nel minimo della banda di conduzione che determina il comportamento del livello di Fermi del materiale.

La tabella che segue (Figura 2.2.a) riassume le principali proprietà del SiC per i politipi 3C, 4H, 6H, paragonate a quelle di altri semiconduttori come il Si, il GaAs e il 2H-GaN a temperatura ambiente. Ovviamente le caratteristiche del semiconduttore dipendono non soltanto dal materiale, ma anche dalla temperatura, dalla densità di drogante, e da altri fattori.

Property	Silicon	GaAs	4H-SiC	6H-SiC	3C-SiC	2H-GaN
Bandgap (eV)	1.1	1.42	3.2	3.0	2.3	3.4
Relative dielectric constant	11.9	13.1	9.7	9.7	9.7	9.5
Breakdown field $N_D = 10^{17} \text{ cm}^{-3}$ (MV/cm ²)	0.6	0.6	//c-axis: 3.0 ⊥c-axis: 2.5	//c-axis: 3.2 ⊥c-axis: > 1	1.8	2-3
Thermal Conductivity (W/cm-K)	1.5	0.5	3-5	3-5	3-5	1.3
Intrinsic carrier concentration (cm ⁻³)	10 ¹⁰	1.8 × 10 ⁶	~10 ⁻⁷	~10 ⁻⁴	~10	~10 ⁻¹⁰
Electron mobility at $N_D = 10^{16} \text{ cm}^{-3}$ (cm ² V ⁻¹ s ⁻¹)	1200	6500	//c-axis: 800 ⊥c-axis: 800	//c-axis: 60 ⊥c-axis: 400	750	900
Hole mobility at $N_A = 10^{16} \text{ cm}^{-3}$ (cm ² V ⁻¹ s ⁻¹)	420	320	115	90	40	200
Saturated electron velocity (10 ⁷ cm/s)	1.0	1.2	2	2	2.5	2.5
Donor dopants and shallowest ionization energy (meV)	P: 45 As: 54	Si: 5.8	N: 45 P: 80	N: 85 P: 80	N: 50	Si: 20
Acceptor dopants and shallowest ionization energy (meV)	B: 45	Be, Mg, C: 28	Al: 200 B: 300	Al: 200 B: 300	Al: 270	Mg: 140
2005 Commercial wafer diameter (cm)	30	15	7.6	7.6	15	None

Figura 2.2.a: Caratteristiche fisiche di alcuni semiconduttori a temperatura ambiente (300 K) [10].

Concentrazione intrinseca

Una delle caratteristiche fondamentali del SiC è la bassa concentrazione intrinseca di portatori, n_i , che è il risultato della compensazione di due meccanismi:

- generazione di coppie elettrone-lacuna, tanto più rapido quanto più elevata è la temperatura e l'energia termica fornita dal cristallo per attivare il processo di salto di un elettrone dalla banda di valenza a quella di conduzione;
- ricombinazione di coppie elettrone-lacuna, tanto più probabile quanto maggiore è il numero di elettroni di conduzione e lacune.

La concentrazione intrinseca è legata all'ampiezza della band gap E_g attraverso la relazione:

$$n_i = \sqrt{N_c N_v} e^{-\frac{E_g}{2kT}} \tag{2.2.1}$$

dove k è la costante di Boltzmann, T è la temperatura espressa in Kelvin, mentre N_c e N_v sono le densità degli stati rispettivamente nella banda di conduzione e nella banda di valenza, che si calcolano con le relazioni [11]:

$$N_c = 2 \left(\frac{2\pi m_n^* kT}{h^2} \right)^{3/2} \tag{2.2.2}$$

$$N_v = 2 \left(\frac{2\pi m_p^* kT}{h^2} \right)^{3/2} \tag{2.2.3}$$

dove h è la costante di Planck, m_n^* e m_p^* sono i valori medi della massa efficace sulla densità degli stati di elettroni e lacune, rispettivamente. La dipendenza dell'energy gap di un semiconduttore dalla temperatura è mostrata dalla relazione di Varshni [12]:

$$E_g(T) = E_g(0) - \frac{\alpha T^2}{\beta + T} \tag{2.2.4}$$

con $E_g(0)$ band gap alla temperatura di 0 K, α e β parametri riportati nella tabella sottostante:

	6H-SiC	Si	Ge	GaAs
$N_C(300)cm^{-3}$	8.9×10^{19}	2.89×10^{19}	1.04×10^{19}	4.7×10^{17}
$N_V(300)cm^{-3}$	2.5×10^{19}	1.04×10^{19}	6.00×10^{18}	7.0×10^{18}
$E_g(300) eV$	3.024	1.12	0.66	1.42
α	-0.3055×10^{-4}	4.73×10^{-4}	4.77×10^{-4}	5.41×10^{-4}
β	-311	636	235	204

Figura 2.2.b: Densità efficace degli stati per alcuni semiconduttori a 300 K

La relazione di Varshni si adatta al calcolo dell'energy gap per un qualunque semiconduttore fino a 800 K, a patto che si utilizzino valori appropriati di $E_g(0)$ alla specifica struttura considerata.

La concentrazione intrinseca di portatori n_i è fortemente dipendente dalla temperatura, in particolare la concentrazione intrinseca aumenta all'aumentare della temperatura:

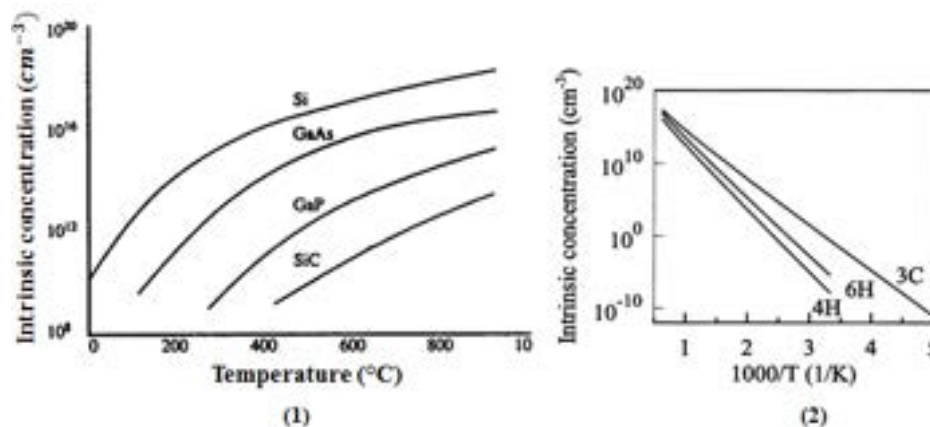


Figura 2.2.c: (1) concentrazione intrinseca dei portatori vs temperatura ($^{\circ}C$) per diversi semiconduttori [13]; (2) concentrazione intrinseca vs temperatura ($1000/K$) per i politipi del SiC 3C, 4H, 6H [14].

La minore concentrazione intrinseca di portatori e l'energy gap più elevato del SiC rispetto al Si e al GaAs rendono il carburo di Silicio in grado di sopportare temperature più elevate rispetto al Silicio o all'arseniuro di gallio, in quanto la concentrazione di portatori assume bassi valori anche a temperature che risultano proibitive per il Silicio.

Ampiezza della banda proibita

Il carburo di Silicio presenta un'altra importante caratteristica: ossia un'elevata energy gap rispetto al Silicio. L'energy gap è la banda di energia che separa il fondo della banda di conduzione E_C , nella quale si possono muovere gli elettroni liberi, e la cima della banda di valenza E_V , dove si possono muovere le lacune.

In figura 2.2.d sono riportati gli andamenti della band gap rispetto alla temperatura dei politipi 3C, 4H e 6H, dalla quale si nota che a temperatura ambiente (300 K) per quanto riguarda il politipo 6H-SiC l'energy gap sia di 3 eV [15], maggiore rispetto a quello del Si che è pari a 1.12 eV.

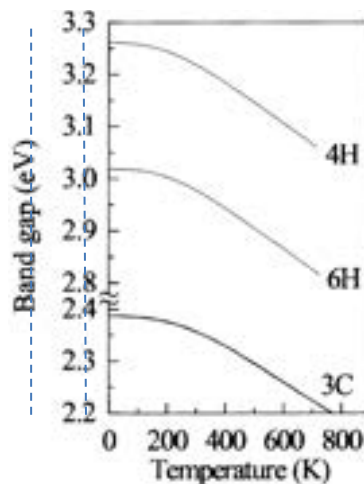


Figura 2.2.d: Variazione della band gap al variare della temperatura per i politipi 3C, 4H, 6H di SiC [16].

Il politipo 6H-SiC ha una band gap circa tre volte maggiore di quella del Silicio. In particolare, esso mostra un'ottima stabilità termica e garantisce ottime prestazioni fino a 400°C, contro i 200°C massimi sopportati dal Si. Il carburo di Silicio è, quindi, adatto per essere impiegato a temperature di lavoro che sono, invece, proibitive per il Silicio .

Parallelamente al crescente interesse nei dispositivi ad alta potenza, alta frequenza ed alta temperatura basati sul SiC, è sorta di recente la necessità di modelli di simulazione più precisi ed accurati. In particolare, è necessario un modello per descrivere lo spostamento del fondo della banda di conduzione e del picco della banda di valenza causato dal drogante, cioè un modello per il restringimento del *band gap*. In dispositivi che contengono regioni adiacenti con differenti concentrazioni di drogante, il restringimento delle bande può influenzare notevolmente il comportamento del dispositivo; questo perché gli spostamenti delle bande causano una variazione della barriera di potenziale che influenza il trasporto di portatori attraverso la giunzione.

In un semiconduttore non drogato e privo di difetti l'energy gap corrisponde all'energia necessaria a far saltare un elettrone dalla banda di valenza a quella di conduzione. In un semiconduttore drogato, l'espressione della band gap deve tenere conto di svariate interazioni, fra cui, nel caso di un drogaggio di tipo n:

- interazioni tra un elettrone in banda di conduzione introdotto dal drogaggio;
- interazioni tra un elettrone in banda di conduzione e gli ioni donori, schermati dai portatori maggioritari;
- interazioni tra una lacuna (minoritaria) con il gas di elettroni in banda di conduzione;
- interazioni tra una lacuna (minoritaria) e gli ioni donori schermati.

I primi due meccanismi fanno spostare il fondo della banda di conduzione, mentre gli ultimi due spostano il vertice della banda di valenza. L'interazione tra una lacuna e le altre lacune minoritarie viene trascurata a causa della loro bassa concentrazione. Il caso di un materiale drogato di tipo p è complementare.

Il modello per lo spostamento e per il restringimento delle bande, descritto dalle equazioni di seguito riportate, considera il trattamento delle varie interazioni appena descritte alla temperatura di 0 K, tuttavia non tiene conto del tipo di atomo drogante ma solamente della densità di carica libera [17].

Per un semiconduttore drogato di tipo n:

$$\Delta E_c = A_{nc} \left(\frac{N_D^+}{10^{18}} \right)^{1/3} + B_{nc} \left(\frac{N_D^+}{10^{18}} \right)^{1/2} \quad (2.2.5)$$

$$\Delta E_v = A_{nv} \left(\frac{N_D^+}{10^{18}} \right)^{1/4} + B_{nv} \left(\frac{N_D^+}{10^{18}} \right)^{1/2} \quad (2.2.6)$$

<i>n</i> -type	A_{nc}	B_{nc}	A_{nv}	B_{nv}
Si	-9.74×10^{-3}	-1.39×10^{-3}	1.27×10^{-2}	1.40×10^{-3}
3C-SiC	-1.48×10^{-2}	-3.06×10^{-3}	1.75×10^{-2}	6.85×10^{-3}
4H-SiC	-1.50×10^{-2}	-2.93×10^{-3}	1.90×10^{-2}	8.74×10^{-3}
6H-SiC	-1.12×10^{-2}	-1.01×10^{-3}	2.11×10^{-2}	1.73×10^{-3}

Figura 2.2.e: Parametri che con le equazioni soprastanti forniscono lo spostamento in eV per i semiconduttori di tipo n riportati nella prima colonna [17].

Per un semiconduttore drogato di tipo p:

$$\Delta E_c = A_{pc} \left(\frac{N_A^-}{10^{18}} \right)^{1/4} + B_{pc} \left(\frac{N_A^-}{10^{18}} \right)^{1/2} \quad (2.2.7)$$

$$\Delta E_v = A_{pv} \left(\frac{N_A^-}{10^{18}} \right)^{1/3} + B_{pv} \left(\frac{N_A^-}{10^{18}} \right)^{1/2} \quad (2.2.8)$$

<i>p</i> -type	A_{pc}	B_{pc}	A_{pv}	B_{pv}
Si	-1.14×10^{-2}	-2.05×10^{-3}	1.11×10^{-2}	2.06×10^{-3}
3C-SiC	-1.50×10^{-2}	-6.41×10^{-4}	1.30×10^{-2}	1.43×10^{-3}
4H-SiC	-1.57×10^{-2}	-3.87×10^{-4}	1.30×10^{-2}	1.15×10^{-3}
6H-SiC	-1.74×10^{-2}	-6.64×10^{-4}	1.30×10^{-2}	1.14×10^{-3}

Figura 2.2.f: Parametri che con le equazioni soprastanti forniscono lo spostamento in eV per i semiconduttori di tipo p riportati nella prima colonna [17].

Campo elettrico critico (o di breakdown)

Il campo elettrico di breakdown è definito come il campo elettrico massimo sopportato dalla giunzione prima che si inneschi il fenomeno di moltiplicazione a valanga. Questo fenomeno comporta una notevole corrente che passa nel dispositivo attraverso la giunzione in modo non controllabile, comportando la rottura del dispositivo stesso.

Il SiC, che come detto in precedenza presenta un ampio band gap, è in grado di sopportare più elevati campi elettrici rispetto al Silicio. I valori tabellati in figura 2.2.a mostrano come il campo elettrico critico, per un drogaggio $N_d=10^{17}$, vari per il 6H-SiC tra 1 MV/cm e 3.2 MV/cm, valore, quest'ultimo, circa 5 volte maggiore rispetto ai 0.6 MV/cm del Si.

Poiché il campo elettrico è strettamente legato alla tensione applicata, si possono realizzare dispositivi con un'elevata tensione di breakdown. Considerando un diodo p^+/n con una giunzione brusca e asimmetrica, si può facilmente determinare la tensione di breakdown del dispositivo dalla formula:

$$V_B \cong \frac{E_{cr}^2}{2qN_d} \varepsilon_r \varepsilon_0 \quad (2.2.9)$$

dove N_d è il drogaggio di tipo n effettuato, q è la carica dell'elettrone, $\varepsilon = \varepsilon_r \varepsilon_0$ è la costante dielettrica del vuoto per la costante relativa del semiconduttore utilizzato per realizzare il diodo, E_{cr} è il campo critico, cioè il massimo valore del campo elettrico applicabile ad una giunzione di un dato materiale.

Mobilità dei portatori di carica

Nel SiC la mobilità degli elettroni è di gran lunga maggiore rispetto a quella che caratterizza le lacune e per questo motivo è più conveniente realizzare le regioni attive dei componenti con un drogaggio di tipo n piuttosto che di tipo p. I valori di tale parametro tuttavia non sono costanti, ma evidenziano una forte dipendenza dal profilo di drogaggio adottato e dalla temperatura alla quale il dispositivo sta operando (analogamente a quanto accade nel Si). In particolare modo la mobilità si decrementa al crescere della concentrazione della specie drogante e tale situazione è essenzialmente dovuta all'aumento dello scattering dei portatori di carica ad opera degli atomi donori o accettori ionizzati. Analogamente tale parametro diminuisce al crescere della temperatura a causa del maggiore scattering dei fononi. Le due figure seguenti raffigurano l'andamento (tracciato sperimentalmente) della mobilità degli elettroni sia per il 4H-SiC che per il Silicio, rispettivamente in funzione del drogaggio e della temperatura.

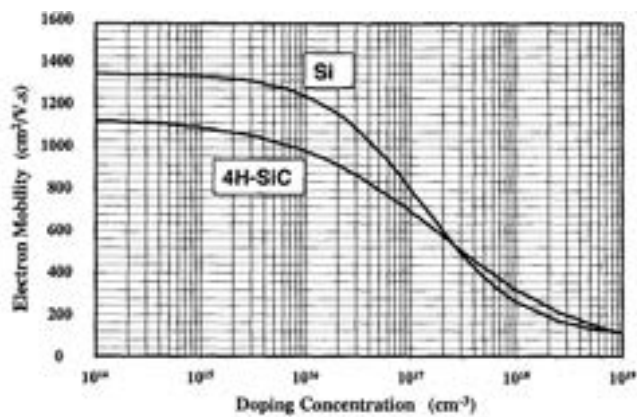


Figura 2.2.g: Mobilità degli elettroni in funzione del drogaggio dell'epilayer per Si e 4H-SiC

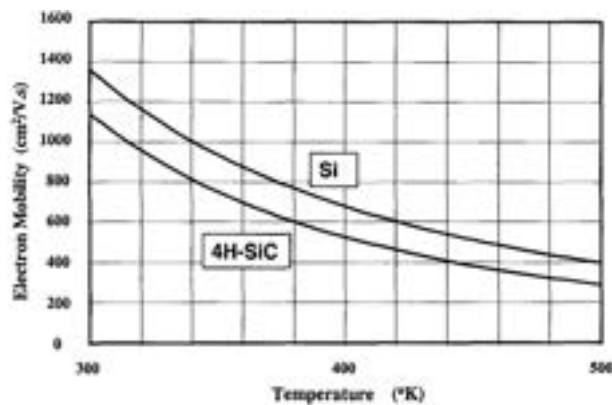


Figura 2.2.h: Mobilità degli elettroni in funzione della temperatura per Si e 4H-SiC

I suddetti grafici sono stati tracciati fino a 500 K, che rappresenta una temperatura ragionevole per il funzionamento dal momento che a questa temperatura i contatti ohmici iniziano a degradarsi, a meno di soluzioni più sofisticate.

Per completezza di informazione si ritiene opportuno evidenziare che sono state condotte diverse misurazioni sull'anisotropia della mobilità degli elettroni utilizzando l'effetto Hall e calcoli Montecarlo e questi risultati sono stati esaminati da diversi gruppi [18-20].

Tali studi riportano concordemente un rapporto pari a 0.83 relativamente al 4H-SiC (che si è dimostrato meno anisotropo del 6H-SiC) tra la mobilità registrata in direzione 1120 e quella misurata in direzione 0001 e tale valore è indipendente dalla temperatura all'interno di campioni omogenei [21].

Come si vedrà più avanti, lo strumento di analisi principale di questo studio è rappresentato dalle simulazioni in due dimensioni. Affinché quest'ultime diano risultati attendibili e coerenti con la realtà, occorre disporre di modelli il più possibile fedeli alla fisica del materiale; a tal proposito uno dei modelli impiegati può riprodurre abbastanza fedelmente i precedenti andamenti e tenere conto delle dipendenze della mobilità dalla temperatura e dal drogaggio.

Velocità di saturazione dei portatori

La possibilità di impiegare un materiale semiconduttore in alta frequenza è strettamente legata alla velocità di drift degli elettroni. Più è elevata tale velocità, maggiore è la possibilità di sfruttare il semiconduttore per realizzare dispositivi con elevata frequenza di switching, in quanto la carica presente nella regione di svuotamento di un diodo può essere rimossa più rapidamente. Dalla letteratura scientifica di settore è noto che la velocità di saturazione degli elettroni nel Silicio è pari a 1×10^7 cm/sec, mentre nel SiC è pari al doppio nei politipi 4H e 6H.

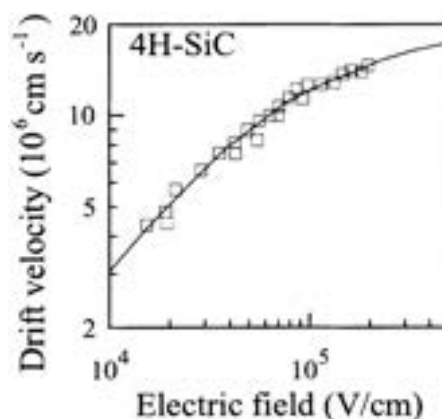


Figura 2.2.i: Velocità di drift nel 4H-SiC in funzione del campo elettrico applicato per una concentrazione di elettroni di 1.4×10^{17} cm $^{-3}$ [22].

La frequenza di commutazione per dispositivi di potenza in Si è limitata a 20 kHz per livelli di potenza di oltre qualche decina di kW, mentre in SiC è possibile arrivare a frequenze di oltre 100 kHz.

Conducibilità termica

Come è stato sottolineato nei paragrafi precedenti, i dispositivi basati su SiC possono sopportare elevate temperature. Inoltre, il carburo di Silicio presenta un'elevata conducibilità termica, circa 2-5 volte quella del Silicio (6H-SiC in particolare presenta 3-5 W/cm·K).

Questo è un vantaggio per quanto riguarda la dissipazione del calore, in quanto la resistenza termica è definita come:

$$R_{th-jc} = \frac{d}{\lambda A} \quad (2.2.10)$$

dove λ è la conducibilità termica, d è lo spessore del dispositivo e A è la sezione. Perciò la resistenza termica è più bassa rispetto a quella del Silicio, e questo permette un maggiore trasferimento di calore dalla giunzione al case, quindi verso i dissipatori di calore, infine verso l'ambiente esterno.

Doping freeze-out

La ionizzazione degli atomi droganti può essere completa o incompleta ad una fissata temperatura, a seconda che tutti gli atomi della specie drogante abbiano o meno assolto al loro compito di cedere (droganti di tipo n) o acquistare (tipo p) elettroni. A temperatura ambiente una specie drogante in Silicio è completamente ionizzata, grazie alla bassa energia di ionizzazione che presentano le varie specie droganti rispetto al fondo della banda di conduzione o alla cima della banda di valenza in tale semiconduttore. Al di sotto dei 100 K circa il Silicio non è più completamente ionizzato.

Il SiC mostra, anche a temperatura ambiente, una ionizzazione incompleta, dovuta alla maggiore energia di ionizzazione che presentano i droganti di questo materiale. Pertanto solo una frazione degli atomi droganti contribuisce ad aumentare i portatori liberi nel semiconduttore. In particolare, è molto improbabile che vengano ionizzati a temperatura ambiente atomi droganti con livelli profondi di energia di ionizzazione che presentano una distanza dalla banda di valenza e di conduzione superiore a 5 volte l'energia termica a temperatura ambiente. Essi non vengono attivati termicamente, ma risultano congelati nella band gap senza essere ionizzati. Questo fenomeno è noto come freeze-out e nei semiconduttori tradizionali è significativo alle basse temperature. Queste impurità possono essere dei veri e propri centri di ricombinazione, dove gli elettroni e le lacune si ricombinano tra loro. Questi sono anche chiamati trappole. I più comuni atomi donori per il SiC sono azoto e fosforo; il primo è un atomo sostituzionale nei siti del carbonio nel SiC, il secondo è un atomo sostituzionale nei siti del Silicio. I più comuni atomi accettori sono alluminio e boro; essi sono atomi sostituzionali nei siti del Silicio [23]. Il livello energetico di questi atomi droganti nel SiC dipende dal particolare politipo nel quale si trovano. Inoltre, a causa della presenza di siti non-equivalenti (cubici ed esagonali) nel reticolo in quasi tutti i politipi del SiC, la stessa specie drogante in generale dà luogo a differenti livelli energetici, uno per ogni tipo di sito reticolare non-equivalente; l'unica eccezione sono il 3C- e il 2H-SiC che sono puramente cubico ed esagonale rispettivamente.

Relativamente al comportamento dei dispositivi bipolari, la ionizzazione incompleta dei droganti più comuni nel SiC influenza le caratteristiche elettriche del dispositivo al variare della temperatura [24]. Pertanto, nella progettazione o simulazione di dispositivi in SiC deve utilizzato un appropriato modello di ionizzazione incompleta al variare della concentrazione drogante e del politipo.

2.3 Criteri di progettazione di dispositivi elettronici di potenza e vantaggi del SiC

Un dispositivo elettronico di potenza per applicazioni nell'ambito della conversione DC-DC, DC-AC o AC-DC è tipicamente un componente destinato a passare continuamente dallo stato di conduzione (ON) allo stato di spegnimento (OFF), a frequenze che possono variare fra poche decine di Hz a centinaia di kHz. Ciò che normalmente viene richiesto a questa classe di dispositivi è:

- presentare una resistenza elettrica bassa (teoricamente nulla) nello stato di conduzione, in modo da ridurre il più possibile le perdite di conduzione e limitare il riscaldamento del componente, contribuendo ad ottimizzare l'efficienza di conversione del sistema. Questo equivale a chiedere una bassa impedenza di uscita;
- essere in grado di bloccare tensioni elevate nello stato OFF, comportandosi dunque da un interruttore ideale aperto quando si vuole interrompere la corrente nel carico;
- nel caso di dispositivo controllato in corrente, presentare un elevato (idealmente infinito) guadagno di corrente statico, inteso come rapporto fra corrente controllata e corrente di controllo, o corrente di accensione. Questo equivale a chiedere un'elevata impedenza di ingresso;
- nel caso di dispositivo controllato in tensione, presentare un'elevata transconduttanza statica (idealmente infinita), intesa come rapporto fra corrente controllata e tensione di accensione;
- nel transitorio, sviluppare una bassa dissipazione di potenza dinamica, durante l'accensione e lo spegnimento. Questo si traduce, in pratica in due distinte richieste:
 - o necessità di trasferire, nelle fasi di accensione e spegnimento, una minima quantità di carica attraverso il terminale di controllo;

- avere tempi di salita e di discesa minimi contemporaneamente per la corrente e la tensione di uscita.

In prima battuta, i due fattori che maggiormente influenzano le fasi di progettazione di un dispositivo di potenza, sia esso un diodo o un dispositivo a tre terminali, operante in regime bipolare (BJT) o unipolare (MOSFET), sono i primi due. Da essi derivano le scelte progettuali tese ad ottimizzare i parametri successivi. In realtà, bassa resistenza di uscita (la cosiddetta R_{on}) ed elevata tensione di blocco (spesso identificata come BV_{ds}) sono due parametri strettamente collegati fra loro, che richiedono un adeguato trade-off. Infatti, un'elevata BV_{ds} comporterà un aumento della R_{on} . Questo può essere chiarito dalla discussione che segue, riferita ad una generica struttura p-i-n, ma valida per qualsiasi dispositivo pratico, poiché il campo elettrico che si manifesta in un dispositivo destinato a sostenere elevate tensioni nello stato OFF è sempre sostenuto dalla regione di carica spaziale che si manifesta all'interno di una regione a basso drogaggio (ipoteticamente $-i-$, cioè intrinseca, ma più spesso n^- , cioè n ma a bassissimo drogaggio).

Si consideri un diodo p+/n-/n+ polarizzato inversamente. Finché la regione centrale è molto meno drogata rispetto alla regione di tipo p+, la regione di carica spaziale si estende nella regione di drift n-. La larghezza della regione di drift W_D può essere più grande (diodo non punch-through) o più piccola rispetto alla larghezza della regione di svuotamento alla tensione di breakdown (diodo punch-through).

Nelle due situazioni descritte, assai tipiche nei componenti elettronici di potenza, la soluzione dell'equazione di Poisson mostra che il campo elettrico è comunque massimo in corrispondenza della giunzione p+/n-. Inoltre, all'aumentare della polarizzazione inversa, il campo elettrico, descritto qualitativamente delle due figure in basso (Fig. 2.3 a), trasla, parallelamente a se stesso, verso il basso. In particolare, trascurando il campo elettrico nelle due regioni più estreme p+ ed n+, e trascurando il potenziale di built-in della giunzione (che è tipicamente dell'ordine di frazioni di Volt), tutta la tensione applicata dall'esterno cade sulla regione svuotata (tratteggiata in figura), e, ancora per l'eq. di Poisson, risulta: $V_B = \int E_B dx$, ovvero:

$$V_B = 0.5 \times E_B \times W_D \quad (2.3.1)$$

nel caso di diodo non punch-through. Se la tensione applicata dall'esterno, V_B , aumenta, il campo elettrico alla giunzione aumenta proporzionalmente. Questo processo si deve arrestare quando E_B raggiunge il valore critico del semiconduttore, E_c .

E' possibile dimostrare che:

$$V_{max} \propto \frac{\epsilon_s}{2qN_d} E_c^2 \quad (2.3.2)$$

in cui ϵ_s è la costante dielettrica del semiconduttore, q è la carica dell'elettrone, N_d è il drogaggio della regione n-, ed infine E_c è il campo elettrico critico nel semiconduttore. Dunque, noto il drogaggio ed il tipo di semiconduttore, è possibile stimare la V_{max} ; essa, posta nella relazione $V_{max} = 0.5 \times E_c \times W_D$ già richiamata, consente di fissare (o progettare) lo spesso della regione a basso drogaggio. Ipoteticamente, disponendo di un semiconduttore a drogaggio trascurabile (idealmente intrinseco), e potendo scegliere W_D grande a piacere, sembrerebbe possibile progettare giunzioni in grado di reggere qualsiasi polarizzazione inversa, soddisfacendo cioè qualunque richiesta collegata al secondo dei criteri di progettazione elencati precedentemente.

Questa conclusione è ovviamente solo ipotetica; essa infatti non tiene conto del primo criterio. In pratica, se durante la fase di polarizzazione inversa la regione svuotata impegna senza problemi gran parte (o al limite tutta) la regione intrinseca n-, nella fase di polarizzazione diretta l'ampiezza della regione svuotata si riduce notevolmente, fin quasi ad azzerarsi, trasformando la regione n- in una regione neutra che diventa un vero e proprio percorso ohmico a bassa conducibilità (tanto più bassa quanto più è basso il drogaggio) per la corrente diretta, una e vera e propria "zavorra" per la struttura nella sua fase di conduzione, responsabile di una elevata R_{on} . Da queste formule si possono paragonare le tensioni di breakdown sopportate dal Si e dal 6H-SiC. Si ha, sostituendo correttamente i valori di campo critico:

$$V_B^{Si} = \frac{2.96 \times 10^{19}}{N_d} \quad (2.3.3)$$

$$V_B^{6H-SiC} = \frac{130 \times 10^{19}}{N_d} \quad (2.3.4)$$

Se per un diodo non di tipo punch-through, l'ampiezza massima della regione di svuotamento deve essere inferiore rispetto alla regione di drift:

$$W_D > \frac{2V_B}{E_c} \quad (2.3.5)$$

per un diodo punch-through la regione di svuotamento occupa l'intera regione di drift ed è in contatto con il catodo n+ (figura 2.3.a (2)). In ogni caso, grazie alla densità di drogante molto elevata del catodo rispetto a quella della regione di drift, la penetrazione della regione di svuotamento nel catodo è trascurabile; per lo stesso motivo è trascurabile la penetrazione della regione di svuotamento nell'anodo p+.

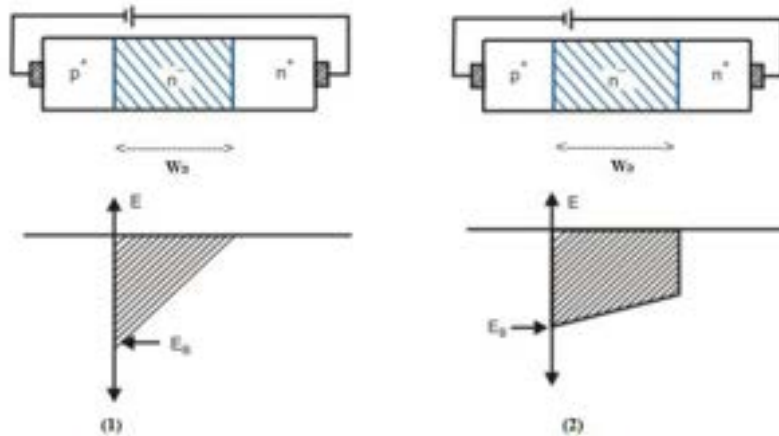


Figura 2.3.a: Campo elettrico di un diodo p+/n-/n+ polarizzato inversamente nel caso di un diodo non punch-through (1) e di un diodo punch-through (2) [25].

La situazione è però analoga al caso precedente, tranne per il fatto che in un diodo punch-through il campo elettrico è più uniforme nella regione di drift. Infatti, con un drogaggio leggero della regione di drift, il campo elettrico in questa regione si può considerare quasi costante. Si ricorda, in proposito, che l'equazione di Poisson prevede che il gradiente del campo elettrico è proporzionale al drogaggio della regione svuotata, e dunque basso drogaggio implica campo elettrico quasi costante. Assumendo l'ipotesi di campo elettrico costante nella regione di drift si può dimostrare che, a parità di tensione di breakdown, il diodo punch-through richiede approssimativamente una larghezza di regione di drift pari a metà di quella di un diodo non punch-through [25].

In definitiva, ridurre il drogaggio della regione n-, ed aumentare il suo spessore, può in entrambi i casi consentire la progettazione di dispositivi in grado di reggere tensioni molto elevate con qualunque semiconduttore, anche superiori a diverse decine di kV, salvo poi compromettere il buon funzionamento del dispositivo in fase di conduzione.

Sulla base di queste due considerazioni, emerge con grande evidenza l'opportunità di progettare dispositivi di potenza basati su semiconduttori aventi un elevato campo elettrico critico. In particolare, l'eq. 2.3.2 prevede che, a parità di drogaggio, la tensione massima sopportata da una giunzione p-n aumenta con il quadrato del campo critico E_c . D'altra parte, in base all'eq. 2.3.5, un E_c più grande consente di ridurre lo spessore della regione di drift, che a sua volta si traduce in una riduzione proporzionale della R_{on} .

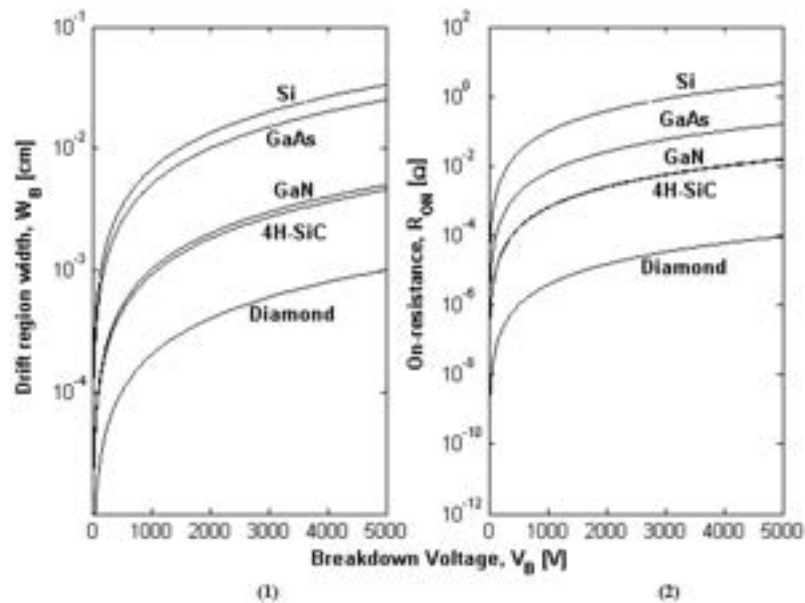


Figura 2.3.b: Estensione della regione di drift (1) e resistenza della regione di drift (2) in funzione della tensione di breakdown per vari semiconduttori

Questo trade-off è stato studiato per numerosi semiconduttori; le figure 2.3.b riassumono i principali risultati significativi. Come si può notare dal grafico dell'estensione della regione di drift in funzione della tensione di breakdown, con il SiC è possibile ottenere regioni di drift più corte rispetto ai diodi in Si a parità di tensione di breakdown V_B . Inoltre è possibile osservare che la R_{ON} nel dispositivo aumenta all'aumentare dell'estensione della regione intrinseca, dunque una larghezza della regione di drift inferiore si traduce in una inferiore resistenza. Visto quindi che il SiC permette, per un determinato valore di tensione di breakdown, di realizzare diodi con regione di drift più corta, si ottiene una resistenza più bassa utilizzando il SiC al posto del Si.

La stessa figura mette in evidenza il vantaggio presentato dal SiC rispetto ad un altro importante semiconduttore ad ampia bandgap, il nitruro di gallio (GaN), la più immediata alternativa al SiC oggi disponibile per la fabbricazione di dispositivi di potenza. Come è possibile osservare, le R_{ON} teoricamente attese per i componenti in SiC sono almeno un ordine di grandezza inferiori rispetto a quelle ottenibili con il GaN, in tutto l'intervallo di tensioni di breakdown considerato. Si tornerà più avanti sul confronto fra dispositivi in SiC e GaN.

Con riferimento al SiC, nella figura in basso si riporta la tensione di breakdown al variare del drogaggio della regione di drift utilizzando diversi spessori della regione di drift per un diodo punch-through:

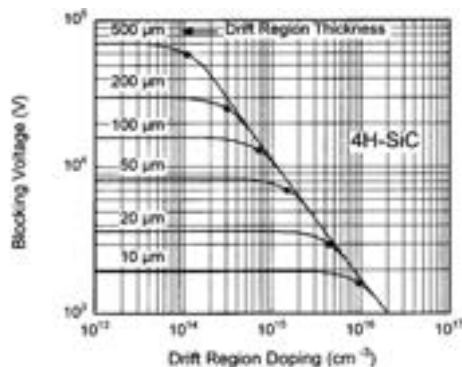


Figura 2.3.c: Tensione di breakdown per regioni di drift in 4H-SiC per diversi spessori della regione di drift [26].

Passando agli altri criteri di classificazione dei dispositivi per applicazioni switching precedentemente anticipati, cioè il guadagno di corrente o la transconduttanza, o il comportamento in transitorio, è possibile

affermare che in buona parte essi dipendono notevolmente dalla fisica del dispositivo prescelto (per esempio bipolare o unipolare), dalla sua geometria (planare o verticale), dalla presenza di capacità (MOS o di giunzione) che dal materiale con cui sono realizzati. Sicuramente, però, un ruolo fondamentale lo assume la vita media dei portatori, che risulta particolarmente bassa nel SiC, anche in materiale di ottima qualità. Questo ovviamente favorisce lo smaltimento dei portatori minoritari in eccesso che regolano in particolare il funzionamento dei dispositivi bipolari.

2.4 Stato dell'arte sui dispositivi di potenza basati su semiconduttori ad ampia bandgap

2.4.1 Dispositivi di potenza basati su semiconduttori ad ampia bandgap: i diodi

I diodi di potenza sono generalmente di tre tipi: per applicazioni generiche (general purpose), ad alta velocità (fast recovery) e di tipo Schottky.

Il diodo a barriera Schottky (SBDs) è un semplice dispositivo, formato da un contatto metallico su SiC, che permette di ridurre le perdite di potenza durante la fase di switch. Sono stati fabbricati diodi Schottky che possono lavorare con tensioni anche di 2000 V. Gli SBDs hanno difficoltà ad operare a correnti al di sopra dei 50 A, poiché l'area attiva è limitata dai difetti presenti in superficie. Per applicazioni operanti ad alte tensioni si rende necessario l'uso di diodi PiN. Una nota azienda del settore, la Cree Inc., ha prodotto dei diodi PiN sperimentali in grado di lavorare a tensioni di circa 10 kV [27].

Fra i maggiori vantaggi dei diodi Schottky, in particolare in SiC, bisogna citare la bassa tensione di soglia, che è circa la metà di quella dei diodi a giunzione p-n, e l'elevata velocità di commutazione, dovuta all'assenza del fenomeno di accumulo di portatori minoritari. Per contro, un limite spesso non trascurabile dei diodi metallo-semiconduttore, comune a tutti i materiali con cui essi sono fabbricabili, è l'elevata corrente di saturazione inversa, che tende ad aumentare velocemente con la temperatura, limitando di fatto l'uso degli Schottky in Silicio a non più di 100°C, o a 170°C nel caso del SiC.

Infine altri dispositivi degni di nota sono i diodi Junction Barrier Schottky (JBS), che combinano la struttura dei diodi Schottky con quella dei diodi PiN; questi sono in grado di operare con tensioni di breakdown fino a circa 3 kV.

E' possibile affermare che la tecnologia Schottky su SiC è quella che presenta il maggior grado di penetrazione nel mercato dell'elettronica di potenza, avendo, di fatto, spianato la strada all'uso SiC, e spingendo i progettisti circuitali abituati all'elettronica in Silicio al suo impiego.

Il diodo PiN è, per importanza, uno dei principali dispositivi elettronici di potenza. Oltre ad avere un ruolo funzionale di per se, esso è il cuore di numerosi altri dispositivi più complessi. Per questo motivo è stato tra i primi dispositivi in SiC ad essere fatto oggetto di studio e di accurate analisi.



Figura 2.4.1.a: Struttura del diodo PiN

La struttura del diodo PiN in carburo di Silicio è essenzialmente la stessa di quella del diodo in Silicio. Il PiN è formato da tre regioni, una fortemente drogata di tipo-p+, una regione intermedia debolmente drogata (detta regione intrinseca), ed infine una regione di tipo-n+. La regione intrinseca essendo debolmente drogata, viene facilmente svuotata in polarizzazione inversa, diventando sede di un campo elettrico elevatissimo, il cui integrale praticamente coincide con la tensione applicata dall'esterno, almeno fin quando non viene superato il campo elettrico critico. Più è spessa la regione intrinseca, maggiore sarà la tensione sopportabile dal dispositivo nello stato OFF. Quando il diodo opera in conduzione diretta,

l'iniezione dei portatori di carica dalle regioni P ed N (lacune ed elettroni) riduce enormemente la resistenza della regione intrinseca, che opera in regime di modulazione della conducibilità, permettendo al PiN di condurre elevate correnti con minima dissipazione di potenza. Oltre a consentire una notevole riduzione della resistenza serie in regime di polarizzazione diretta, l'utilizzo del carburo di Silicio consente al diodo PiN di operare a frequenze di commutazione più elevate rispetto a quelle degli omologhi dispositivi in Silicio; ne derivano vantaggi in termini di dimensione dei componenti passivi (induttanze e capacitori) e di conseguenza vantaggi in termini di costi ed efficienza dei circuiti.

Gli ottimi risultati raggiunti con tali dispositivi sono ampiamente riportati in diversi lavori presenti in letteratura, così come anche documentato in recenti ricerche svolte dagli autori di questa ricerca [28-30]. Tale studio è stato effettuato su di un diodo PiN in 4H-SiC realizzato su wafer della CREE Inc., e ha dimostrato la bontà di questa categoria di dispositivi; in particolare, il diodo in esame ha prodotto ottimi risultati in termini di proprietà di rettificazione di corrente, con densità di corrente di circa 370 A/cm² ad una tensione di 5V [30].

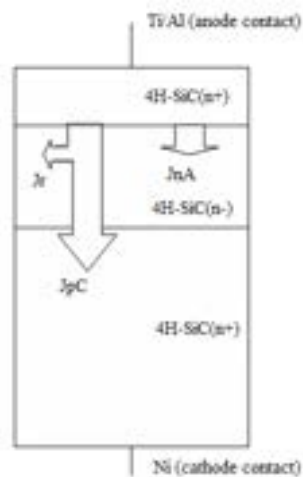


Figura 2.4.1b: Schema del PiN realizzato dall'IMM di Bologna

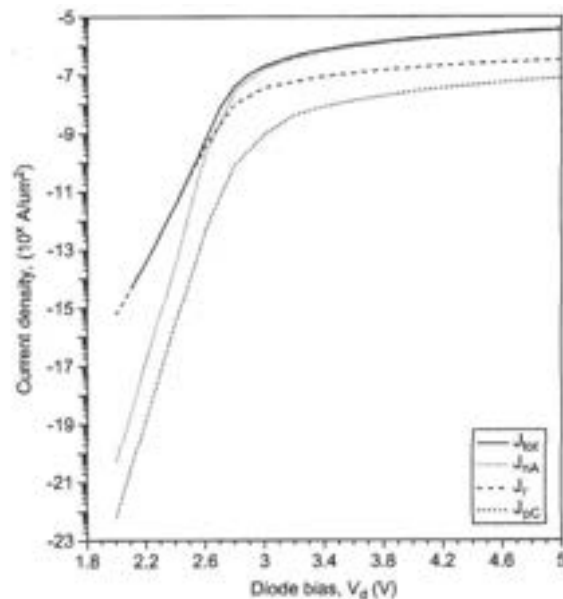


Figura 2.4.1.c: Grafico delle varie componenti di densità di corrente rispetto a temperatura ambiente

Relativamente alla tecnologia, il processo che comporta le problematiche maggiori è l'impiantazione ionica. Tra i materiali droganti di tipo-p i più usati sono il boro e l'alluminio; il primo è vantaggioso per la sua massa inferiore, idonea per impianti a maggior profondità, mentre il secondo ha un'energia di ionizzazione

inferiore al boro (190 meV per Al, rispetto a 285 meV per B, nel politipo 4H, a temperatura ambiente), il che permette una inferiore resistività dello strato impiantato, misurato a temperatura ambiente. In generale, l'alluminio è da preferirsi al boro, oltre che per la più bassa energia di ionizzazione, anche perché le dimensioni dell'atomo sono tali da non apportare, in fase di impiantazione, eccessivi danni al cristallo. Tali regioni danneggiate infatti potrebbero agire come centri trappola o causare lo scattering dei portatori. Infine poiché Al e Si hanno massa comparabile, le collisioni atomiche favoriscono la sostituzione diretta fra le due specie prima ancora della ricottura.

Nonostante l'alluminio sia preferito al boro, per ottenere strati di bassa resistività, sono necessarie comunque alte concentrazioni di drogante (oltre 10^{19}cm^{-3}) a causa dell'incompleta ionizzazione delle impurità a temperatura ambiente anche quando è collocato in posizione sostituzionale.

Il problema principale dell'impiantazione ad alte dosi è la formazione di danno da irraggiamento, che deve essere rimosso tramite successivo annealing per ottenere una elevata attivazione dell'accettore. L'accumulo del danno durante l'impiantazione a temperatura ambiente porta all'amorfizzazione. La dose, o concentrazione, di amorfizzazione dipende fortemente dalla temperatura del campione e quindi può essere completamente evitata superando un valore critico di temperatura durante l'impiantazione, che dipende dall'energia degli ioni e dalla dose per unità di tempo. Per impianti di alluminio questa temperatura critica è compresa tra 170°C e 250°C.

2.4.2 Field Effect Transistor (FET e MOSFET)

Tra i FET di potenza degni di nota vi sono i MOSFET ed i JFET, mentre un'altra tipologia di dispositivi denominati BMFET sono ancora in fase di studio.

I MOSFET in SiC presentano diversi vantaggi, ad esempio nelle operazioni in modalità normally-off o nelle operazioni a bassa potenza controllate in tensione. Il maggior limite è dovuto all'elevata resistenza di on che limita la corrente a causa della bassa mobilità nel canale che deriva a sua volta dalla bassa qualità dell'interfaccia SiO_2/SiC . Il primo MOSFET in SiC fu realizzato nel 1994, denominato UMOSFET. Esso era formato da un canale verticale e regione di drift n-, costruito in 4H-SiC presentava una resistenza di on specifica di $15.7 \text{ m}\Omega\text{cm}^2$ e tensione di breakdown di 1.4 kV[31]. Successivamente fu la volta del DMOSFET, con regioni di body e source ottenute tramite doppia impiantazione [32], con tale dispositivo si sono ottenute un'elevata tensione di breakdown (10 kV) e resistenza di on specifica di $123 \text{ m}\Omega\text{cm}^2$.

I JFETs sono dei dispositivi che presentano dei vantaggi per applicazioni ad alte temperature (circa 300°C) ed alte tensioni di breakdown con basse resistenze di on. Tali dispositivi operano solo in modalità normally-on, che presenta dei limiti per quanto riguarda l'integrità dei dispositivi in caso di guasti. Recentemente sono stati prodotti JFETs con tensioni di 1.7 kV e resistenze di on di $2.77 \text{ m}\Omega\text{cm}^2$ [33].

La tabella seguente riporta i valori caratteristici di R_{on} e V_{BD} per dispositivi in SiC di prima generazione, in particolare diodi e FET.

Dispositivo	V_{BD} [V]	R_{ON} [$\text{m}\Omega\text{cm}^2$]	produttore
PIN	4.5	42	General Electric
PIN	19.5	65	CREE
Schottky	10	97.5	Rutgers
Schottky	4.9	43	Purdue
UMOSFET	1.4	15.7	Purdue
DMOSFET	1.8	46	Siemens
VJFET	3.5	25	SiCED
VJFET	2	70	Hitachi
JFET	1	3.6	Northrop Grumman

Tabella 2.4.2.a: Valori di tensione di breakdown e resistenza di on per alcuni dei primi dispositivi unipolari in SiC ad alta tensione..

2.4.3 Bipolar Junction Transistor (BJT)

Della categoria dei transistor bipolari fanno parte gli IGBT (Insulated Gate Bipolar Transistor), i tiristori GTO (Gate-Turn-Off) ed i BJT.

Gli IGBT sono transistor di potenza controllati in tensione. Gli IGBT in Silicio sono molto diffusi nel campo dell'elettronica di potenza; al contrario gli IGBT in SiC non sono attualmente commerciabili a causa della bassa qualità dell'interfaccia SiO₂/SiC e della bassa conducibilità dei substrati di tipo p.

Altri dispositivi molto utilizzati sono i tiristori GTO. Essi sono attivati applicando un breve impulso positivo sulla gate e sono disattivati mediante l'applicazione, sullo stesso terminale, di un breve impulso negativo. Non richiedono di alcun circuito di commutazione, e vengono utilizzati nei convertitori di potenza.

Il Transistor Bipolare BJT è formato da tre terminali emettitore, base e collettore. Esso viene utilizzato come interruttore nei convertitori di potenza. Il BJT in SiC ha come principale vantaggio, negli switch di potenza, di avere basse perdite di conduzione combinate con una elevata frequenza di switching. Rispetto al FET, i maggiori svantaggi del BJT consistono nei bassi guadagni di corrente e l'elevata complessità dei dispositivi integrati, mentre la modalità di funzionamento normally-off presenta un vantaggio rispetto ai JFET.

La tabella seguente riporta i valori caratteristici di R_{on} e V_{BD} per numerosi BJT in SiC, la maggior parte dei quali sono sperimentali.

Dispositivo	V_{BD} [V]	R_{ON} [$m\Omega cm^2$]	produttore
BJT	1.8	10.8	CREE
BJT	3.2	78	Purdue
BJT	1	17	Rutgers
BJT	1.1	49	Rutgers
BJT	4	37.6	KTH
BJT	1	56	RPI
BJT	0.75	6	CREE
BJT	1.8	2.9	Rutgers
BJT	6	4.7	Rutgers

Tabella 2.4.3.a: Valori di tensione di breakdown e resistenza di on per alcuni BJT in SiC ad alta tensione.

Da un punto di vista tecnologico, la tipica sezione di un BJT n-p-n in carburo di Silicio è quella mostrata in figura 2.4.3.a. Generalmente per la fabbricazione di BJT in SiC si utilizzano due approcci a causa della diffusione di drogante estremamente bassa nel SiC. Uno prevede la realizzazione della regione di emettitore tramite crescita epitassiale e l'impiantazione di una regione p+ nello strato di base in prossimità del contatto di base. Un secondo approccio prevede l'impiantazione della regione di emettitore n+ e del contatto di emettitore nello strato di base, ottenuti dopo aver inciso (etching) la regione p+ di base cresciuta tramite epitassia. Attualmente il primo approccio è preferito al secondo a causa della non completa attivazione del drogante e dai difetti presenti dopo l'annealing ad alte temperature.

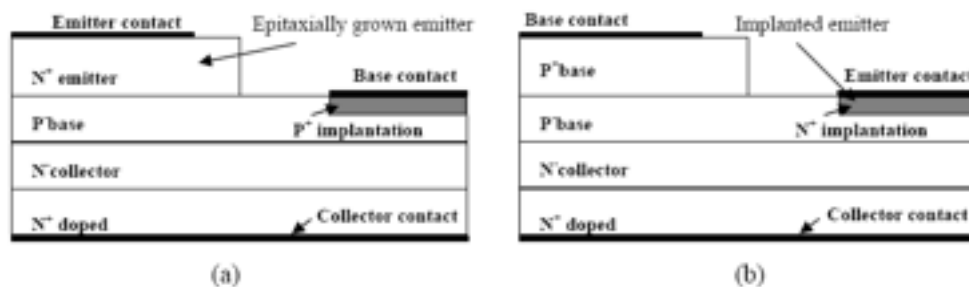


Figura 2.4.3.a: Schema di un BJT n-p-n con (a) emettitore cresciuto tramite epitassia e (b) emettitore ottenuto per impiantazione.

Per dispositivi in grado di operare ad alti valori di tensione, il drogaggio del collettore deve essere sufficientemente basso in modo da formare una regione di drift; per dispositivi con tensioni di 1200 V, lo spessore della regione di drift deve essere di almeno 10 μm . La base deve essere progettata con un elevato drogaggio, valori tipici vanno da 2×10^{17} a $4 \times 10^{17} \text{cm}^{-3}$. Anche i valori di drogaggio dell'emettitore devono essere elevati, maggiori rispetto a quelli della base, per garantire un'elevata efficienza di iniezione ed ottenere un alto guadagno di corrente. D'altronde un incremento della concentrazione di drogante nell'emettitore, induce un incremento del bandgap narrowing che provoca la diminuzione dell'efficienza di iniezione dell'emettitore. Inoltre, quando l'emettitore è fortemente drogato il fenomeno di ricombinazione Auger diventa prevalente e provoca la diminuzione della lunghezza di diffusione dei portatori minoritari. In conclusione il bandgap narrowing e la ricombinazione Auger riducono l'efficienza di iniezione dell'emettitore e il guadagno di corrente. Tipici valori di drogaggio dell'emettitore vanno da 10^{19} a $2 \times 10^{19} \text{cm}^{-3}$. Per i BJT in SiC ad emettitore comune, il guadagno di corrente, la resistenza di on specifica e la tensione breakdown sono parametri importanti, su cui bisogna agire per ottenere dei risultati superiori a quelli ottenuti con BJT in Si.

La qualità del substrato e del materiale cresciuto tramite epitassia sono due importanti fattori in grado di influenzare il guadagno di corrente β . È richiesta un'alta qualità del materiale poiché i difetti presenti inizialmente nel substrato si propagano all'interno dello strato epitassiale durante la crescita. La maniera per ovviare a questi inconvenienti è quella di utilizzare un metodo di crescita epitassiale continua, cioè senza interruzioni, della giunzione emettitore-base, poiché un'interruzione del processo di crescita incrementa la concentrazione di difetti all'interfaccia emettitore-base, portando ad una diminuzione del guadagno di corrente.

Il processo di passivazione superficiale è considerato il processo chiave per ridurre i fenomeni di ricombinazione superficiale ed incrementare così il guadagno di corrente β . Recentemente processi di annealing con ossidazione o post-ossidazione in ambiente saturo di NO e N₂O hanno portato alla riduzione della densità di stati superficiale.

2.4.4 Principali dispositivi commerciali in SiC

Come anticipato, i primi dispositivi commerciali in SiC sono stati dei diodi Schottky, e risalgono al 2001. Essi furono largamente propagandati per la quasi totale assenza di fenomeni di recupero inverso ed il funzionamento garantito a temperature superiori ai 150°C, aspetti che costituivano un notevole avanzamento rispetto alla tecnologia del Silicio. In breve tempo, le basse perdite di commutazione e le basse correnti di recupero inverso hanno imposto i diodi in SiC come i dispositivi più avanzati e vantaggiosi nella progettazione dei nuovi circuiti switching per il condizionamento della potenza.

Negli ultimi quattro-cinque anni, il panorama dei dispositivi elettronici in SiC reperibili in commercio si è notevolmente ampliato. Tutte le principali foundry hanno fatto consistenti investimenti al fine di inserire nei rispettivi portafogli di vendita, componenti in carburo, talvolta ricorrendo all'acquisizione di piccole società specializzate nella fabbricazione di dispositivi relativamente semplici, quali diodi Schottky.

Solo per citarne alcune, si ricordano la CREE, la Faichild, la GenesSiC, l'Infineon, la Microsemi, la Rohm, la STMicroelectronics, la Toshiba, la Wolfspeed.

Partendo dalla CREE, che da settembre 2015 ha assunto, per il mercato dell'elettronica di potenza, la nuova denominazione di Wolfspeed, essa offre a catalogo il più ampio assortimento di diodi Schottky, con tensioni di blocco da 600 V, 650 V, 1200 V e 1700 V, e correnti massime comprese fra 1 A e 50 A.

Molto ampia è anche l'offerta di MOSFET, con tensioni di blocco da 900 V, 1200 V e 1700 V, e correnti massime da 2.6 fino a 71 A a 100°C. I dispositivi con la più bassa R_{ON}, pari a 25 mohm, sono il C2M0025120D, un MOSFET da 1200 V e 60 A, ed il CPM2-1200-0025B, ancora da 1200 V, con corrente massima di 71 A. Sono acquistabili anche chip non incapsulati. L'azienda offre inoltre svariati moduli di potenza.

Il MOSFET preso a riferimento in questa ricerca è il C3M0065090J, un dispositivo che si basa sulla recente tecnologia C3M sviluppata dalla CREE, con tensione di blocco di 900V e corrente massima 35 A. Esso

contiene un diodo intrinseco veloce per il recupero inverso. Il package è studiato per abbattere la resistenza termica e favorire la dissipazione del calore, per cui, in corrente impulsata, esso può arrivare a sostenere correnti di 90 A. L'azienda afferma che il dispositivo infrange le barriere imposte dagli IGBT o dai Superjunction MOSFET in Silicio per quanto riguarda le velocità di commutazione. I convertitori di potenza progettati con questi SiC MOSFET garantiscono più elevate densità di potenza, grazie alle basse resistenze di conduzione e più elevate conduttanze termiche. Tutti i MOSFET CREE sono a prova di fenomeni di moltiplicazione a valanga e resistenti ai latch-up. Altre caratteristiche sono discusse più avanti nel documento, e confrontate con quelle del MOSFET progettato e con quelle di un MOSFET in Silicio commerciale.

Anche Infineon offre un notevole portafoglio di dispositivi commerciali in SiC. I diodi Schottky presentano tensioni di blocco da 600 V, di vecchia generazione, e da 650 V e 1200 V. Sono, inoltre, presenti a catalogo alcuni JFET, da 1200 V, e MOSFET sempre da 1200 V.

La più recente tecnologia adottata da Infineon è denominata CoolSiC™, che offre tensioni di soglia molto più basse rispetto alle tecnologie precedenti, abbattendo la dissipazione di potenza statica nella giunzione. Inoltre, la tecnologia garantisce la sopravvivenza del dispositivo anche in presenza di picchi notevoli di sovracorrente, ingestibili con le tecnologie precedenti. Come risultato, le perdite statiche nei dispositivi cosiddetti di "Generation 5" sono ridotte del 30%, i requisiti di raffreddamento notevolmente rilassati, e l'affidabilità migliora.

Limitandoci al panorama dei MOSFET, l'azienda afferma che i propri prodotti si distinguono per l'elevata affidabilità dell'ossido di gate, frutto di un nuovo processo trench, l'elevata velocità di commutazione, l'elevata transconduttanza dl_D/dV_{GS} , la bassa tensione di soglia ($V_{TH}=4V$) e la robustezza al corto circuito. Due dispositivi sono propagandati in particolare per le applicazioni fotovoltaiche: si tratta del IMW120R045M1 e del IMZ120R045M1, entrambi switch da 1200 V con una R_{ON} da 45 mohm. La maggiore efficienza di conversione ottenibile con questi dispositivi consente, a detta dell'azienda, di abbattere le temperature di giunzione, prolungando in questo modo la vita e migliorando l'affidabilità delle apparecchiature.

2.4.5 Principali dispositivi commerciali in GaN

Il nitruro di gallio (GaN) è in pratica l'unica reale alternativa al SiC nella fabbricazione di dispositivi attivi di potenza ad elevate prestazioni. Il campo elettrico critico del GaN ($E_c=3.4$ eV) è leggermente superiore a quello del SiC, il che pone potenzialmente il GaN ad un gradino superiore rispetto al SiC. Altro punto a favore del GaN è costituito dalla mobilità degli elettroni, che può arrivare a 2000 cm²/Vs, circa doppia rispetto a quella del SiC. Quest'ultima proprietà consente in principio la realizzazione di dispositivi in GaN operanti a frequenze maggiori. Concentrando l'attenzione però sulle applicazioni di potenza, emerge una caratteristica non favorevole nel GaN, che è la bassa conducibilità termica (1.3 W/cm²K), addirittura leggermente inferiore a quella del Silicio.

Ad oggi il GaN offre non molte opportunità commerciali per chi desidera utilizzare dispositivi di commutazione in grado di sfruttare le caratteristiche di questo semiconduttore. In commercio è infatti disponibile un numero abbastanza limitato di componenti, nessuno in topologia verticale. Come componenti in tecnologia planare sono invece presenti diodi Schottky, diodi pin, MESFET ed FET.

Fra questi ultimi, che costituiscono l'esempio più avanzato di tecnologia GaN, si segnala in particolare la famiglia di transistor prodotti e commercializzati dalla Texas Instruments, denominata LGM.

Per questo studio è stato specificatamente preso in considerazione uno degli ultimi prodotti ad essere stati commercializzati dall'azienda, il modulo LGM5200, un modulo contenente un half-bridge a bassa tensione (80 V), contenuto in un package da 6 mm \times 8 mm, compatibile con segnali di controllo CMOS da 3 V e TTL da 5 V. Il costruttore dichiara esplicitamente che, a causa di una intrinseca intolleranza dei dispositivi GaN all'esposizione a tensioni di controllo elevate, il modulo contiene un circuito di clamping proprietario atto a proteggere lo stadio di ingresso.

Lo stadio di potenza è basato su transistor FET, che operando sul principio dello svuotamento del canale ad opera di una giunzione contropolarizzata, si può presumere soffrano della presenza di consistenti correnti saturazione inversa. I FET integrati sono in grado di gestire una corrente massima di 10 A. La massima temperatura di giunzione $T_{j,max}$ è di soli 125°C.

I FET integrati nel modulo della TI non sono dispositivi semplici da un punto di vista topologico.. Si tratta, infatti, di HEMT (high electron mobility transistor), cioè dispositivi che basano il funzionamento su principi quantistici (Fig. 2.4.5.a). In pratica, attraverso un'attenta progettazione di un multistrato epitassiale, costituito da strati nanometrici di semiconduttori composti aventi bandgap diverse (tecnologia che prende il nome di *bandgap engineering*), è possibile confinare gli elettroni del canale in una regione tanto sottile da essere assimilabile ad un piano, che costituisce in partica una buca quantica per i portatori.



Figura 2.4.5.a: Sezione di un HEMT in tecnologia GaN

Si ottiene in questo modo il cosiddetto gas di elettroni bidimensionale (2DEG), che presenta ben noti vantaggi in termini di mobilità degli elettroni grazie alla riduzione dei fenomeni di scattering. La stessa tecnologia è ampiamente utilizzata nel laser a multi-quantum well. Da notare che le regioni in GaN sono accresciute epitassialmente su un substrato in Silicio, cosa che ovviamente abbatte notevolmente i costi di fabbricazione di questi dispositivi. Uno degli svantaggi di questi dispositivi è l'assenza di un body diode, utile per il ricircolo delle correnti nelle applicazioni switching su carichi induttivi, a cui si può però ovviare prevedendo un diodo esterno.

Ovviamente non sono note le dimensioni degli HEMT-FET integrati, per cui il confronto con dispositivi concorrenti può essere fatto a parità di corrente massima di drain I_D . A fronte di una BV_{ds} di soli 80 V, la R_{on} è abbastanza elevata (14 mohm), la Q_G , carica da trasferire alla gate per l'accensione del transistor, è di 3.8 nC ed i tempi di commutazione sono dell'ordine dei 30 ns. Nel seguito, alla fine del rapporto, questi valori saranno messi a confronto con quelli di altri dispositivi commerciali in Silicio ed in SiC e con quelli simulati di un MOSFET in SiC progettato per le applicazioni fotovoltaiche a bordo modulo.

In figura 2.4.5.b è rappresentato lo schema funzionale a blocchi del modulo, in cui si distinguono i due FET di potenza in uscita ed i due blocchi complementari di controllo. La sezione di ingresso è caratterizzata da un diodo di bootstrap e dal circuito di clamping e da circuiti di protezione.

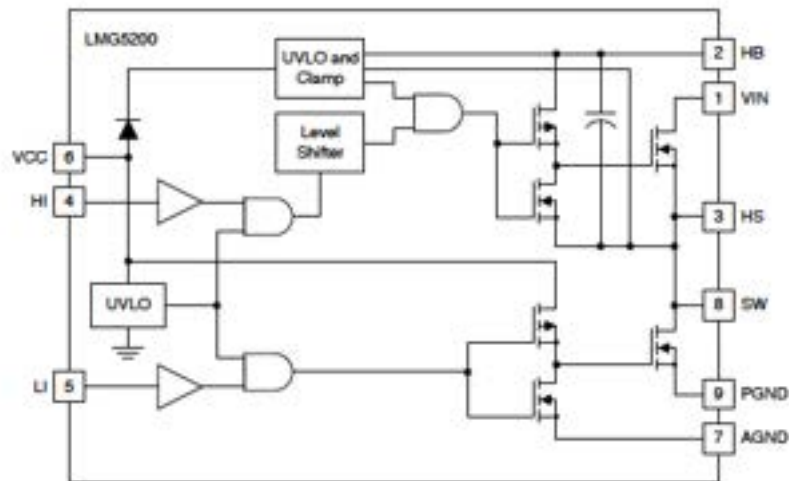


Figura 2.4.5.b: Schema funzionale a blocchi del modulo LGM5200 della Texas Instrument, basato sulla tecnologia GaN (Datasheet TI SNOSCY4B –MARCH 2015–REVISED JANUARY 2016)

La TI non dichiara un ambito di applicazione prevalente per il modulo, limitandosi ad affermare che l'LMG5200 può migliorare le prestazioni di una vasta gamma di circuiti, riducendo i rischi di migrazione tecnologica. Le applicazioni includono i convertitori DC-DC a frequenze superiori al MHz, gli amplificatori audio in classe D, i convertitori per circuiti in ambito telecomunicazioni. Come per tutti i dispositivi di potenza in GaN, grazie alla bassa carica di gate (Q_G) ed alla bassa capacità di uscita, questi FET possono operare a frequenze significativamente superiori al Silicio, con risultati positivi tangibili in termini di riduzione delle *switching losses* e densità di potenza.

2.4.6 Confronto critico fra le due tecnologie e previsioni di mercato

Sulla base delle proprietà elettroniche dei due semiconduttori, e del grado di maturità raggiunto ad oggi dalle due tecnologie, è possibile concludere che:

- SiC e GaN hanno potenzialità equivalenti nell'ambito delle applicazioni RF superiori al GHz ed in quei casi in cui la richiesta di alte prestazioni ed elevati indici di affidabilità sono prioritarie e non sono condizionate da vincoli di prezzo, come ad esempio in ambito militare;
- in particolare, la tecnologia HEMT GaN possiede grandi potenzialità per frequenze operative superiori alla decina di GHz, che è un ambito apparentemente precluso al SiC;
- la tecnologia del GaN eteroepitassiale (come nel caso della Texas Instruments) è abbastanza promettente nelle applicazioni switching a bassa tensione, anche limitate ad alcune decine di volt. Al momento però i risultati ottenibili non giustificano del tutto la migrazione dal Si al GaN;
- la stessa tecnologia potrebbe in particolare trovare applicazione nei sistemi di telecomunicazione operanti a frequenze di alcuni GHz (3G, 4G, WiMAX), in sostituzione del MOSFET LDMOS in Silicio e degli HEMT on GaAs. Attualmente però questo mercato è in gran parte precluso dai costi della tecnologia GaN, per cui l'eventuale utilizzo dipenderà molto da quanto rapidamente scenderanno i costi;
- in generale, per il GaN si può dire che il rapporto costo/prestazioni non è ancora sufficientemente basso, mentre la tecnologia HEMT su substrati in Silicio è abbastanza complessa, per cui è difficile fare previsioni sulla riduzione dei costi;
- allo stato, non sono prevedibili sul mercato, nuovi dispositivi affidabili in GaN basati su principi fisici di funzionamento alternativi a quelli finora adottati (Schottky e HEMT);

- resta, infine, il problema della dissipazione del calore legato alla bassa conducibilità termica del materiale.
- la tecnologia dei dispositivi SiC è oggi sufficientemente assestata, e tutte le maggiori aziende di semiconduttori presentano a catalogo componenti in SiC;
- i dispositivi SiC omoepitassiali (principalmente diodi Schottky e MOSFET) hanno già raggiunto un ottimo livello di maturità tecnologica, a prezzi accessibili per la maggior parte delle applicazioni. Nuovi dispositivi si stanno affacciando sul mercato, come i diodi pin, particolarmente ambiti per il funzionamento ad elevate temperature (superiori a 200°C), sebbene i loro costi siano ancora elevati, o i transistor bipolari (BJT), i quali potrebbero essere interessanti in applicazioni lineari, come gli amplificatori;
- considerando il rapporto costo/prestazioni, il mercato più indicato per il SiC è quello dei circuiti switching operanti fra alcune centinaia di Volt (p.es. 600 V) fino ad alcuni kV (p.es. 2 kV);
- in applicazioni di potenza nell'ambito delle decine o centinaia di kW, il SiC è già attualmente la tecnologia più idonea, ma è anche la più promettente in termini di ulteriore miglioramento delle prestazioni nel breve e medio periodo, anche grazie ai notevoli investimenti in ricerca che ruotano attorno ad essa. A potenze più basse, il SiC resta ancora molto competitivo, soprattutto per il rapporto costo/prestazioni;
- il SiC resta, invece, una scelta quasi obbligata in tutti quei casi in cui all'elettronica si chiedano prestazioni elettroniche elevate ed affidabilità estrema in condizioni operative particolari, come temperature superiori a 120°C ed assenza o carenza di sistemi di raffreddamento, presenza di radiazioni ionizzanti, ecc.

3 Studio di dispositivi di potenza in SiC basato su simulazioni numeriche

3.1 Ambiente di simulazione

Le simulazioni numeriche descritte in questo rapporto di ricerca sono state svolte in ambiente Atlas. Atlas è un simulatore numerico sviluppato dalla SILVACO Inc, che è basato sulla fisica del dispositivo ed è in grado di prevedere il comportamento elettrico di una specifica struttura fisica quando questa viene opportunamente polarizzata. Per assolvere a questa funzione, il simulatore si avvale di una griglia in 2 o 3 dimensioni i cui punti vengono chiamati nodi, e risolve in ciascuno di essi un sistema di equazioni differenziali che derivano dalle leggi di Maxwell. In tal modo esso è in grado di simulare e prevedere il trasporto dei portatori di carica all'interno della struttura.

Le simulazioni basate sulla fisica sono una valida alternativa agli esperimenti ed i notevoli vantaggi evidenziati rispetto a quest'ultimi le hanno rese lo strumento principalmente impiegato nella progettazione dei dispositivi. Le simulazioni sono, infatti, molto più veloci e decisamente più economiche di qualsiasi esperimento, e sono in grado di fornire una conoscenza molto più approfondita del principio di funzionamento che sottende la struttura studiata fornendo informazioni che sarebbero altrimenti impossibile da ottenere.

Esse si differenziano inoltre dalla modellazione empirica, il cui compito, completamente diverso, è quello di ricavare formule analitiche in grado di modellare con la massima accuratezza e semplicità comportamenti già noti. Sebbene il simulatore sia uno strumento molto potente, occorre prestare estrema attenzione ad una serie di aspetti critici da cui dipendono risultati attendibili ed il più possibile fedeli alla realtà. Più specificatamente, l'utilizzatore, oltre a modellare la struttura del dispositivo tramite gli strumenti messi a disposizione da Atlas, deve individuare ed impostare i modelli fisici più opportuni e calzanti alla situazione e scegliere il metodo di soluzione numerica con cui risolvere le equazioni. Solo a questo punto si potranno definire le condizioni di polarizzazione necessarie ad esaminare le caratteristiche elettriche desiderate.

Nel seguito si descriveranno in maniera sintetica le grandi potenzialità del software di simulazione, ponendo particolare attenzione a quelle effettivamente sfruttate nella fase di progettazione di un nuovo MOSFET in SiC.

Il software di simulazione Atlas può essere immaginato come un sistema che riceve in ingresso dei file di descrizione del dispositivo da simulare, realizzati dall'utilizzatore, li elabora ed, infine, restituisce in uscita i risultati desiderati. I file di ingresso, ovviamente, devono fornire tutte le informazioni necessarie per una corretta elaborazione e si distinguono in file di struttura e file di testo. I primi devono modellare adeguatamente la struttura da studiare, i secondi devono contenere i comandi necessari ad investigare opportunamente il dispositivo ed ottenere, quindi, i risultati desiderati.

Per quanto concerne invece le uscite esse si differenziano in file di soluzione, file log e uscite runtime.

La sommaria descrizione appena fornita può essere efficacemente schematizzata tramite la figura seguente.

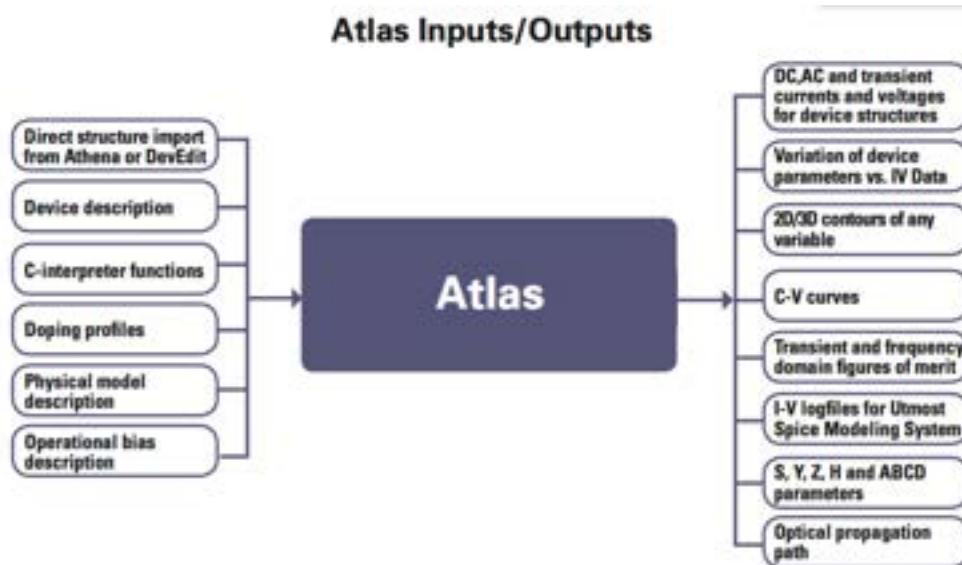


Figura 3.1.a: Ingressi e uscite del simulatore

Il software di simulazione offre varie possibili modalità per definire una struttura. La prima opzione prevede che la struttura venga descritta tramite i programmi Athena o DevEdit e successivamente sia importata tramite l'interfaccia automatica di Deckbuild. Un'altra opzione prevede invece che il file di input legga una struttura esistente e realizzata ancora una volta tramite Athena, DevEdit oppure in una precedente simulazione di Atlas. Infine, la struttura può essere implementata direttamente tramite Deckbuild ma, quest'ultima eventualità è meno conveniente delle prime due qualora si possa ricorrere ad esse.

Cruciale importanza riveste la fase di definizione della mesh, che richiede molta esperienza da parte dell'utente. La mesh rappresenta in pratica la griglia di simulazione, nei cui punti viene risolto un sistema di equazioni alle differenze finite, che deve essere molto fitta nelle regioni in cui sono attesi forti gradienti spaziali per grandezze quali come il campo elettrico o le correnti, e può essere rilassata nelle regioni in cui il comportamento elettrico è prevalentemente ohmico. Questo significa che il progettista deve essere in grado di prevedere, almeno per grandi linee, i fenomeni che avranno luogo nelle varie regioni del dispositivo. Le aree critiche sono difficilmente generalizzabili, ma di certo sono ascrivibili a questa categoria le giunzioni p-n (soprattutto se polarizzate con elevate tensioni inverse e quindi fortemente soggette al fenomeno di ionizzazione da impatto) e più in generale le regioni interessate da elevati campi elettrici. Relativamente al MOSFET si porrà attenzione alla regione di canale e, principalmente al momento dell'analisi dello stato off del transistor, ed alla regione a basso drogaggio della struttura verticale drift region – drain. L'aumento del numero dei nodi della griglia ha come ripercussione un incremento, talora parecchio evidente, dei tempi di simulazione; sarà pertanto compito dell'utilizzatore realizzare la mesh "minima" che consente comunque di garantire le specifiche di accuratezza desiderate. Basta pensare che il

tempo richiesto dalla CPU per ottenere la soluzione è proporzionale a N^α in cui N rappresenta il numero di nodi ed α è un fattore compreso tra 2 e 3 che tiene conto della complessità del problema. Atlas prevede, inoltre, per le simulazioni in due dimensioni un numero massimo di nodi pari a 20000, che è in grado di garantire abbondantemente le esigenze di accuratezza della quasi totalità delle simulazioni. Esse di norma possono essere adeguatamente gestite con un numero di punti compresi tra 2000 e 4000 purché opportunamente distribuiti nella struttura.

Una volta definite le regioni e la mesh, vanno definiti gli elettrodi o contatti, ed i profili di drogaggio. Il tipo di distribuzione di drogante è generalmente di tipo uniforme o gaussiano, benché siano possibili profili più precisi o addirittura una descrizione puntuale.

Il tipo di drogaggio consente invece di stabilire se è stato realizzato con atomi donori o accettori. Tutti i materiali possono essere classificati in una delle seguenti tre categorie: conduttori, semiconduttori e isolanti. Ciascuna di esse richiede che venga definito un apposito set di parametri in grado di fornirne una caratterizzazione completa. In realtà, per una grande varietà di materiali, Atlas fornisce di default i valori dei parametri che ricorrono nei modelli utilizzati nelle simulazioni ma essi possono essere comunque ridefiniti tramite il termine *material*.

Nel seguito del report si presterà attenzione prevalentemente ai semiconduttori e in maniera più specifica al SiC con il quale è stato realizzato il MOSFET oggetto di studio. Si riportano di seguito le righe di codice relative alla definizione dei parametri del SiC.

```
material material=4H-SiC perm=9.7 eg300=3.26 egbeta=0 \
    egalpha=3.3e-4 NC300=1.6626e19 \
    NV300=3.29868e19 \
    vsatn=2.0e7 vsatp=2.0e7 \
    taun0=15e-9 taup0=15e-9 nsrhn=7e16 \
    nsrhp=7e16 lt.taun=1.72 lt.taup=1.72 \
    augn=5e-31 augp=2e-31 \
    edb=0.065 eab=0.190 \
    F.BGN="BGN_Lindefelt.lib"
```

Per il momento tali parametri non saranno commentati dal momento che verranno descritti nel seguito, e considerato che troveranno ampio impiego nei modelli implementati al simulatore.

3.2 Definizione dei modelli

Come anticipato, Atlas è un software di simulazione basato sulla fisica del materiale e che mira a prevedere il comportamento elettrico del dispositivo riproducendo fedelmente ciò che accade a livello microscopico. Nel seguito si mostreranno le equazioni, derivate dalle leggi di Maxwell, che governano la fisica del semiconduttore (ugualmente valide per il Silicio ed il Carburo di Silicio) e si presenteranno i modelli implementati al simulatore. Riguardo quest'ultimi è però necessario precisare che i valori di default dei parametri utilizzati nei vari modelli, per ovvie ragioni, sono convenzionalmente basati sul Silicio e necessitano, quindi, di essere modificati alla luce dei più recenti dati presenti in letteratura sul 4H-SiC, che sono forniti in parte nella sezione relativa alla definizione del materiale.

E' opportuno sottolineare, a tal proposito, che in letteratura sono presenti numerosi dati sperimentali e teorici sui valori assunti dai parametri caratteristici del 4H-SiC, fra cui la mobilità dei portatori, la vita media, la ionizzazione del drogante, ecc. Questi valori presentano un notevole grado di dispersione, che certamente dipende dalla qualità del materiale utilizzato nei vari esperimenti e dalle tecniche utilizzate per la loro estrazione. Per questo motivo, per questa ricerca è stato deciso di utilizzare modelli e valori che gli autori stessi hanno messo a punto negli ultimi dieci anni di attività dedicata allo studio di modelli di diodi p-i-n, Schottky, e Bipolar-Mode-Field-Effect-Transistor (BMFET), pubblicati su numerose riviste del settore [34-38].

3.2.1 Equazioni di base del trasporto di carica nei semiconduttori

Atlas risolve un sistema di equazioni che correla il potenziale elettrostatico alle densità dei portatori di carica. Esso pertanto utilizza l'equazione di Poisson e le equazioni di continuità e di densità di corrente. L'equazione di Poisson ha la forma seguente:

$$\text{div}(\epsilon \nabla \Psi) = -\rho \quad (3.2.1.1)$$

In essa Ψ rappresenta il potenziale elettrostatico (per Atlas è sempre il potenziale di Fermi intrinseco), ϵ è la costante dielettrica e infine ρ è la densità di carica spaziale locale che comprende tutte le cariche mobili e fisse, includendo elettroni, lacune ed impurità ionizzate.

Dal gradiente del potenziale è possibile ricavare il campo elettrico come di seguito riportato:

$$\vec{E} = -\nabla \psi \quad (3.2.1.2)$$

Le equazioni di continuità per le lacune e gli elettroni sono invece date da:

$$\frac{\partial n}{\partial t} = \frac{1}{q} \text{div} \vec{J}_n + G_n - R_n \quad (3.2.1.3)$$

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \text{div} \vec{J}_p + G_p - R_p \quad (3.2.1.4)$$

dove n e p rappresentano le concentrazioni di elettroni e lacune, J_n , G_n ed R_n sono rispettivamente la densità di corrente, il tasso di generazione e quello di ricombinazione degli elettroni e infine J_p , G_p ed R_p rappresentano le stesse grandezze relativamente alle lacune. La quantità $G - R$ può anche essere sinteticamente indicata con U che rappresenta la velocità netta di ricombinazione.

Per quanto concerne le equazioni di densità di corrente, esse derivano da semplificazioni della teoria del trasporto di Boltzmann. Le approssimazioni condotte hanno dato luogo a diversi tipi di modelli, il più semplice dei quali è il modello di trascinamento-diffusione. Quest'ultimo, rispetto a quelli più avanzati, ha il vantaggio di non introdurre variabili indipendenti in aggiunta a Ψ , n e p . Le equazioni previste da questo modello consentono di calcolare le densità di corrente, già introdotte nelle equazioni di continuità, nel modo seguente:

$$\vec{J}_n = qn\mu_n \vec{E}_n + qD_n \nabla n \quad (3.2.1.5)$$

$$\vec{J}_p = qp\mu_p \vec{E}_p - qD_p \nabla p \quad (3.2.1.6)$$

In esse μ_n e μ_p rappresentano le mobilità di elettroni e lacune mentre D_n e D_p sono le relative diffusività. Il simulatore assume di default la statistica dei portatori di Boltzmann (è un'approssimazione della statistica di Fermi-Dirac ma rispetto a quest'ultima facilita notevolmente i calcoli) ed in questo caso la relazione di Einstein, che consente di calcolare le diffusività, assume la forma seguente:

$$D_n = \frac{kT_L}{q} \mu_n \quad D_p = \frac{kT_L}{q} \mu_p \quad (3.2.1.7)$$

3.2.2 Struttura a bande

Le densità degli stati di conduzione e valenza, indicate rispettivamente con N_C ed N_V , nel simulatore sono calcolate tramite le seguenti formule :

$$N_C(T_L) = 2 \left(\frac{2\pi m_e^* k T_L}{h^2} \right)^{\frac{3}{2}} = \left(\frac{T_L}{300} \right)^{\frac{3}{2}} N_{C300} \quad (3.2.2.1)$$

$$N_V(T_L) = 2 \left(\frac{2\pi m_h^* k T_L}{h^2} \right)^{\frac{3}{2}} = \left(\frac{T_L}{300} \right)^{\frac{3}{2}} N_{V300} \quad (3.2.2.2)$$

Tali formule sono in grado di descrivere la dipendenza di N_C ed N_V dalla temperatura ma necessitano dei valori corretti di N_{C300} ed N_{V300} ovvero delle densità degli stati a temperatura ambiente. Tali parametri sono impostati di default ai valori tipici del Silicio ma sono stati correttamente ridefiniti nella sezione relativa alla descrizione delle proprietà del materiale ($N_{C300} = 1.6626 \times 10^{19} \text{cm}^{-3}$, $N_{V300} = 3.29868 \times 10^{19} \text{cm}^{-3}$).

La dipendenza dell'energy gap dalla temperatura è invece tenuta in conto dall'equazione:

$$\begin{aligned} E_g(T_L) &= E_g(0) - \frac{EGALPHA(T_L^2)}{T_L + EGBETA} = \\ &= EG300 + EGALPHA \left[\frac{300^2}{300 + EGBETA} - \frac{T_L^2}{T_L + EGBETA} \right] \end{aligned} \quad (3.2.2.3)$$

I valori dei parametri che compaiono nella formula in alto sono stati ridefiniti nella sezione dei materiali nel modo seguente: $E_{G300} = 3.26 \text{ eV}$, $E_{GALPHA} = 3.3 \times 10^{-4} \text{ eV/K}$, $E_{GBETA} = 0 \text{ K}$.

Dal calcolo delle precedenti grandezze è infine possibile valutare la concentrazione intrinseca dei portatori di carica come di seguito riportato:

$$n_{ie} = \sqrt{N_C N_V} \exp\left(\frac{-E_g}{2kT_L}\right) \quad (3.2.2.4)$$

3.2.3 Ionizzazione incompleta dei droganti

Il modello che tiene conto dell'incompleta ionizzazione dei droganti può essere abilitato in sede di simulazione tramite la parola *incomplete* inserita nella sezione inerente la definizione dei modelli, la quale viene individuata dall'istruzione *models*.

Tale modello veniva utilizzato nel Silicio per tenere conto del fenomeno del freeze-out che si verificava alle basse temperature. Tuttavia, come già specificato nel primo capitolo, l'incidenza della ionizzazione incompleta è ben più evidente nel Carburo di Silicio, dal momento che si verifica anche a temperatura ambiente, e ciò suggerisce la necessità di abilitarne sempre il relativo modello per ottenere risultati attendibili.

Le concentrazioni degli atomi donori ed accettori effettivamente ionizzati vengono calcolati nel simulatore tramite le formule seguenti:

$$N_D^+ = \frac{N_D}{1 + GCB \exp\left(\frac{\epsilon F_n - (E_C + EDB)}{kT_L}\right)} \quad (3.2.3.1)$$

$$N_A^- = \frac{N_A}{1 + GVB \exp\left(\frac{E_V + EAB - \varepsilon F_p}{kT_L}\right)} \quad (3.2.3.2)$$

È opportuna la ridefinizione dei parametri EAB ed EDB che rappresentano i valori delle energie di ionizzazione rispettivamente degli atomi accettori e donori. Coerentemente con le osservazioni condotte nel primo capitolo, in questo lavoro di tesi sono state utilizzate come specie droganti l'Alluminio e l'Azoto. Pertanto in base ai valori presenti in letteratura EAB è stato posto pari a 0.19 eV mentre EDB è stato impostato a 0.065 eV .

Infine GCB e GVB sono dei fattori di degenerazione che di default valgono rispettivamente 2 e 4. Tali valori coincidono con quelli caratteristici del Silicio e pertanto già settati di default quindi non è stato necessario ridefinirli.

3.2.4 Bandgap narrowing

La variazione della densità degli stati nelle regioni fortemente drogate porta ad un'influenza addizionale sul valore dell'energy gap che viene modellata tramite spostamenti rigidi dei "confini" delle bande di valenza e conduzione. L'effetto appena descritto prende il nome di "bandgap narrowing". Tale fenomeno si verifica sia nel Silicio che nel Carburo di Silicio, sebbene abbia entità diversa, ma in questo secondo caso per valutarlo correttamente si è dovuto ricorrere ad una libreria scritta in C, dal momento che il modello implementabile al simulatore non rilevava le variazioni di energy gap. All'interno di quest'ultima è stato sfruttato il modello di Lindefelt che per primo si preoccupò di quantificare lo spostamento dei "confini" delle bande di valenza e conduzione nel 4H-SiC e nel 6H-SiC. Nel seguito si mostreranno quindi i passi condotti per valutare correttamente la variazione totale di energy gap.

Innanzitutto il codice implementato prevede il calcolo delle concentrazioni delle impurità effettivamente ionizzate a temperatura ambiente sfruttando il modello descritto nel precedente paragrafo. A questo punto si procede con la valutazione delle variazioni subite da E_C ed E_V utilizzando espressioni diverse a seconda del tipo di drogaggio che caratterizza la regione considerata.

Nel caso di drogaggio di tipo n, sono state utilizzate le seguenti formule:

$$\Delta E_C = A_{nc} \left(\frac{N_D^+}{10^{18}}\right)^{\frac{1}{3}} + B_{nc} \left(\frac{N_D^+}{10^{18}}\right)^{\frac{1}{2}} \quad (3.2.4.1)$$

$$\Delta E_V = A_{nv} \left(\frac{N_D^+}{10^{18}}\right)^{\frac{1}{4}} + B_{nv} \left(\frac{N_D^+}{10^{18}}\right)^{\frac{1}{2}} \quad (3.2.4.2)$$

Nel caso di drogaggio di tipo p sono state invece impiegate le formule seguenti:

$$\Delta E_C = A_{pc} \left(\frac{N_A^-}{10^{18}}\right)^{\frac{1}{4}} + B_{pc} \left(\frac{N_A^-}{10^{18}}\right)^{\frac{1}{2}} \quad (3.2.4.3)$$

$$\Delta E_V = A_{pv} \left(\frac{N_A^-}{10^{18}}\right)^{\frac{1}{3}} + B_{pv} \left(\frac{N_A^-}{10^{18}}\right)^{\frac{1}{2}} \quad (3.2.4.4)$$

È possibile infine valutare l'entità del restringimento dell'energy gap nel modo seguente:

$$\Delta E_g = \Delta E_V - \Delta E_C \tag{3.2.4.5}$$

I valori dei coefficienti impiegati nelle equazioni in alto sono stati ripresi anch'essi dal lavoro di Lindefelt sul 4H-SiC ed hanno i valori di seguito riportati:

$$4H\text{-SiC } n\text{-type, } A_{nc} = -1.5 \times 10^{-2}; B_{nc} = -2.9 \times 10^{-3}; A_{nv} = 1.9 \times 10^{-2}; B_{nv} = 8.7 \times 10^{-3}$$

$$4H\text{-SiC } p\text{-type, } A_{pc} = -1.6 \times 10^{-2}; B_{pc} = -3.9 \times 10^{-4}; A_{pv} = 1.3 \times 10^{-2}; B_{pv} = 1.1 \times 10^{-3}$$

Per completare il quadro sul fenomeno in questione e comprendere il motivo per il quale è sempre opportuno considerarlo quando si progettano dispositivi in Carburo di Silicio è infine opportuno confrontarlo con quanto accade nel Silicio.

In particolare nelle due figure seguenti sono stati rappresentati gli "spostamenti" subiti dalla bande di valenza e conduzione nel 4H-SiC e nel Silicio in funzione delle impurità ionizzate.

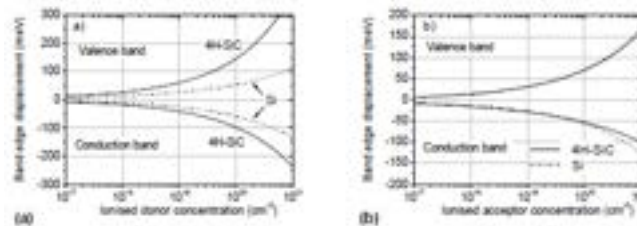


Figura 3.2.4.a: a) Bandgap narrowing nelle regioni di tipo n; b) Bandgap narrowing nelle regioni di tipo p.

Gli andamenti ottenuti nel caso di regioni drogate di tipo p sono sostanzialmente sovrapponibili e depongono per un'incidenza paragonabile del fenomeno nei due materiali considerati. La situazione muta radicalmente nel caso di drogaggio di tipo n dal momento che il Carburo di Silicio evidenzia variazioni in termini di E_C ed E_V nettamente più pronunciate rispetto al Silicio. È infine possibile notare che, fatta eccezione per il Silicio di tipo n, E_V subisce variazioni maggiori di E_C .

3.2.5 Modello di mobilità

Un'analisi attendibile delle caratteristiche elettriche di un dispositivo non può prescindere dall'implementazione di modelli in grado di riprodurre accuratamente l'andamento della mobilità. Tale parametro è in grado di tenere conto di tutti quei fenomeni a livello microscopico che limitano i movimenti dei portatori di carica. Tuttavia è necessario distinguere due situazioni a seconda dell'entità del campo elettrico considerato.

Per bassi valori di quest'ultimo la mobilità rappresenta la costante di proporzionalità tra la velocità dei portatori di carica ed il campo elettrico. Nel primo capitolo, inoltre, si è visto che il parametro in questione dipende dalla temperatura e dalla concentrazione delle specie droganti. Partendo da questa considerazione è stato implementato al simulatore il modello di mobilità basato sul lavoro di Caughey e Thomas [39] che è in grado di riprodurre adeguatamente le suddette dipendenze. Tale modello è stato abilitato tramite l'istruzione *analytic* e si avvale delle equazioni riportate di seguito per calcolare la mobilità dei portatori in condizioni di basso campo elettrico.

$$\mu_{n0} = MU1N.CAUG \cdot \left(\frac{T_L}{300K} \right)^{ALPHAN.CAUG} + \frac{MU2N.CAUG \cdot \left(\frac{T_L}{300K} \right)^{BETAN.CAUG} - MU1N.CAUG \cdot \left(\frac{T_L}{300K} \right)^{ALPHAN.CAUG}}{1 + \left(\frac{T_L}{300K} \right)^{GAMMAN.CAUG} \cdot \left(\frac{N}{NCRITN.CAUG} \right)^{DELTA.N.CAUG}} \tag{3.2.5.1}$$

$$\mu_{p0} = MU1P.CAUG \cdot \left(\frac{T_L}{300K}\right)^{ALPHAP.CAUG} + \frac{MU2P.CAUG \cdot \left(\frac{T_L}{300K}\right)^{BETAP.CAUG} - MU1P.CAUG \cdot \left(\frac{T_L}{300K}\right)^{ALPHAP.CAUG}}{1 + \left(\frac{T_L}{300K}\right)^{GAMMAP.CAUG} \cdot \left(\frac{N}{NCRITP.CAUG}\right)^{DELTAP.CAUG}} \quad (3.2.5.2)$$

Il modello di Caughey – Thomas richiede la ridefinizione di ben 14 parametri. Quest’ultimi a differenza dei precedenti non vengono più settati nella sezione relativa ai parametri del materiale ma in un’apposita riga di codice introdotta dal termine *mobility* e di seguito riportata.

```
mobility      mu1n.caug=40 mu2n.caug=950 ncritn.caug=2e17 \
              deltan.caug=0.76 gamman.caug=-0.76 \
              alphan.caug=-0.5 betan.caug=-2.4 \
              mulp.caug=15.9 mu2p.caug=125 ncritp.caug=1.76e19 \
              deltap.caug=0.34 gammap.caug=-0.34 \
              alphap.caug=-0.5 betap.caug=-2.15
```

Per elevati valori di campo elettrico la situazione si modifica notevolmente.

La mobilità si decrementa al crescere di E dal momento che i portatori, i quali guadagnano energia, rimangono coinvolti in maggior misura nei processi di scattering. Come immediata conseguenza segue che la velocità di drift non esibisce più la dipendenza lineare nei confronti del campo elettrico vista in precedenza, ma cresce più lentamente fino a raggiungere la velocità di saturazione.

Per tenere conto del comportamento esibito per elevati valori di campo elettrico, è stato abilitato, tramite il termine *fldmob*, un apposito modello. Quest’ultimo si avvale di formule desunte ancora una volta dal lavoro di Caughey e Thomas [39] in grado tra le altre cose di riprodurre fedelmente la transizione tra i due “regimi” di campo elettrico. Esse vengono riportate qui di seguito:

$$\mu_n(E) = \mu_{n0} \left[\frac{1}{1 + \left(\frac{\mu_{n0} E}{VSATN}\right)^{BETAN}} \right]^{\frac{1}{BETAN}} \quad (3.2.5.3)$$

$$\mu_p(E) = \mu_{p0} \left[\frac{1}{1 + \left(\frac{\mu_{p0} E}{VSATP}\right)^{BETAP}} \right]^{\frac{1}{BETAP}} \quad (3.2.5.4)$$

In tali formule μ_{n0} e μ_{p0} rappresentano i valori di mobilità calcolati nel caso di basso campo elettrico tramite il modello analytic, BETAN e BETAP sono dei coefficienti di raccordo che di default valgono rispettivamente 2 ed 1 e infine VSATN e VSATP sono i valori delle velocità di saturazione per elettroni e lacune che sono stati definiti nella sezione del materiale.

3.2.6 Modelli di ricombinazione

Ogni qualvolta all’interno del semiconduttore viene perturbata la condizione di equilibrio $n \times p = n_i^2$ si instaura un processo che tende a riportare il sistema nella condizione di partenza (all’equilibrio i fenomeni di generazione e ricombinazione si bilanciano perfettamente).

In questo paragrafo si presterà attenzione ai processi di ricombinazione, i quali hanno luogo tra portatori minoritari e maggioritari nel caso di iniezione di portatori in eccesso.

Per poter individuare i modelli più adeguati da abilitare al simulatore con la finalità di descrivere i fenomeni ricombinativi che si verificano nel carburo di Silicio, è opportuno fare una preventiva distinzione tra due grandi classi di materiali.

Da un lato esistono, infatti, i semiconduttori a banda proibita diretta, dall’altro quelli a banda proibita indiretta. Alla prima categoria è ascrivibile l’Arseniuro di Gallio in cui il fenomeno in questione è dominato

dalla ricombinazione banda-banda e si associa all'emissione di fotoni (viene per questo definita ricombinazione radiativa).

Il Carburo di Silicio, al pari del Silicio, appartiene invece alla classe dei semiconduttori a banda proibita indiretta; la ricombinazione banda-banda è, pertanto, estremamente improbabile e il fenomeno in questione è dominato da transizioni indirette per mezzo di stati di energia localizzati nella banda proibita.

Le considerazioni appena fatte sono sufficienti per orientare la scelta tra le varie opzioni offerte dal simulatore. Esse inducono, infatti, a "scartare" il modello di ricombinazione radiativa, identificato da *optr*, e a considerare la ricombinazione di Shockley-Read-Hall e quella di Auger che verranno di seguito esaminate.

Il modello di Shockley-Read-Hall, dal nome degli studiosi che per primi lo elaborarono, è in grado di tenere conto del meccanismo che in maggior misura caratterizza il fenomeno della ricombinazione nel Carburo di Silicio. Esso prevede l'esistenza di stati localizzati di energia tra E_V ed E_C causati da imperfezioni reticolari che possono essere ricondotte all'esistenza di atomi interstiziali o ancor più frequentemente alla presenza di atomi di impurità. Essi fungono da step intermedi per l'attraversamento della banda proibita. Per fare un esempio un elettrone proveniente dalla banda di conduzione, dapprima raggiunge lo stato localizzato, che può anche essere chiamato centro di ricombinazione, e solo successivamente arriva in uno stato vuoto della banda di valenza ricombinandosi con una lacuna. Il fenomeno ha, quindi, luogo in due step successivi. Tale modello viene abilitato nel simulatore tramite il termine *consrh* in cui nel prefisso "con" è insita la dipendenza dalla concentrazione delle impurità. L'equazione utilizzata per calcolare l'entità della ricombinazione è la seguente:

$$R_{SRH} = \frac{pn - n_{is}^2}{\tau_p \left[n + n_{is} \exp\left(\frac{ETRAP}{kT_L}\right) \right] + \tau_n \left[p + n_{is} \exp\left(\frac{-ETRAP}{kT_L}\right) \right]} \quad (3.2.6.1)$$

In cui ETRAP rappresenta la differenza tra il livello di energia del difetto ed il livello intrinseco di Fermi. Inoltre si ha:

$$\tau_n = \frac{TAUN0}{1 + \frac{N}{NSRHN}} \quad \tau_p = \frac{TAUP0}{1 + \frac{N}{NSRHP}}$$

(3.2.6.2)

In esse N rappresenta la concentrazione delle impurità mentre $TAUN_0$, $TAUP_0$, $NSRHN$ e $NSRHP$ sono dei parametri che possono essere definiti nella sezione relativa al materiale. Per quanto riguarda $TAUN_0$ e $TAUP_0$ i loro valori sono stati modificati più volte nel lavoro condotto, mentre gli altri due parametri sono stati settati a $7 \times 10^{16} cm^{-3}$.

Il simulatore offre, infine, la possibilità di tenere conto della dipendenza dei tempi di vita dei portatori di carica dalla temperatura. Per far ciò non è necessario abilitare un modello aggiuntivo, ma si devono semplicemente specificare i valori dei parametri $LT.TAUN$ ed $LT.TAUP$ (i valori di default sono pari a 0) ancora una volta nella sezione dei materiali. In questo lavoro i loro valori sono stati impostati a 1.72. Di seguito sono riportate le formule utilizzate dal simulatore per tenere conto di tale dipendenza:

$$\tau_n = TAUN0 \left(\frac{T}{300}\right)^{LT.TAUN}$$

(3.2.6.3)

$$\tau_p = TAUP0 \left(\frac{T}{300}\right)^{LT.TAUP} \quad (3.2.6.4)$$

Sarà particolarmente importante considerare questa forma di dipendenza al momento dell'analisi delle prestazioni del BMFET nello stato on ed alla temperatura di 500 K. Come si vedrà meglio, nell'ultimo capitolo, l'incremento del tempo di vita al crescere della temperatura contribuirà a compensare, in parte, il peggioramento delle prestazioni riconducibile alla diminuzione della mobilità dei portatori di carica.

La ricombinazione Auger è, invece, un meccanismo che prevede l'interazione di tre portatori liberi e per questo motivo acquisisce importanza all'interno di regioni che presentano un elevato profilo di drogaggio. In maniera più specifica essa prevede che due portatori si ricombinino tra di loro mentre il terzo acquisisce la loro quantità di moto e l'energia liberata nel corso della ricombinazione.

Tale fenomeno si basa, pertanto, su un meccanismo diametralmente opposto a quello che caratterizza la moltiplicazione a valanga, che sarà descritto nel seguito. In quest'ultimo caso, infatti, l'energia e la quantità di moto di una particella incidente porta alla generazione di una coppia lacuna-elettrone.

Il modello in questione può essere abilitato nel simulatore tramite il termine *Auger* e l'equazione, impiegata per valutare l'entità della ricombinazione, è la seguente:

$$R_{Auger} = AUGN(pn^2 - nn_{ie}^2) + AUGP(np^2 - pn_{ie}^2) \quad (3.2.6.5)$$

Nella sezione relativa al materiale AUGN è stato posto pari a $5 \times 10^{-31} \frac{cm^6}{s}$, mentre AUGP è stato impostato a $2 \times 10^{-31} \frac{cm^6}{s}$.

3.2.7 Ionizzazione da impatto

Uno dei parametri di maggiore rilevanza in un dispositivo di potenza è la tensione di blocco garantita. A partire da questa affermazione è, dunque, semplice intuire quale importanza abbia in sede di progettazione un modello, come quello che si introdurrà nel seguito del paragrafo, che consente di visualizzare i breakdown all'interno della struttura oggetto di studio. Prima di addentrarsi nella descrizione del modello implementato al simulatore e di riportare le equazioni sulle quali esso si basa, è opportuno fornire qualche breve nozione fisica sui meccanismi alla base del breakdown.

Nel caso di elevate intensità del campo elettrico in una giunzione p-n contropolarizzata possono avere luogo due fenomeni diversi: la rottura Zener e la rottura per moltiplicazione a valanga.

Nel primo caso il campo elettrico libera un elettrone da un legame covalente dando luogo ad una coppia elettrone-lacuna che partecipa alla conduzione della corrente. Da un punto di vista energetico il fenomeno può essere interpretato come il passaggio di un elettrone dalla banda di valenza a quella di conduzione senza che si verifichino interazioni con altre particelle.

Nel secondo caso il campo elettrico accelera i portatori di carica liberi e quando questi ultimi acquisiscono un valore di energia sufficiente, definita energia di ionizzazione, generano altri portatori nel momento in cui collidono con altri atomi del reticolo cristallino (in una collisione oltre al portatore incidente si generano altri due portatori che a loro volta partecipano al fenomeno in atto). Affinché la collisione possa produrre i risultati sopra menzionati, è necessario che si verifichino due condizioni: il campo elettrico deve essere sufficientemente intenso e la distanza tra due collisioni successive deve essere tale da consentire il raggiungimento di elevate velocità. Quando la polarizzazione inversa applicata alla giunzione supera un valore critico, il tasso di generazione diventa elevatissimo e si verifica la rottura a valanga.

In un dispositivo di potenza, alla base del breakdown vi è sempre una rottura da moltiplicazione a valanga ed è proprio questo il meccanismo tenuto in conto dai modelli di ionizzazione da impatto.

In questo lavoro è stato utilizzato il modello proposto da Selberherr che rappresenta una variante di quello realizzato da Chynoweth. Esso è stato abilitato tramite l'istruzione *impact selb*. Le equazioni che consentono di calcolare i coefficienti di ionizzazione relativi ad elettroni e lacune sono le seguenti:

$$\alpha_n = ANexp \left[- \left(\frac{BN}{E} \right)^{BETAN} \right]$$

(3.2.7.1)

$$\alpha_p = AP \exp \left[- \left(\frac{BP}{E} \right)^{BETAP} \right] \quad (3.2.7.2)$$

Si ricorda che i coefficienti di ionizzazione rappresentano il numero di coppie elettrone-lacuna generate da un portatore libero (elettrone o lacuna) mentre attraversa 1 cm della regione di svuotamento della giunzione nella direzione del campo elettrico applicato.

Nelle formule suddette E rappresenta il valore del campo elettrico nella direzione di scorrimento della corrente ed in una particolare posizione. Per quanto concerne gli altri parametri che compaiono nell'espressione matematica in alto, invece è necessario fornire qualche particolare aggiuntivo.

I valori di BETAN e BETAP sono stati settati ad 1 in maniera tale da ricondurre le suddette formule a quelle proposte da Chynoweth.

I valori degli altri coefficienti sono stati invece ripresi da tre diversi lavori condotti da Hatakeyama [40], Konstantinov [41] e Bhatnager-Baliga [42].

Essi riportano tassi di ionizzazione e campi critici abbastanza dissimili (sebbene concordemente attribuiscono un ruolo preponderante alle lacune nel determinare il fenomeno del breakdown) tra di loro; pertanto, per un'analisi completa si è ritenuto opportuno valutare la tensione di breakdown facendo riferimento a ciascuno di questi studi. Va evidenziato però che, in conclusione, i risultati delle simulazioni non hanno dimostrato evidenti differenze, fatto imputabile alla bassa tensione operativa del dispositivo progettato.

La seguente riga di codice è stata utilizzata in riferimento al lavoro di Hatakeyama:

```
impact selb AN=1.76e8 BN=3.3e7 BETAN=1 \
          AP=3.41e8 BP=2.5e7 BETAP=1
```

Di seguito è riportato il codice relativo allo studio di Konstantinov:

```
impact selb AN=4.07e5 BN=1.67e7 BETAN=1 \
          AP=1.63e7 BP=1.67e7 BETAP=1
```

Infine in riferimento allo studio di Baliga è stato utilizzato il seguente codice:

```
impact selb AN=2.5e5 BN=1.84e7 BETAN=1 \
          AP=3.27e6 BP=1.75e7 BETAP=1
```

Baliga nel proprio lavoro, a differenza dei precedenti illustra anche la dipendenza di tali coefficienti dalla temperatura per tenere conto della quale ha fornito la seguente formula, valida nell'intervallo 300-500 K:

$$AP = 6.46 \times 10^6 - 1.07 \times 10^4 T \quad (3.2.7.3)$$

Nello studio si mostra inoltre che il valore di BP rimane costante al crescere della temperatura, mentre in riferimento agli altri coefficienti, alla luce dell'impatto marginale rivestito dagli elettroni nel fenomeno in questione, tale dipendenza non è stata investigata.

Il calcolo dei coefficienti di ionizzazione viene infine sfruttato per valutare il tasso di generazione di coppie lacuna-elettrone che può essere ottenuto grazie alla seguente formula:

$$G = \alpha_n \bar{V}_n + \alpha_p \bar{V}_p \quad (3.2.7.4)$$

4 Progettazione di un MOSFET 4H-SiC

4.1 Introduzione ed obiettivi

Lo studio descritto in questo report è relativo alla progettazione di un MOSFET di potenza in 4H-SiC dimensionato per l'utilizzo come dispositivo di commutazione in convertitori DC-DC da porre a bordo di moduli fotovoltaici. Le specifiche di progetto fanno riferimento, in particolare, ad un transistor con tensione di breakdown (o tensione di blocco) BV_{DS} di 150 V ed una corrente di 10 A. L'obiettivo ultimo della ricerca è prevedere, attraverso il ricorso a simulazioni numeriche, i parametri fondamentali di un tale dispositivo, con riferimento in particolare alla resistenza di on, R_{on} , la carica elettrica da trasferire in gate per l'accensione del dispositivo, Q_g , ed i suoi tempi di commutazione, t_r .

I valori ottenuti saranno messi a confronto con quelli di dispositivi commerciali, sia in Silicio che in SiC, al fine di evidenziare gli eventuali vantaggi che potrebbero derivare dalla disponibilità di MOSFET SiC di dimensioni e specifiche idonee per l'applicazione particolare. Va, infatti, ricordato che attualmente sul mercato sono disponibili MOSFET SiC con BV_{DS} con tensioni non inferiore a 600 V. Ovviamente, c'è da attendersi che MOSFET dimensionati per BV_{DS} dell'ordine di 150 V mostrino R_{on} inferiori e tempi di commutazione più bassi. Non si attendono, invece, significativi miglioramenti per la Q_g .

Per lo studio in oggetto è stato preso a riferimento un MOSFET in Si realizzato con una tecnologia recente, utilizzabile per la fabbricazione di circuiti DC-DC a bordo modulo, ossia l'IPB072N15N3G, prodotto dalla Infineon, avente una $I_{d,max}$ di 100 A.

Il dispositivo in SiC considerato è, invece, il C3M00655090J prodotto dalla Cree; si tratta di un MOSFET con una corrente massima di 35 A ed una BV_{DS} di 900 V. Ai fini del confronto, le dimensioni del MOSFET oggetto della ricerca saranno opportunamente scalate per ottenere risultati confrontabili.

4.2 Descrizione del dispositivo

Lo studio ha preso le mosse da un MOSFET di potenza in 4H-SiC progettato per tensioni fino a 800 V, su cui sono state introdotte modifiche topologiche e tecnologiche, per esempio sul drogaggio, tese ad ottenere le specifiche indicate. La struttura del dispositivo è schematizzata nella figura seguente:

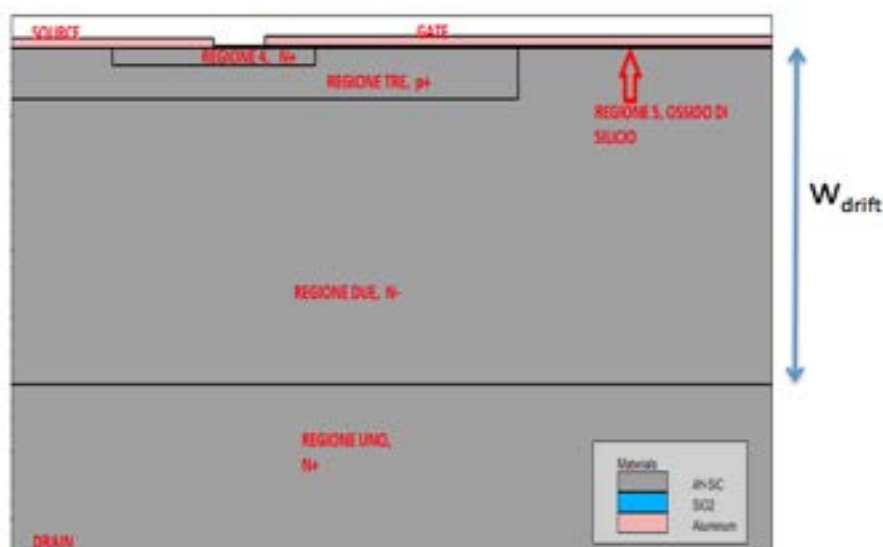


Figura 4.2.a: Struttura del dispositivo progettato

Nel MOSFET preso in esame sono individuate sette regioni:

- la regione uno è una regione fortemente drogata N+ con impurità di arsenico e costituisce il drain del MOSFET. Essa coincide con il substrato in 4H-SiC su cui deve essere accresciuta per epitassia la regione di drift del dispositivo finale. Lo spessore tipico di questa regione è di 300-400 μm , ma nelle simulazioni è stato utilizzato uno spessore pari a 2 μm . Questa scelta consente di risparmiare molti nodi nella mesh di simulazione, velocizzando notevolmente i calcoli, ed allo stesso tempo non ha nessun impatto sui risultati. Infatti, la regione di drain è molto drogata e si comporta con buona approssimazione come una regione ohmica a bassa resistività;
- la regione due è la regione n-drift, di spessore W_{drift} , debolmente drogata, anch'essa avente impurità di arsenico. In questa ricerca lo spessore della regione due verrà modificato per adattare il MOSFET alle applicazioni desiderate. Come si vedrà, lo spessore W_{drift} più opportuno per questa regione risulterà di 1.8 μm ;
- la regione tre è la p-base avente come impurità il boro; questa regione contiene la vera e propria struttura MOS ed il "canale" del MOSFET, immediatamente sotto l'ossido di gate;
- la regione quattro è la N+source con impurità arsenico;
- la regione cinque rappresenta l'ossido di Silicio, cioè l'isolante della struttura MOS, essa si trova sotto la gate;
- le regione sei costituisce il contatto di source;
- l'ultima regione è la regione sette che corrisponde al contatto di gate.

Per quanto riguarda le dimensioni, la cella unitaria del MOSFET simulato ha lunghezza (direzione x) pari a 7.5 μm , altezza W_{drift} (direzione y) variabile, e profondità (direzione z, ortogonale al piano) di 1 μm . L'area di contatto di drain è pari a 7.5 μm^2 , l'area di contatto di source è pari a 0.6 μm^2 , e l'area di contatto della gate è di 0.4 μm^2 .

In prima battuta, alla regione di drift è stato assegnato uno spessore di $W_{\text{drift}} = 10\mu\text{m}$ che, come si vedrà, conferisce al MOSFET una tensione di breakdown BV_{ds} di circa 820 V (risultato ottenuto con le simulazioni Atlas). Successivamente lo spessore è stato ridotto al fine di determinare lo spessore minimo per avere una BV_{ds} di 150 V; questa strategia consente, infatti, di ridurre la R_{on} del dispositivo. La R_{on} può essere associata alla resistenza offerta dal dispositivo nello stato ON. Questa resistenza ha, infatti, vari contributi, illustrati nella figura successiva [43]:

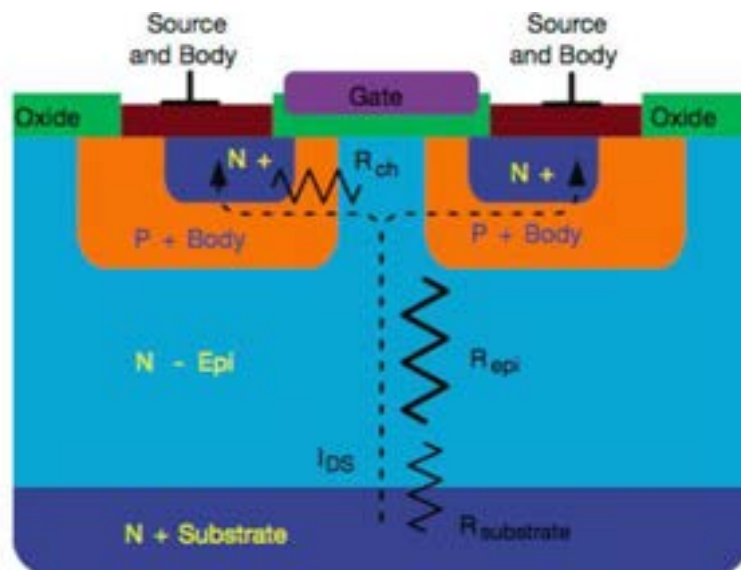


Figura 4.2.b: Sezione di un tipico MOSFET di potenza a doppia diffusione e componenti della resistenza R_{on}

$$R_{\text{on}} = R_{\text{ch}} + R_{\text{epi}} + R_{\text{substrate}}$$

Il primo contributo è la R_{ch} , la resistenza dovuta all'attraversamento del canale MOS orizzontale. Il secondo contributo è la R_{epi} , dovuto alla regione N-drift. Infine, l'ultimo termine della R_{on} è la $R_{substrate}$ dovuta alla regione N+ di drain. I contributi della R_{on} appena elencati rappresentano le resistenze che la corrente deve attraversare in polarizzazione diretta. Il peso di questi contributi varia a seconda della taglia del MOSFET, ovvero della BV_{ds} . Ad esempio, in un MOSFET in Silicio da 600 V, la R_{epi} pesa tipicamente per oltre il 90% [43]. In un MOSFET da 30 V, il peso della R_{epi} è del 35%. Il valore della R_{ch} ha una forte dipendenza dal valore della polarizzazione di gate, da cui dipende la concentrazione di portatori liberi che si accumulano sotto l'ossido di gate.

4.3 Studio della dipendenza della BV_{ds} dallo spessore della regione di drift

Il primo set di simulazioni è stato eseguito al fine di evidenziare la dipendenza della tensione di breakdown D-S dallo spessore della regione epitassiale (regione due). È stato simulato il comportamento del MOSFET spento ($V_G=0$ V), andando ad aumentare gradualmente il potenziale di drain, con source a massa, fino al manifestarsi di un determinato valore del campo elettrico (campo elettrico critico) in un qualunque punto della regione di drift. Per tutte le simulazioni si è assunto il valore limite di $E=1.9 \times 10^6$ V/cm.

Le simulazioni sono state eseguite sfruttando il metodo di Newton, che prevede la soluzione contemporanea dell'equazione di continuità delle lacune, l'equazione di continuità degli elettroni e l'equazione di Poisson.

A titolo esemplificativo, la figura 4.3.a mostra l'evoluzione del campo elettrico massimo (curva rossa) e della corrente di drain (curva azzurra) in funzione della polarizzazione di drain, raggiunti in un dispositivo avente spessore della regione di drift pari a 10 μm . È possibile osservare il rapido aumento della corrente di drain quando la V_{DS} supera gli 820 V.

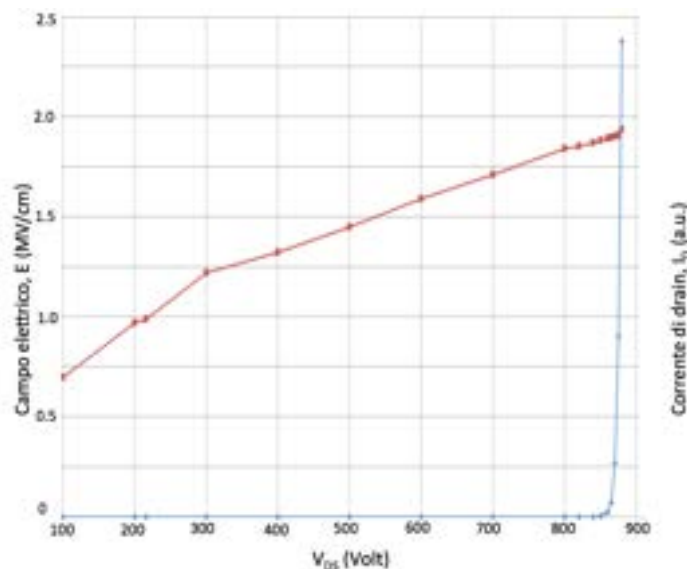


Figura 4.3.a: Evoluzione del campo elettrico massimo (curva rossa) e della corrente di drain (curva azzurra) in funzione della polarizzazione di drain raggiunti in un dispositivo con spessore W_{drift} della regione di drift pari a 10 micron. Si consideri che il dispositivo ha uno spessore convenzionale di 1 μm nell'asse ortogonale al piano.

Riducendo progressivamente lo spessore della regione di drift, è stato individuato lo spessore che consente al dispositivo di reggere un tensione di drain di 150 V. Nella figura 4.3.b vengono mostrate le evoluzioni del campo elettrico massimo raggiunto (curva rossa) e della corrente di drain (curva azzurra) in funzione della polarizzazione di drain per un dispositivo con spessore della regione di drift pari a 1.8 micron.

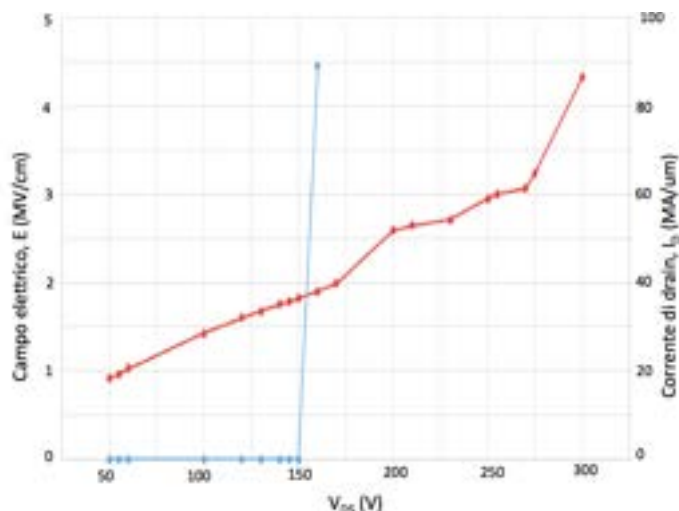


Figura 4.3.b: Evoluzione del campo elettrico massimo (curva rossa) e della corrente di drain (curva azzurra) in funzione della polarizzazione di drain in un dispositivo con spessore della regione di drift W_{drift} pari a 1.8 micron. Si consideri che il dispositivo ha uno spessore convenzionale di 1 μm nell'asse ortogonale al piano.

I risultati delle simulazioni sono riassunti rispettivamente in figura 4.3.c e nella Tabella 4.3.a.

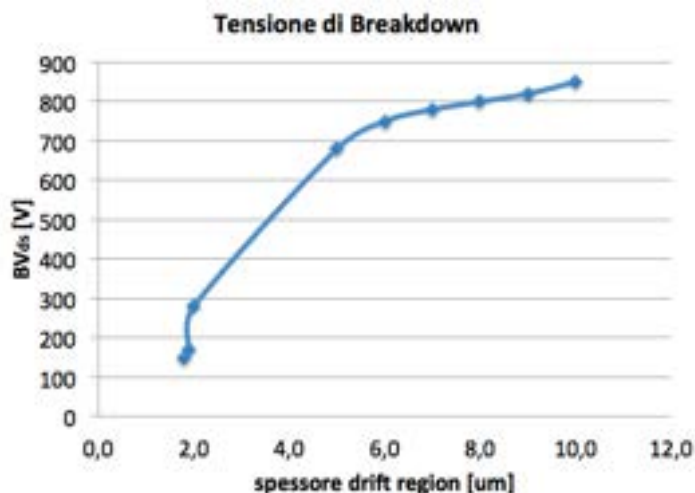


Figura 4.3.c: Dipendenza del valore della tensione di breakdown del 4H-SiC MOSFET simulato dallo spessore della regione di drift W_{drift} .

Tabella 4.3.a: Valori della tensione di breakdown del 4H-SiC MOSFET simulato in funzione dello spessore della regione di drift, W_{drift} .

W_{drift} [μm]	BV_{ds} [V]
10	820
9	810
8	800
7	780
6	730
5	680
2	285
1.9	165
1.8	150

4.4 Studio delle caratteristiche statiche di uscita

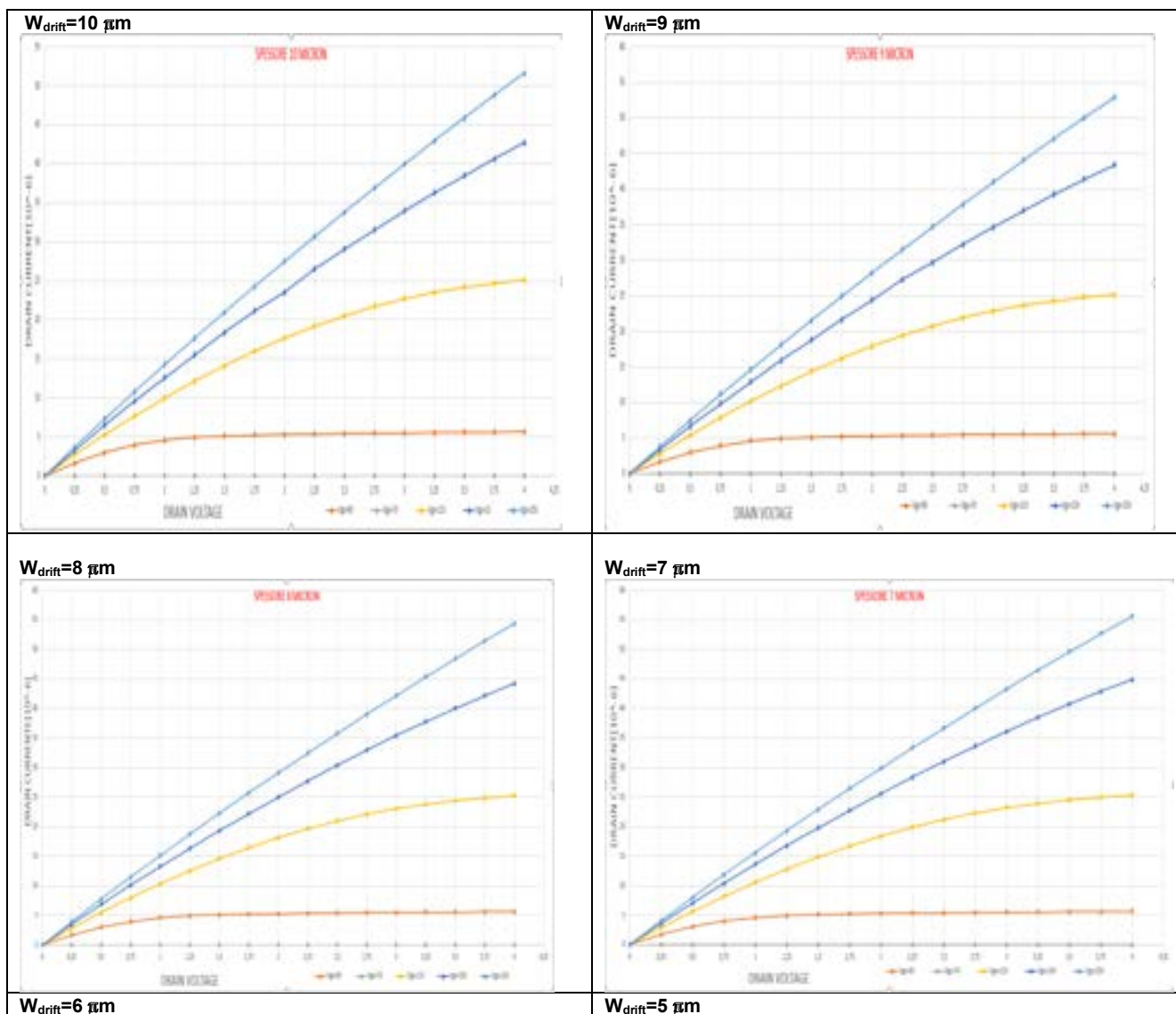
La seconda parte dello studio ha riguardato la simulazione delle caratteristiche statiche, necessarie per ricavare i valori della R_{on} in condizioni di polarizzazione tipiche per un MOSFET di potenza, e dunque in regione di funzionamento a triodo.

In particolare, la simulazione in polarizzazione diretta ha lo scopo di costruire le caratteristiche I_D-V_{DS} per ciascuno spessore della regione N-drift e consentire il confronto con dispositivi commerciali, in particolare con il MOSFET SiC della CREE C3M0065090J ed il MOSFET in Silicio della INFINEON IPB072N15N3G.

Per la costruzione della struttura del MOSFET viene usato lo stesso codice usato per realizzare la struttura nel caso di comportamento in breakdown.

Per l'accensione del MOSFET è necessario applicare un'adeguata polarizzazione di gate. Pertanto, per ogni spessore sono state effettuate cinque simulazioni, ciascuna riferita ad un valore differente del potenziale di gate. I valori di potenziale di gate usati sono: $V_{GS} = 7\text{ V}$, $V_{GS} = 9\text{ V}$, $V_{GS} = 11\text{ V}$, $V_{GS} = 13\text{ V}$, $V_{GS} = 15\text{ V}$. Sul contatto di drain viene applicata una polarizzazione nell'intervallo da 0 a 4 Volt, sotto forma di una rampa statica, sufficiente per far lavorare il transistor nella regione di triodo.

Si sottolinea che i valori delle V_{GS} sono gli stessi utilizzati dalla CREE per la rappresentazione della caratteristica del suo MOSFET, in modo da poter valutare la R_{on} in condizioni operative equivalenti.



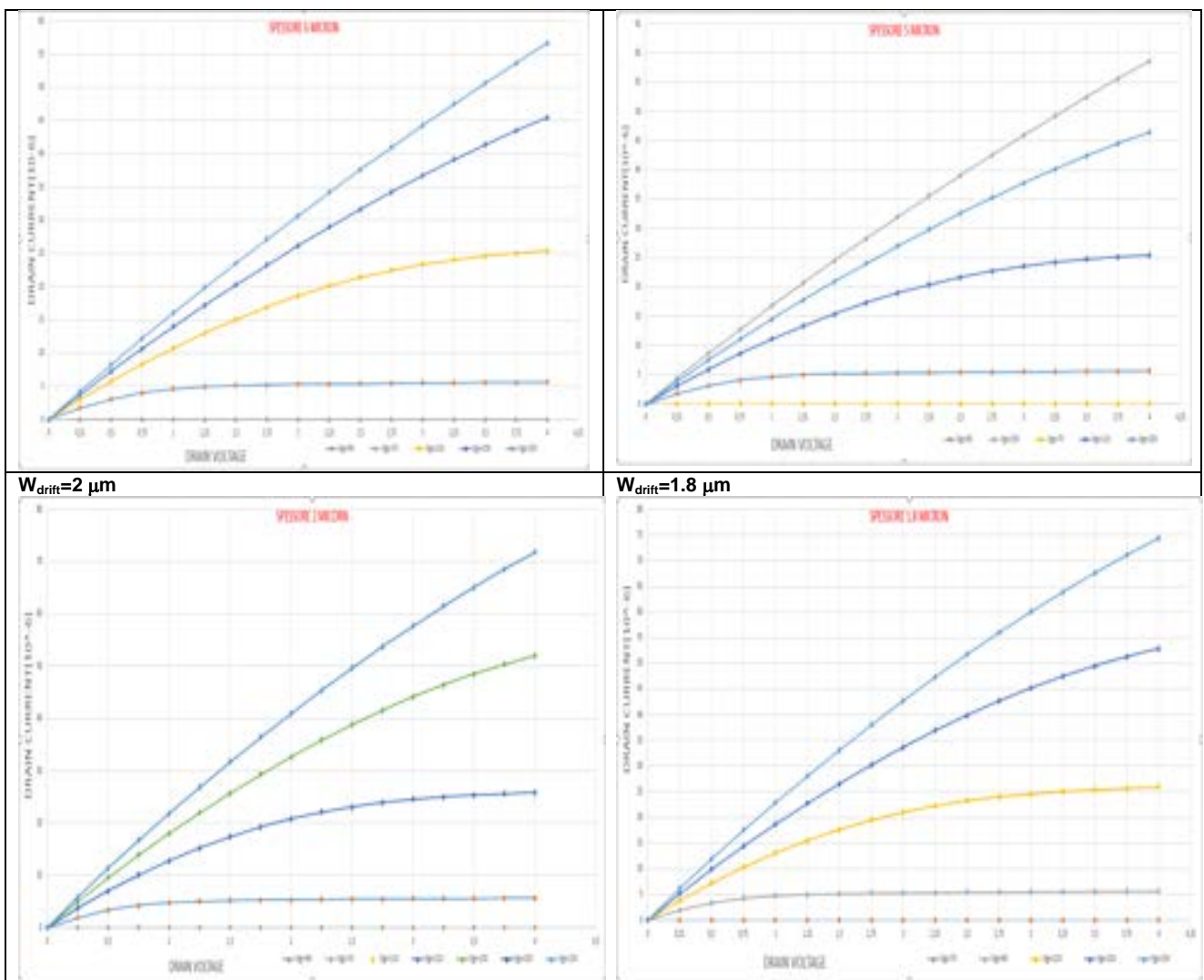


Figura 4.4.a: Caratteristiche I_D - V_{DS} del 4H-SiC MOSFET progettato, calcolate per diversi valori dello spessore W_{drift} della regione di drift.

Dal confronto fra le caratteristiche è possibile verificare che al diminuire dello spessore della regione di drain, la corrente di drain aumenta a parità di V_{DS} e V_{GS} , come conseguenza della riduzione della R_{on} . Per confermare la diminuzione della R_{on} al diminuire dello spessore, è stato calcolato, a scopo esemplificativo, il valore della resistenza con $V_{DS}=1.25$ V e $V_{GS}=15$ V.

W_{drift} [μm]	R_{on} [$\text{k}\Omega \times \mu\text{m}$]	I_D [$\text{A}/\mu\text{m}$]
10	70	17.6×10^{-3}
9	68	18.1×10^{-3}
8	66	18.7×10^{-3}
7	64	19.3×10^{-3}
6	63	19.8×10^{-3}
5	61	20.7×10^{-3}
2	47	26.8×10^{-3}
1.8	35	28.1×10^{-3}

La figura seguente (Fig. 4.4.b) riporta le caratteristiche I_D - V_{DS} del migliore dei MOSFET 4H-SiC oggetto di questo studio, in cui è anche evidenziato il punto di funzionamento che sarà considerato più avanti per il calcolo della R_{on} .

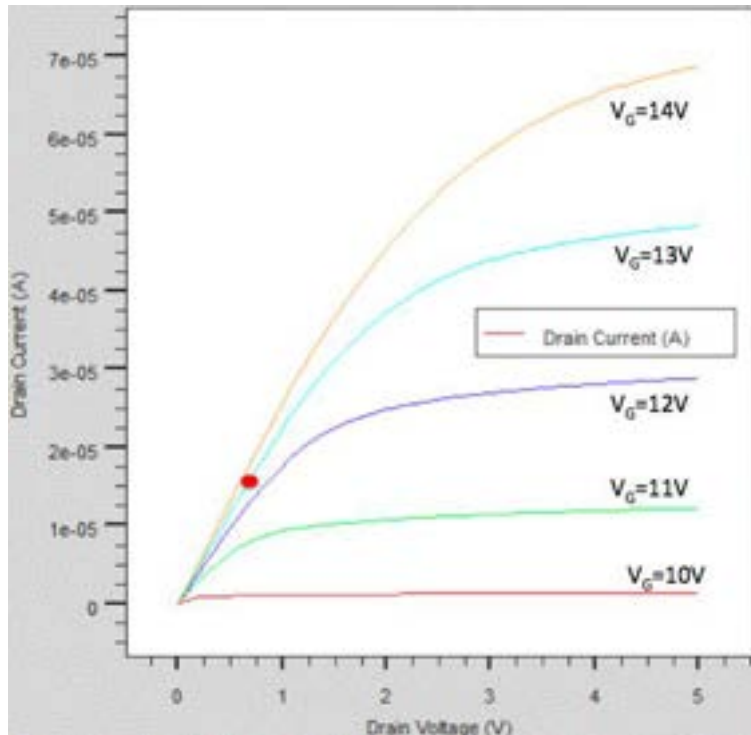


Figura 4.4.b: Caratteristiche del 4H-SiC MOSFET progettato in questa ricerca, con evidenziazione del punto di funzionamento in cui è calcolata la R_{on} .

E' opportuno ricordare però che le caratteristiche riportate sono relative ad una cella MOSFET elementare, con spessore pari ad $1 \mu m$. Al fine di rendere i risultati delle simulazioni confrontabili con quelli di MOSFET commerciali, dei quali ovviamente non è nota l'area attiva, nel seguito è stato applicato un fattore di scala determinato attraverso il confronto fra le correnti di drain alle V_{GS} e V_{DS} individuate per il calcolo della R_{on} . Nella figura 4.4.c. sono riportate le caratteristiche del MOSFET Infineon IPB072N15N3G, evidenziando (pallino rosso) il punto di polarizzazione dichiarato dall'azienda per il calcolo della R_{on} , cioè $I_D = 100 A$, $V_{GS} = 10 V$ e $V_{DS} = 0.58 V$, da cui discende una $R_{on} = 5.8 m\Omega$. Da notare che il costruttore riporta sulla prima pagina del datasheet il valore di $7.2 m\Omega$.

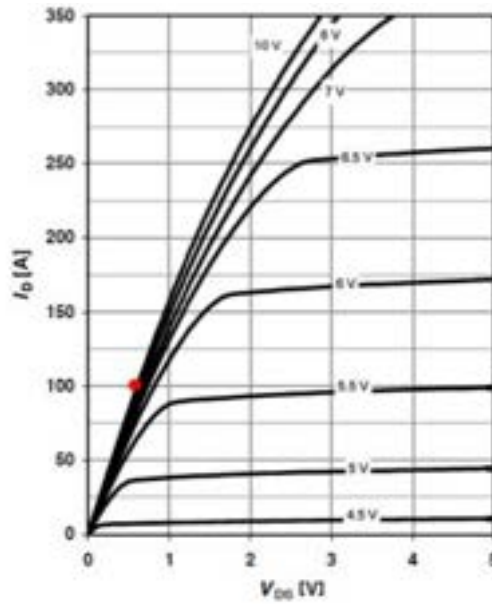


Figura 4.4.c: Caratteristiche del MOSFET IPB072N15N3G della Infineon, con evidenziazione del punto di funzionamento in cui il costruttore ha calcolato la R_{on} .

Relativamente al 4H-SiC MOSFET progettato in questa ricerca, sono stati individuati i seguenti valori di polarizzazione ottimi in regione di triodo: $V_{GS}=13\text{ V}$, $V_{DS}=0.54\text{ V}$, $I_D=1.34 \times 10^{-5}\text{ A}/\mu\text{m}$, corrispondenti ad una $R_{on}=40.4\text{ k}\Omega \times \mu\text{m}$.

Dal rapporto fra le correnti di drain dei due MOSFET si ottiene il fattore di scala $7.6 \times 10^6\ \mu\text{m}$, in base al quale si ricava che la R_{on} di un 4H-SiC MOSFET da 100 A e $BV_{DS}=150\text{V}$ sarebbe $(40.4\text{ k}\Omega \times \mu\text{m}) \div (7.6 \times 10^6\ \mu\text{m}) = 5.3\text{ m}\Omega$.

Passando al confronto con il MOSFET CREE C3M0065090J, il relativo datasheet riporta una corrente massima di 35 A, una tensione di blocco $V_{DS,max}$ di 900 V ed una R_{on} di 65 m Ω . Nella figura 4.4.d è riportata la caratteristica statica I_D - V_{DS} .

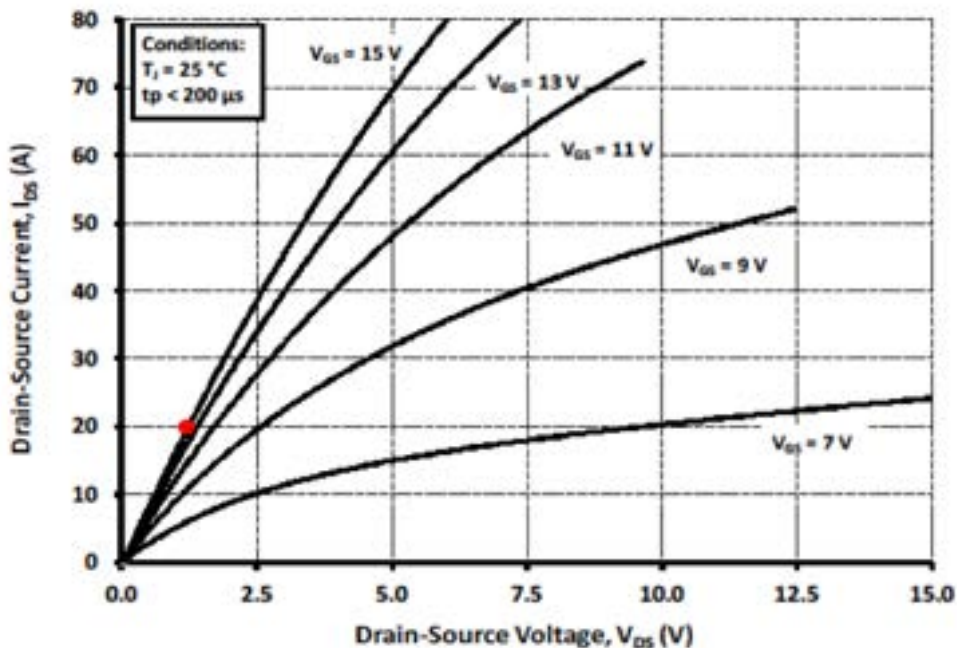


Figura 4.4.d: Caratteristiche di uscita del MOSFET CREE C3M0065090J ed evidenziazione del punto di polarizzazione utilizzato dal costruttore per il calcolo della R_{on} .

La CREE dichiara le seguenti condizioni di polarizzazione per il calcolo della R_{on} : $V_{GS}=15$ V, $I_D=20$ A, evidenziate nella stessa figura. Procedendo come per il MOSFET Infineon, il rapporto fra le correnti nel punto di calcolo delle R_{on} è pari a: 20 A \div 1.34×10^{-5} A/ μm = 1.49×10^6 μm . Pertanto, riportando i due dispositivi alla stessa corrente di stato "on", si ricava che la R_{on} di un 4H-SiC MOSFET da 20 A e $BV_{ds}=150$ V sarebbe $(40.4 \text{ k}\Omega \times \mu\text{m}) \div (1.49 \times 10^6 \mu\text{m}) = 27$ m Ω , contro i 65 m Ω del dispositivo CREE. Ovviamente, se fossero note le dimensioni dei due MOSFET commerciali, sarebbe possibile effettuare un confronto a parità di area, mentre in mancanza di queste informazioni otteniamo valori diversi della R_{on} del MOSFET oggetto della ricerca a seconda del dispositivo commerciale considerato per il confronto.

La figura Fig. 4.4.e sintetizza i risultati dello studio sulla R_{on} ipotizzando la realizzazione di un 4H-SiC MOSFET con dimensione lungo l'asse Z di 7.6×10^6 μm . I valori dei due MOSFET commerciali riportati per confronto sono desunti dai relativi datasheet. Si può osservare come il nuovo dispositivo inizi ad operare in modo soddisfacente a partire da una polarizzazione di gate V_{GS} superiore a 11.5 V.

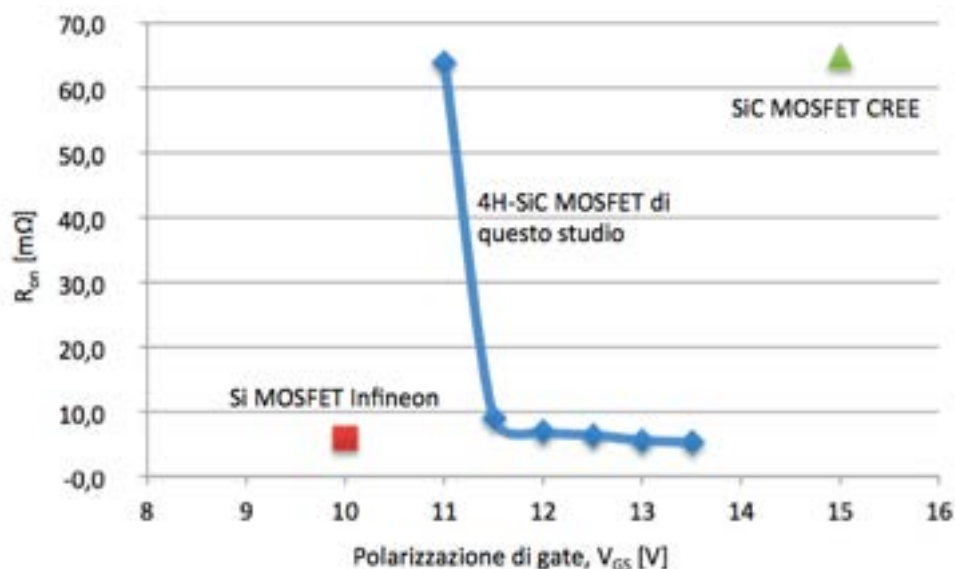


Figura 4.4.e: Confronto della R_{on} tra MOSFET commerciali ed un 4H-SiC MOSFET progettato con dimensione lungo l'asse Z di 7.6×10^6 μm .

4.5 Studio della carica di gate Q_g

Nei MOSFET di potenza per applicazioni switching in convertitori DC-DC, è di notevole importanza poter garantire elevate velocità di commutazione. Uno dei parametri più utilizzati per caratterizzare le prestazioni dinamiche dei dispositivi è la carica di gate, ovvero la carica elettrica che occorre trasferire alle armature del condensatore MOS integrato in fase di accensione del dispositivo. Questa carica deve essere trasferita ad opera del circuito di polarizzazione, cioè del driver, che per l'operazione impiegherà un tempo approssimativamente proporzionale alla capacità di gate C_g ed alla resistenza interna del driver stesso, senza considerare la resistenza di gate. La capacità di gate è a sua volta funzione dell'area del condensatore MOS e dello spessore del dielettrico, oltre che della costante dielettrica ϵ_{ox} dell'isolante stesso, normalmente ossido di Silicio. L'area del condensatore MOS e lo spessore del dielettrico sono però in genere abbastanza vincolati dalla corrente che si intende far fluire nel canale del MOSFET e dalla differenza di potenziale massima che si intende applicare fra gate e drain a MOSFET spento, cioè quando il campo elettrico attraverso l'ossido è massimo. Pertanto, al fine di ridurre la capacità di gate, un parametro tecnologico su cui è possibile agire è il drogaggio della regione di drift, N_{epi} , in quanto un minor drogaggio implica una maggiore penetrazione dello svotamento nella W_{drift} e, dunque, una distribuzione su un volume maggiore del campo elettrico. Ovviamente la riduzione di N_{epi} ha un effetto controproducente sulla resistenza R_{on} , per cui normalmente occorre trovare un giusto compromesso fra le due esigenze.

Tornando alla Q_g , si ricorda che questa carica è somma di due principali contributi, che agiscono in tempi diversi [44]. Dinamicamente, il primo contributo è quello relativo alla carica che occorre trasferire alla capacità C_{gs} (gate-source) durante l'applicazione della rampa di tensione per l'accensione del MOSFET. In questa fase il dispositivo passa dalla condizione operativa di cut-off (regione immediatamente sotto l'ossido di gate svuotato da portatori) alla condizione di saturazione, cioè il transistor si trova temporaneamente ad operare nel mezzo del piano I_D - V_{SD} . Al termine di questa fase, la C_{gs} risulta caricata al potenziale applicato in gate dal driver, tipicamente una decina di Volt.

A seguire, una volta avviata la conduzione nel canale, il potenziale di drain, finora rimasto al valore di partenza, inizia a decrescere per portarsi, a fine transitorio, al valore più basso possibile, mentre il potenziale di gate si mantiene ormai stabile. Questa fase è dominata dal transitorio di carica della capacità gate-drain C_{gd} . L'escursione complessiva del potenziale di drain dipende dal circuito di polarizzazione del MOSFET, e può raggiungere alcune centinaia di Volt.

Alle due fasi appena descritte corrispondono generalmente due picchi, ben distinti, di assorbimento di corrente da parte della gate durante la fase di accensione. A parità di C_{gs} e C_{gd} , i tempi di accensione e di spegnimento del MOSFET risulteranno tanto più rapidi quanto maggiori saranno i suddetti picchi di corrente. Nel seguito verrà utilizzata l'espressione differenziale della corrente di gate $i_g = dQ_g/dt$, il cui integrale fornisce la carica trasferita alla gate durante l'intero transitorio:

$$Q_g = \int i_g dt \quad (4.5.1)$$

Per eseguire le simulazioni numeriche in transitorio, il MOSFET deve essere polarizzato attraverso un circuito esterno, schematizzato nella figura 4.5.a:

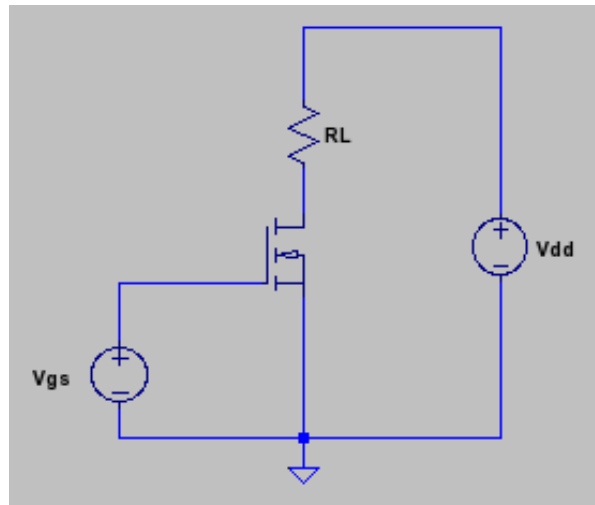


Figura 4.5.a: Circuito di polarizzazione applicato al 4H-SiC MOSFET per la simulazione numerica della fase di accensione.

Il resistore R_L sul terminale di drain rappresenta il carico, al quale è applicato il generatore esterno V_{dd} . Il generatore V_{gs} produce la rampa di tensione che carica la gate ed accende il MOSFET. La simulazione numerica consente di studiare il funzionamento del dispositivo istante per istante. Questo tipo di simulazione non è da confondere con le simulazioni circuitali di tipo SPICE, le quali si basano su modelli analitici approssimati dei componenti. La simulazione fisica, al contrario, fornisce una soluzione esatta del problema, in quanto è basata sulla soluzione dinamica delle equazioni che governano il trasporto di carica nelle diverse regioni del dispositivo, utilizzando i modelli più idonei dei vari parametri caratteristici dei materiali, fra cui la mobilità, la vita media, il restringimento della banda proibita, la generazione e ricombinazione dei portatori. Al fine di rendere possibile il confronto con i valori della Q_g ricavabile dai datasheet dei dispositivi commerciali presi a riferimento in questo studio, i valori dei componenti esterni al MOSFET, e dunque V_{gs} , V_{dd} , R_L , sono stati fissati come appresso descritto.

Innanzitutto il dispositivo utilizzato nelle simulazioni ha uno spessore $W_{\text{drift}}=7.6 \times 10^6 \mu\text{m}$, pari al rapporto di scala fra il dispositivo Infineon e quello progettato, precedentemente ricavato per il calcolo della R_{on} .

Al pari di quanto dichiarato dalla Infineon nel datasheet dell'IPB072N15N3G, le simulazioni sono state svolte imponendo una V_{dd} pari a 75 V. Per quanto riguarda il resistore di carico R_L , dallo stesso datasheet emerge che la sua resistenza è fissata da Infineon al valore $V_{\text{dd}} \div I_{\text{max}} = 75 \div 100 = 0.75 \Omega$, valore utilizzato anche durante le simulazioni.

Relativamente alla V_{GS} , come già adottato per il calcolo della R_{on} , sono stati considerati diversi valori (da 11 V a 13 V, in passi da 0.5 V) con un tempo di salita pari a 100 ps.

Il codice che segue contiene le istruzioni utilizzate in Atlas per la simulazione del transitorio. La prima parte del codice è relativa alla descrizione della struttura del MOSFET. In essa sono contenute le informazioni geometriche sul dispositivo e le impostazioni di creazione della mesh di calcolo. Inoltre, sono individuate le varie regioni di cui esso si compone e fissati i relativi drogaggi.

La seconda parte inizia con la dichiarazione dello spessore della cella MOSFET elementare nella direzione ortogonale al piano (asse z), posto pari a $7.6 \times 10^6 \mu\text{m}$. Seguono le impostazioni di tutti i modelli dei parametri elettrici ed elettronici individuati per il materiale: permittività, bandgap, parametri di generazione-ricombinazione, mobilità.

Le ultime istruzioni descrivono i forzamenti statici o dinamici applicati ai terminali del MOSFET.

go devedit

DevEdit version=2.4.0.R

work.area x1=0 y1=-0.68 x2=10 y2=15

devedit 2.4.0.R (Thu May 8 12:10:27 PDT 1997)

libsflm 2.0.0.R (Thu May 1 18:03:38 PDT 1997)

libDW_Misc 1.20.0.R (Mon Apr 28 17:55:25 PDT 1997)

libCardDeck 1.20.0.R (Tue Apr 29 15:01:54 PDT 1997)

libGeometry 1.20.0.R (Mon Apr 28 18:17:55 PDT 1997)

libDW_Set 1.20.0.R (Mon Apr 28 17:57:52 PDT 1997)

libSVC_Misc 1.20.0.R (Mon Apr 28 18:20:53 PDT 1997)

libSDB 1.0.6.C (Mon May 5 16:28:49 PDT 1997)

libSSS 1.20.0.R (Mon May 5 16:29:45 PDT 1997)

libMeshBuild 1.20.0.R (Wed May 7 23:57:48 PDT 1997)

libDW_Make 1.1.3.R (Thu May 1 20:07:31 PDT 1997)

#:.....: prima parte

*region reg=1 name=n+sub mat=4H-SiC color=0x7f00ff pattern=0x8 *
polygon="0,15 0,1.8 7.5,1.8 7.5,15"

*impurity id=1 region.id=1 imp=Arsenic *
peak.value=1e+19 ref.value=100000000000 comb.func=Multiply

constr.mesh region=1 default max.height=2
*region reg=2 name=n-drift mat=4H-SiC color=0x7f00ff pattern=0x8 *
polygon="4,1.5 4,0 7.5,0 7.5,1.8 0,1.8 0,1.5"

*impurity id=1 region.id=2 imp=Arsenic *
peak.value=1e+16 ref.value=100000000000 comb.func=Multiply

constr.mesh region=2 default max.height=1.25

*region reg=3 name=pbase mat=4H-SiC color=0x7f00ff pattern=0x8 *
polygon="1,0.5 3,0.5 3,0 4,0 4,1.5 0,1.5 0,0 1,0"

```

impurity id=1 region.id=3 imp=Boron \
    peak.value=2e+17 ref.value=100000000000 comb.func=Multiply

constr.mesh region=3 default

region reg=4 name=n+source mat=4H-SiC color=0x7f00ff pattern=0x8 \
    polygon="1,0 2,0 3,0 3,0.5 1,0.5"
impurity id=1 region.id=4 imp=Arsenic \
    peak.value=1e+18 ref.value=100000000000 comb.func=Multiply
constr.mesh region=4 default max.width=0.25
region reg=5 mat="Silicon Oxide" \
    polygon="3,0 2,0 2,-0.08 2.5,-0.08 7.5,-0.08 7.5,0 5,0"
constr.mesh region=5 default

region reg=6 name=source mat=Aluminum elec.id=1 work.func=0 color=0xffc8c8 pattern=0x7 \
    polygon="0,0 0,-0.3 2,-0.3 2,-0.08 2,0 1,0"
constr.mesh region=6 default max.width=0.25

region reg=7 name=gate mat=Aluminum elec.id=2 work.func=0 color=0xffc8c8 pattern=0x7 \
    polygon="2.8,-0.08 2.8,-0.38 4.2,-0.38 4.2,-0.08"
constr.mesh region=7 default

substrate name="drain" electrode=3 workfunction=0

base.mesh height=2.5 width=1

bound.cond !apply max.slope=30 max.ratio=100 rnd.unit=0.001 line.straightening=1 align.points
when=automatic

imp.refine imp="Net Doping" scale=log transition=1e+10
imp.refine min.spacing=0.02

constr.mesh max.angle=90 max.ratio=300 max.height=1000 \
    max.width=1000 min.height=0.0001 min.width=0.0001

constr.mesh type=Semiconductor default
constr.mesh type=Insulator default

constr.mesh type=Metal default
constr.mesh type=Other default
constr.mesh region=1 default max.height=2
constr.mesh region=2 default max.height=1.25
constr.mesh region=3 default
constr.mesh region=4 default max.width=0.25
constr.mesh region=5 default
constr.mesh region=6 default max.width=0.25
constr.mesh region=7 default
constr.mesh id=1 under.reg=gate depth=0.1 default max.height=0.0125 max.width=0.5
constr.mesh id=2 x1=0 y1=0.25 x2=1e+06 y2=2 default max.height=0.1
constr.mesh id=3 under.reg=source depth=0.1 default max.height=0.02 max.width=0.25
constr.mesh id=4 x1=0 y1=8 x2=1e+06 y2=11 default max.height=0.4

```

```

constr.mesh id=5 x1=0 y1=2 x2=1e+06 y2=4 default max.height=0.6

Mesh Mode=MeshBuild
base.mesh height=2.5 width=1

bound.cond !apply max.slope=30 max.ratio=100 rnd.unit=0.001 line.straightening=1 align.Points
when=automatic

struct outf=powerex90_0.str

#:.....: seconda parte .....:

go atlas

TITLE : 4H-SiC POWER MOSFET SIMULATION
mesh width=7.6e6 infile=powerex90_0.str
material material=4H-SiC permitti=9.66 eg300=2.99 \
          edb=0.1 gcb=2 eab=0.2 gvb=4 \
          nsrhn=3e17 nsrhp=3e17 taun0=15e-9 taup0=15e-9 \
          tc.a=100

models analytic conmob fldmob srh Auger fermi optr bgn print

# Standard isotropic mobility in plane <1100>
mobility material=4H-SiC vsatn=2e7 vsatp=2e7 \
          mu1n.caug=40 mu2n.caug=950 ncritn.caug=2e17 \
          deltan.caug=0.76 gamman.caug=-0.76 \
          alphan.caug=-0.5 betan.caug=-2.4 \
          mu1p.caug=15.9 mu2p.caug=125 ncritp.caug=1.76e19 \
          deltap.caug=0.34 gammap.caug=-0.34 \
          alphap.caug=-0.5 betap.caug=-2.15

contact name=gate n.poly
contact name=drain resistance=5.6e6
contact name=gate resistance=100

solve init
solve prev
method newton cr.tol=5e-19 pr.tol=1e-27
solve prev vfinal=75 vstep=5 name=drain
method newton ^TAUTO

log outf=pow_SiC_trans_D75.log

solve vgate=0.01 ramptime=1e-09 dt=5e-11 tstop=5e-9
solve vgate=12.0 ramptime=1e-09 dt=5e-11 tstop=20e-9

quit

```

Nella figura Fig. 4.5.b è illustrata l'evoluzione del potenziale del nodo di drain, dalla condizione di spegnimento del MOSFET ($V_{DS}=75$ V) a quella di completa accensione ($V_{DS}=0.6$ V), in presenza di due distinti

valori della polarizzazione di gate: da 0 a 11 V (curva verde) e da 0 a 12 V (curva rossa). Il forzamento di gate è applicato all'istante $t=5$ ns. Nel primo caso il tempo impiegato da V_{DS} per portarsi al 10% del valore iniziale, a partire dall'istante di applicazione della rampa, è pari a circa 13 ns, mentre nel secondo caso è pari a circa 3 ns.

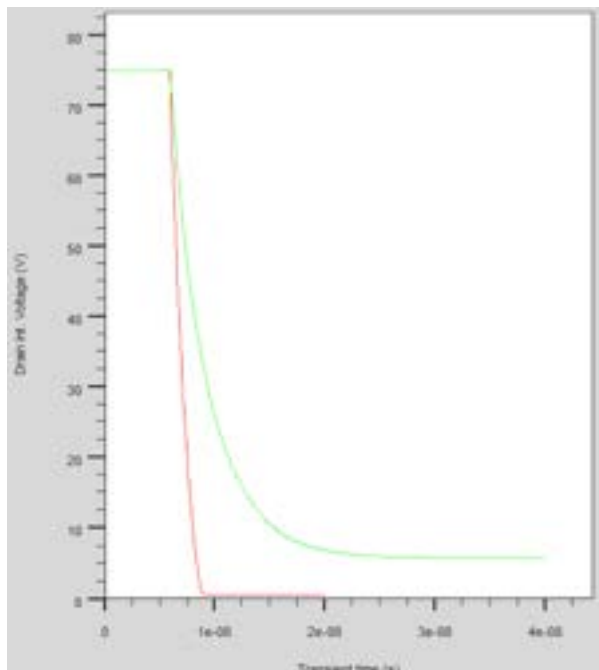


Figura 4.5.b: Evoluzione del potenziale di drain durante l'accensione del 4H-SiC MOSFET per due diversi valori del forzamento di gate: curva verde, $V_{GS}=11$ V; curva rossa, $V_{GS}=12$ V. Il forzamento di gate parte dall'istante $t=5$ ns.

La Figura 4.5.c mostra, invece, l'evoluzione della corrente di drain, I_D , in presenza degli stessi due forzamenti di gate (11 V o 12 V). Anche in questo caso la durata del transitorio cambia sensibilmente in funzione del segnale applicato in gate. La breve durata dei transitori della I_D e della V_{DS} comporta grandi vantaggi in termini di contenimento dell'energia dissipata sul MOSFET.

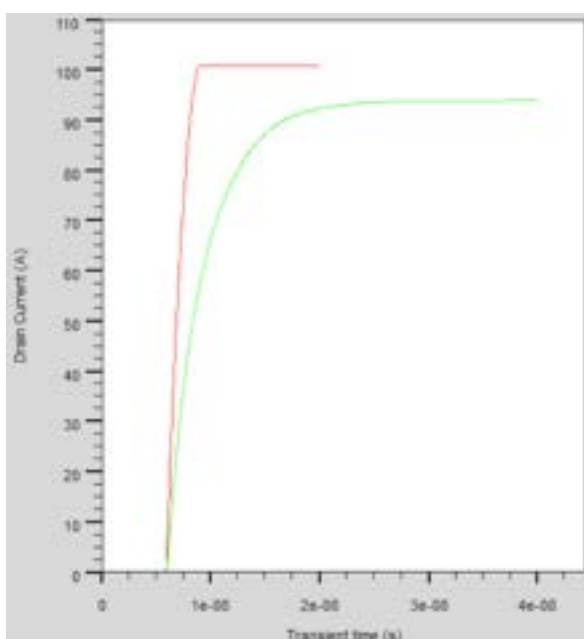


Figura 4.5.c: Evoluzione della corrente di drain durante l'accensione del 4H-SiC MOSFET per due diversi valori del forzamento di gate: curva verde, $V_{GS}=11$ V; curva rossa, $V_{GS}=12$ V. Il forzamento di gate parte dall'istante $t=5$ ns.

La figura Fig. 4.5.d mostra, infine, il transitorio della corrente di forzamento, la $I_G(t)$. Come già anticipato, la corrente di gate attraversa due fasi di durata confrontabile. Fino circa all'istante $t=6$ ns, le cariche trasferite alla gate hanno il ruolo di caricamento della capacità gate-source; subito dopo la corrente si riduce temporaneamente, per poi aumentare di nuovo, sia pur debolmente, durante la fase di caricamento della capacità gate-drain.

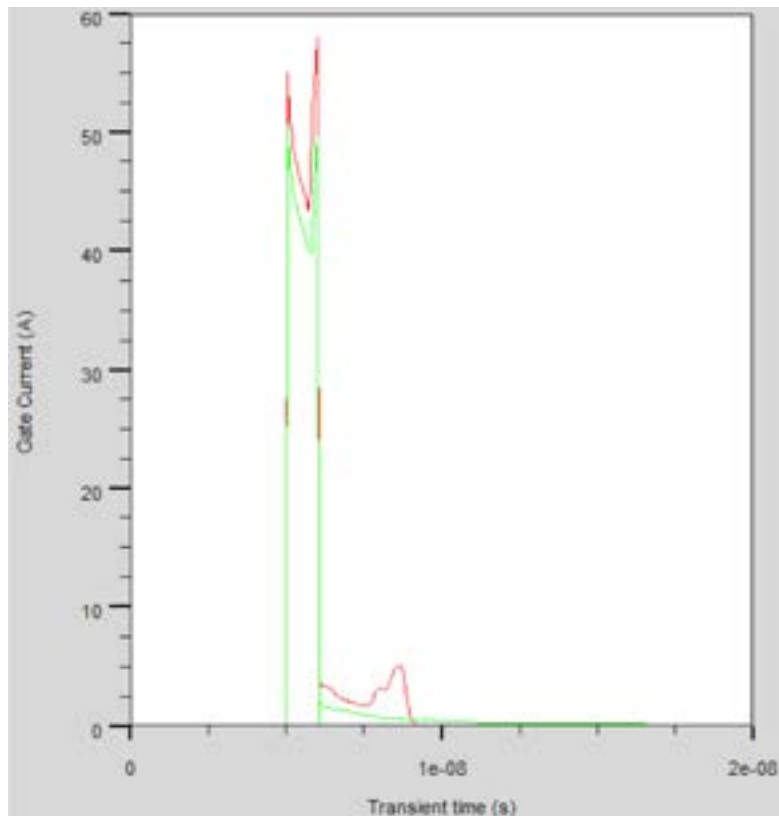


Figura 4.5.d: Evoluzione della corrente di gate durante l'accensione del 4H-SiC MOSFET per due diversi valori del forzamento di gate: curva verde, $V_{GS}=11$ V; curva rossa, $V_{GS}=12$ V. Il forzamento di gate parte dall'istante $t=5$ ns.

L'integrazione della corrente di gate consente di calcolare la carica di gate Q_g necessaria per l'accensione del MOSFET. Come si può osservare, nel caso di forzamento $V_{GS}=12$ V la corrente di gate è leggermente superiore per gran parte del transitorio. Gli integrali delle due correnti forniscono, in particolare, i seguenti valori: $Q_g(@V_{GS}=12$ V)=57 nC e $Q_g(@V_{GS}=11$ V)=49 nC.

Con un forzamento maggiore in gate si ottengono piccoli vantaggi in termini di riduzione della V_{DS} , che raggiunge un minimo pressoché asintotico di 0.54 V per $V_{GS}=13.5$ V, con $Q_g(@V_{GS}=13.5$ V)=65 nC, mentre la I_D resta praticamente immutata a circa 100 A.

L'andamento della Q_g in funzione della V_{GS} è riportato nella figura Fig. 4.5.e nella quale sono anche inseriti i valori di questo parametro per i due MOSFET commerciali. Da notare che il MOSFET CREE è dimensionato per una corrente tre volte più piccola rispetto al MOSFET progettato ed a quello Infineon, per cui c'è da ipotizzare una Q_g approssimativamente tre volte maggiore rispetto a quella riportata in figura, e dunque di 150 nC, per un dispositivo realizzato con la stessa tecnologia, ma dimensionato per 100 A.

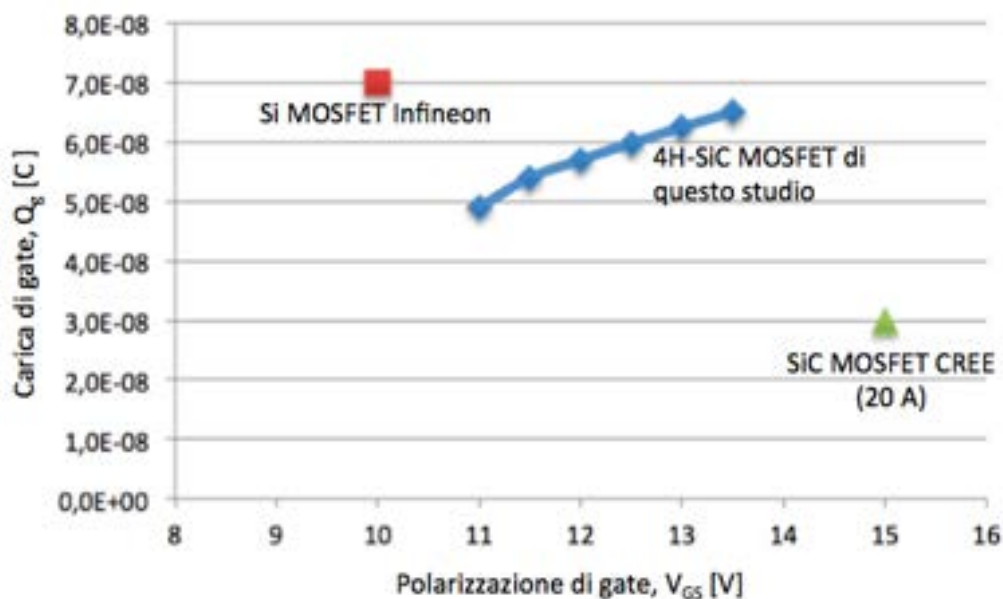


Figura 4.5.e: andamento della Q_g in funzione della V_{GS} . Sono riportati, per confronto, i valori dei due MOSFET commerciali.

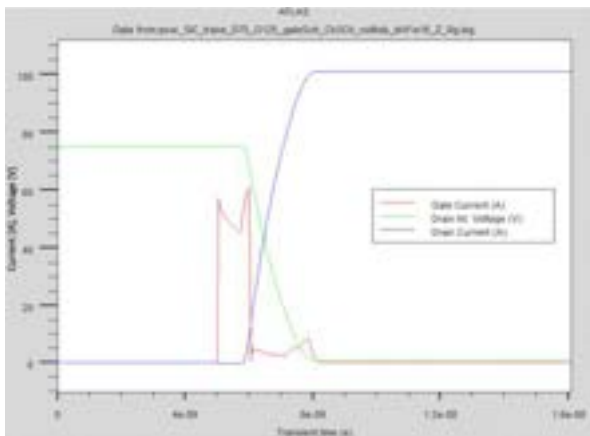
4.6 Tempi di accensione e figura di merito del dispositivo

Come si è visto nella sezione precedente, il 4H-SiC MOSFET progettato per l'uso in convertitori DC-DC a bordo modulo presenta la Q_g più bassa, mentre la R_{on} risulta confrontabile con quella del MOSFET in Silicio. Evidentemente, tensioni operative così basse non consentono di sfruttare appieno l'elevato campo elettrico critico del SiC. D'altra parte, al fine di non allontanarsi troppo da studi sufficientemente assestati sull'argomento, si è scelto di adottare nelle simulazioni un dispositivo standard dal punto di vista geometrico e dei parametri caratteristici del materiale. Ulteriori approfondimenti dovrebbero consentire di ottimizzare il design del 4H-SiC MOSFET, con conseguente miglioramento dei suoi parametri, ed in particolare della R_{on} .

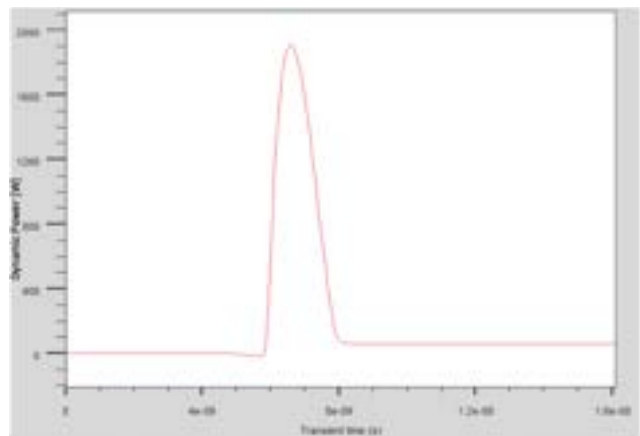
In base alle simulazioni, il parametro che maggiormente si avvantaggia dal nuovo design è il tempo di accensione del dispositivo, somma del ritardo di accensione (turn-on delay time) e del tempo di salita o discesa (rise/fall time) della V_{DS} . Risultati analoghi si osservano anche in fase di spegnimento.

Si tratta di un risultato di notevole interesse, perché ad esso sono direttamente legati parametri cruciali nella progettazione di circuiti switching, come la massima frequenza di commutazione, l'energia di commutazione, ed il dimensionamento dei componenti reattivi esterni al transistor.

La figura seguente Fig. 4.6.a.(a) mostra un esempio del transitorio di accensione, in cui è mostrata l'evoluzione delle correnti di gate e drain e del potenziale di drain. Nella stessa figura (b) è invece riportato l'andamento della potenza istantanea.



(a)



(b)

Figura 4.6.a: a) evoluzione delle correnti di gate e drain e del potenziale di drain durante il transitorio di accensione del 4H-SiC MOSFET progettato; b) evoluzione della potenza istantanea dissipata sul MOSFET durante i transitorio di accensione.

I tempi di accensione nelle varie condizioni di polarizzazione di gate sono riassunti nella Figura 4.6.b. La stessa figura riporta, come nei casi precedenti, i valori dei tempi di accensione reperibili sui datasheet dei due componenti commerciali.

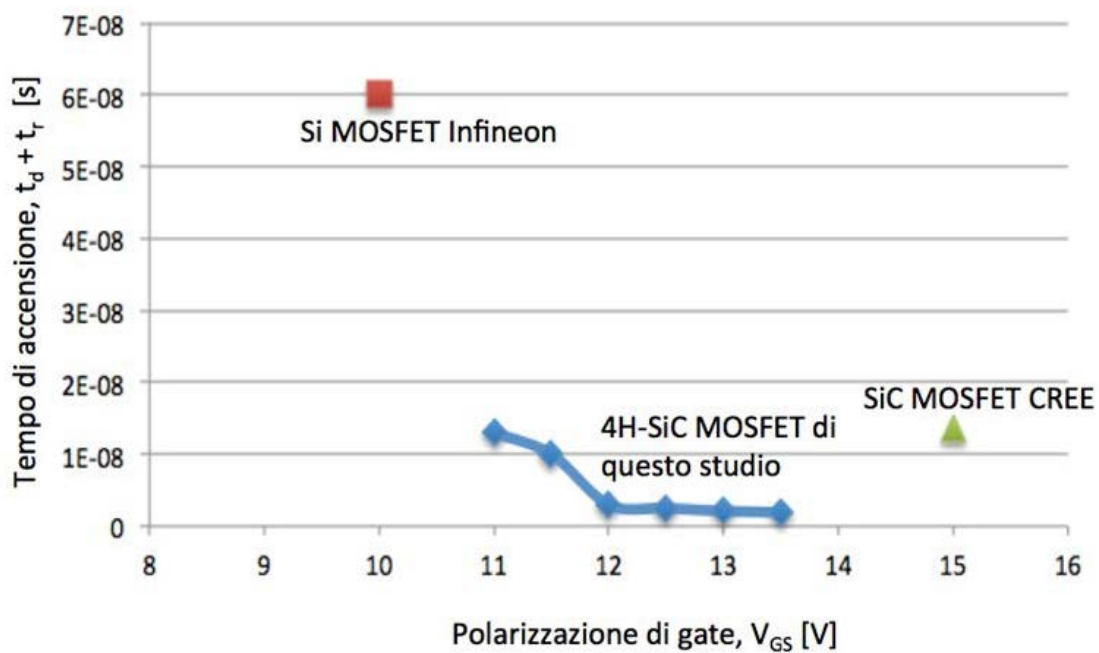


Figura 4.6.b: Tempi di accensione nelle varie condizioni di polarizzazione di gate. Sono riportati, per confronto, i valori dei due MOSFET commerciali.

Infine, oltre alla R_{on} , una figura di merito (FOM) comunemente utilizzata per quantificare le prestazioni di dispositivi switching è il prodotto $R_{on} \times Q_g$ per una fissata BV_{DS} [44-48]. Ovviamente questo parametro dovrebbe risultare il più basso possibile. Si è, quindi, proceduto a calcolare questa FOM nelle varie condizioni di polarizzazione "on" del MOSFET, e a confrontarla con quella dei due dispositivi presi a riferimento. I risultati sono sintetizzati nella figura 4.6.c, da cui è possibile verificare che il MOSFET oggetto della ricerca è caratterizzato da una FOM migliore di quella del MOSFET Infineon per polarizzazioni di gate

superiori a 12V. Il corrispondente parametro per il MOSFET CREE è molto superiore, ma a rigore il suo valore non è confrontabile con quello degli altri due in quanto esso è caratterizzato da una tensione di blocco BV_{DS} molto superiore.

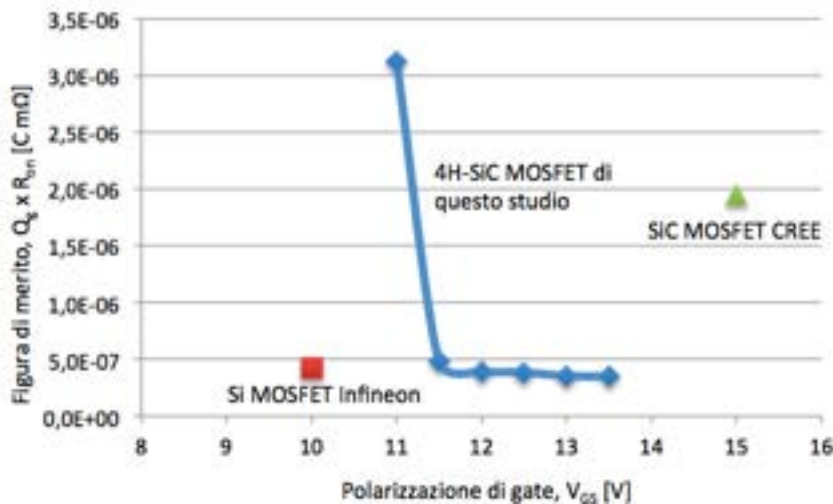


Figura 4.6.c: Confronto fra i valori della figura di merito $R_{on} \times Q_g$ del 4H-SiC MOSFET oggetto dello studio e quelli dei due MOSFET commerciali.

La tabella seguente riassume i principali risultati delle simulazioni e consente il confronto fra il 4H-SiC MOSFET, il MOSFET Infineon in Silicio ed il SiC MOSFET della CREE, in termini dei parametri caratteristici rilevanti ai fini di questo studio: R_{on} , Q_g , t_{on} , BV_{ds} . E' opportuno far presente che i valori riportati in tabella si riferiscono ai rispettivi valori di tensione di polarizzazione V_{GS} che risultano necessariamente differenti per ciascuno dei dispositivi considerati.

Transistor	Materiale	V_{gs} [V]	$I_{d,max}$ [A]	BV_{ds} [V]	R_{on} [mΩ]	Q_g [nC]	$t_{on} = (t_d + t_r)$ [ns]	FOM [CxΩ]
INFINEON IPB072N15N3G	Si	10	100	150	5.8	70	60.0	0.41×10^{-9}
CREE C3M0065090J	4H-SiC	15	35	900	65	30	13.7	1.95×10^{-9}
4H-SiC	4H-SiC	13	100	150	5.3	65	2.1	0.35×10^{-9}

Come è possibile notare, i parametri del MOSFET progettato, evidenziati in rosso, risultano migliori rispetto a quelli dei due dispositivi commerciali presi a riferimento. Per quanto riguarda la Q_g , che risulta superiore rispetto a quella del MOSFET CREE, va considerato che per il MOSFET progettato è stato ipotizzato un limite di corrente di drain di 100 A, ben superiore dunque a quello del MOSFET CREE (35 A), che pertanto si può ipotizzare abbia un'area inferiore rispetto agli altri due, presumibilmente di un fattore 3. Si può, dunque, prevedere che, a parità di corrente massima, anche la Q_g del 4H-SiC MOSFET progettato per questo studio risulterebbe la migliore fra le tre.

5 Conclusioni

La simulazione di un dispositivo 4H-SiC MOSFET dimensionato per una tensione di breakdown drain-source (BV_{DS}) di 150V ha consentito di mettere in evidenza che, per le applicazioni ipotizzate, questo dispositivo presenterebbe parametri caratteristici migliori di quelle di un MOSFET commerciale in Silicio di ultima generazione, con particolare riferimento alla resistenza nello stato on, R_{on} , alla carica di gate, Q_g , e soprattutto dei tempi di commutazione (t_d+t_r). Ovviamente, anche il tipico fattore di merito (FOM) $R_{on} \times Q_g$ risulta notevolmente migliore. Il confronto con le caratteristiche di un MOSFET in SiC commerciale, dimensionato però per una BV_{ds} molto superiore (900V), risulta altresì vantaggioso per il nuovo dispositivo. In definitiva, i positivi risultati di questo studio preliminare suggeriscono di proseguire la ricerca attraverso ad esempio lo sviluppo di modelli analitici da utilizzare all'interno di simulatori circuitali di tipo SPICE. Ciò consentirebbe di verificare il funzionamento del MOSFET all'interno di circuiti switching complessi, fornendo ai progettisti circuitali informazioni importanti sui reali vantaggi della nuova tecnologia. Uno spunto ulteriore per le attività successive riguarda uno studio sugli aspetti tecnologici della realizzazione del dispositivo in vista di una sua possibile realizzazione.

I risultati della ricerca sono attualmente oggetto di elaborazione e sintesi per la stesura di articoli scientifici su riviste specialistiche di settore (p.es. IEEE-Transaction on Power Electronics) e comunicazioni a congressi internazionali.

6 Riferimenti bibliografici

1. P. G. Neudeck, R. S. Okojie, and L.-Y. Chen, "High-temperature electronics—A role for wide bandgap semiconductors?" Proc. IEEE, vol. 90, no. 6 (2002), pp. 1065–1076.
2. R. Maboudian et al., "Advances in silicon carbide science and technology at the micro-and nanoscales," J. Vac. Sci. Technol. A, vol. 31, no. 5 (2013), p. 050805.
3. B. J. Baliga, "Fundamentals of Power Semiconductor Devices", New York: Springer, 2008, p. 215.
4. N. Zhang, C.-M. Lin, D. G. Senesky, and A. P. Pisano, "Temperature sensor based on 4H-silicon carbide pn diode operational from 20 °C to 600 °C," Appl. Phys. Lett., vol. 104, no. 7 (2014), p. 073504.
5. W.-C. Lien et al., "4H-SiC N-channel JFET for operation in high temperature environments," IEEE J. Electron Devices Soc., vol. 2, no. 6 (2014), pp. 164–167.
6. W. Bergner, F. Bjoerk, D. Domes, and G. Deboy, "Infineon's 1200 V SiC JFET – The New Way of Efficient and Reliable High Voltages Switching," Infineon Technologies, Tech. Rep., 2012
7. S. Araujo, L. Menezes, T. Hjort, and P. Zacharias, "The Renaissance of the BJT as a Highly Efficient Power Device Based on SiC Material," in Proc. PCIM Europe, 2012.
8. <http://www.cree.com/>
9. Silicon Carbide (SiC) In Semiconductor Market by Technology, Product, and Application (Automotive, Defense, Computers, Consumer Electronics, ICT, Industrial, Medical, Power, Railways, And Solar), by Geography - Forecast and Analysis to 2013 – 2020.
10. <http://www.powerwaywafer.com/> Xiamen Powerway Advanced Material Co., Ltd.
11. S.M. Sze, "Physics of Semiconductor Devices", Wiley, New York, 1981.
12. P. Varshni, Physica (Utrecht) 34 (1967), 149.
13. F.P. McCluskey, L. Condra, T. Torri, J. Fink, "Packaging Reliability for High Temperature Electronics: A Materials Focus", Microelectronics International, 13:3 (1996), 23-26.
14. Y. Goldberg, M. Levinshtein, and S. Rumyantsev, "Properties of Advanced Semiconductor Materials", edited by M. E. Levinshtein et al., Wiley, UK, 2001.
15. W. J. Choyke, Mater. Res. Bull. 4, (1969), 141.
16. U. Lindefelt, "Doping-induced band edge displacements and band gap narrowing in 3C-, 4H-, 6H-SiC, and Si," J. Appl. Phys., vol. 84 (1998) pp. 2628– 2637.

17. T.T. Mnatsakanov, M. E. Levinshtein, L.I. Pomortseva, and S.N. Yurkov, "Carrier mobility model for simulation of SiC-based electronic devices", *Semiconductor Science and Technology*, vol. 17 (2002), pp.974-977.
18. R. Mickevicius, and J. H. Zhao, "Monte Carlo study of electron transport in SiC", *Journal of Applied Physics*, vol. 83 (1998), pp. 3161-3166.
19. R. P. Joshi, "Montecarlo calculations of the temperature- and field-dependent electron transport parameters for 4H-SiC", *Journal of Applied Physics*, vol. 78 (1995), pp.5518-5522.
20. M. Schadt, G. Pensl, R. P. Devaty, W. J. Choyke, R. Stein, and D. Stephany, "Anisotropy of the electron Hall mobility in 4H, 6H, and 15R silicon carbide", *Applied Physics Letters*, vol. 65 (1994), p. 3120.
21. C. H. Carter Jr., "Progress in SiC: From material growth to commercial device development", *Material Science Engineering*, vols. B61-62 (1999), p. 1.
22. I.A Khan, J.A. Cooper, *Am. Sci. Forum* 264-268 (1998), 509-512.
23. T. Ayalew, T. Grasser, H. Kosinam, S. Selberherr, "Modeling of lattice site-dependent incomplete ionization in a-SiC devices", *Mater. Sci. Forum* 483 (2005), 845–848.
24. F. Pezzimenti, F.G. Della Corte, "Design and Modeling of a Novel 4H-SiC Normally-Off BMFET Transistor for Power Applications", *IEEE Melecon 2010, The 15th Mediterranean Electrotechnical Conference, Valletta, Malta* (2010), pp. 1129-1134.
25. Kumar, M.J. & Bahl, H. "New Silicon Carbide Schottky-gate Bipolar Mode Field Effect Transistor (SiC SBMFET) without PN junction". 2006 Annual India Conference, INDICON.
26. Cooper, J.A., Jr. and Agarwal, A., "SiC Power-Switching Devices—The Second Electronics Revolution?," *Proceedings of the IEEE* 90(6) (2002), 956.
27. M. K. Dasa, B. A. Hull, J. T. Richmond, B. Heath, J. J. Sumakeris, and A. R. Powell, "Ultra high power 10 kV, 50 A SiC PiN diodes", *ISPSD '05. The 17th International Symposium on Power Semiconductor Devices and ICs*, 2005.
28. S. Rao, G. Pangallo, F.G. Della Corte, "4H-SiC p-i-n diode as Highly Linear Temperature Sensor", *IEEE Transactions on Electron Devices*, Vol. 63 (1) (2016), pp. 414-418.
29. S. Rao, G. Pangallo, F.G. Della Corte, "Highly Linear Temperature Sensor Based on 4H-Silicon Carbide p-i-n diodes", *IEEE Electron Device Letters*, Vol. 36 (11) (2015), pp. 1205 – 1208.
30. F.G. Della Corte, F. Pezzimenti, and R. Nipoti, "Simulation and experimental results on the forward J-V characteristic of Al implanted 4H-SiC p-i-n diodes" *Microelectronics Journal*, 38(12), (2007) pp.1273–1279.
31. J. Tan, J. A. Cooper, Jr., and M. R. Melloch, "High-Voltage accumulation-layer UMOSFET's in 4H-SiC", *IEEE Elect. DEV. Lett.*, Vol. 12 (1998), pp. 487-489.
32. S. H. Ryu et al., "10-kV, 123-mΩcm² 4H-SiC power DMOSFETs," *IEEE Electron Device Lett.*, vol. 25, no. 8 (2004), pp. 556-558.
33. Zhao, Tone, Alexandrov, Fursin, and Weiner, "1710 V 2.77 mohmcm² 4H-SiC trench and implanted vertical junction field-effect transistors," *Electron Device Letters, IEEE*, vol. 24, no. 2 (2003), pp. 81-83.
34. M. L. Megherbi, F. Pezzimenti, L. Dehimi, S. Rao, and F. G. Della Corte, "Analysis of different forward current – voltage behaviours of Al implanted 4H-SiC vertical p-i- n diodes," *Solid State Electron.*, vol. 109 (2015), pp. 12–16.
35. F Pezzimenti, S Bellone, FG Della Corte, R Nipoti, "Steady-State Analysis of a Normally-Off 4H-SiC Trench Bipolar-Mode FET", *Materials Science Forum*, 740 (2013), 942-945.
36. S. Bellone, F. G. Della Corte, L. Di Benedetto and G. D. Licciardo, "An Analytical Model of the Switching Behavior of 4H-SiC p-n-n Diodes from Arbitrary Injection Conditions," *IEEE Transactions on Power Electronics*, vol. 27, no. 3 (2012), pp. 1641-1652.
37. S. Bellone, F. G. Della Corte, L. F. Albanese and F. Pezzimenti, "An Analytical Model of the Forward I–V Characteristics of 4H-SiC p-i-n Diodes Valid for a Wide Range of Temperature and Current," *IEEE Transactions on Power Electronics*, vol. 26, no. 10 (2011), pp. 2835-2843.
38. F. Pezzimenti, F.G. Della Corte, R. Nipoti, "Experimental characterization and numerical analysis of the 4H-SiC p-i-n diodes static and transient behavior", *Microelectronics Journal*, vol. 39, 12 (2008), pp. 1594-1599.

39. D.M. Caughey, R.E. Thomas, "Carrier mobilities in silicon empirically related to doping and field", Proc. IEEE, Vol. 55 (1967), pp 2192-2193.
40. T. Hatakeyama, K. Fukuda, and H. Okumura, "Physical models for SiC and their application to device simulations of SiC insulated-gate bipolar transistors," IEEE Trans. Electron Device, vol. 60, no. 2 (2013), pp. 613–621.
41. A. O. Konstantinov, Q. Wahab, N. Nordell, and U. Lindefelt, "Ionization rates and critical fields in 4H silicon carbide," Appl. Phys. Lett., vol. 71, no. 90 (1997).
42. M. Bhatnager and B. J. Baliga, "Comparison of 6H-SiC, 3C-SiC, and Si for power devices," IEEE Trans. Electron Devices, vol. 40 (1993), pp. 645–655.
43. Vishai Device Application Note AN849, www.wishay.com
44. R.J.E. Hueting, E.A. Hijzen, A. Heringa, A.W. Ludikhuizen, M.A. Ai Zandt, "Gate-drain charge analysis for switching in power trench MOSFETs", IEEE Transactions on Electron Devices, vol. 51, 8 (2004), pp. 1323-1330.
45. J. Zeng, G. Dolny, C. Kocon, R. Stokes, N. Kraft, L. Brush, T. Grebs, J. Hao, R. Ridley, J. Benjamin, L. Skurkey, S. Benczkowski, D. Semple, P. Wodarczyk, and C. Rexer, "An ultradense trench-gated power MOSFET technology using a self-aligned process," in Proc. ISPSD (2001), pp. 147–150.
46. R. J. E. Hueting, E. A. Hijzen, A. W. Ludikhuizen, and M.A. Ai Zandt, "Switching performance of low-voltage n-channel trench MOSFETs," in Proc. ISPSD, (2002), pp. 177–180.
47. K. Sakamoto, M. Shraishi, and T. Iwasaki, "Low on-resistance and low feedback charge lateral power MOSFETs with multi-drain regions for high-efficient dc/dc converters," in Proc. ISPSD (2002), pp. 25–28.
48. A.W. Ludikhuizen, "Lateral 10–15 V DMOST with very low 6 mohm.mm on-resistance," in Proc. ISPSD, (2002), pp. 301–304.

Curriculum scientifico dei componenti del gruppo di lavoro

Francesco G. Della Corte is a Full Professor of Electronics at the Mediterranean University of Reggio Calabria. He received the Laurea degree in electronic engineering from the University of Napoli, Naples, Italy, in 1988. For two years he was a Research Fellow at the Institute for Research on Electromagnetism and Electronic Components (IRECE), National Research Council (CNR), Italy, where he worked on the modelling of GaAs power devices. In 1990-1991 he was a Visiting Researcher at the Institute for High Frequency Technology, Technical University of Darmstadt, Germany. In 1991-1992 he was with the Ente per le Nuove tecnologie, l'Energia e l'Ambiente (ENEA), Italy, where he was engaged in the field of amorphous silicon devices. In 1993, he joined the National Consortium for the Optoelectronic Technologies of InP, Brindisi, Italy, as a Project Leader. In 1995 he joined the permanent staff of IRECE-CNR. Since 2001 he is a Professor of Electronics at the "Università Mediterranea", Reggio Calabria", Italy. His current research interests include integrated sensors, power and high temperature device modelling, silicon photonics.

Riccardo Carotenuto received the Dr. Sc. degree in Electronic Engineering from the University of Rome "La Sapienza", Rome, Italy, in 1992. He focused his first researches on architectures and algorithms for parallel computation, on the design of optical fiber circuits and on wireless LAN protocols. Successively, he studied the theory and realization of neural networks for application in the field of automatic control serving as a postgraduate fellow at the Department of Electronic Engineering of the University of Rome "La Sapienza". In 1997, he earned the Ph.D. degree from the University of Rome "La Sapienza", working on a new method for the extraction of robust system representation from time series data. Since 2002, he joined the "Mediterranea" University, Reggio Calabria, Italy, as Associate Professor of Electronics. Currently, his research activity is devoted to silicon transducers. He worked on the theory and experiments of the energy transfer mechanism in piezoelectric transducers, on composite materials and power electronic circuits.

Fortunato Pezzimenti received the Laurea degree in Electronic Engineering from the Mediterranean University of Reggio Calabria, Italy, in May 2000. He received the Ph.D. degree in Electronic Engineering from the same University in March 2004. Since January 2006, he is Assistant Professor of electronics with the DIIES of the Mediterranean University, Reggio Calabria. His research involved the numerical simulation analysis of hetero-junction bipolar transistors performing an extremely thin hydrogenated amorphous silicon emitter, and the development of fast and energy-efficient arithmetic building blocks. His current interests include design, modelling, and electrical characterization of bipolar power devices based on silicon carbide 4H for high temperature and high voltage applications.

Sandro Rao received the Dr.Eng. and Ph.D. degrees in electronic engineering (with Hons.) from "Mediterranea" University of Reggio Calabria, Reggio Calabria, Italy, in 2005 and 2008, respectively. He is a Researcher with the Dipartimento di Ingegneria dell'Informazione, delle Infrastrutture e dell'Energia Sostenibile, Università Mediterranea di Reggio Calabria, where he actively involved in researches on silicon and silicon carbide based electronic and photonic devices and on silicon carbide temperature sensors based on Schottky and P-I-N diodes.